Limitter를 이용한 증폭기의 성능개선

*이상수, 이석희, 방성일
단국대학교 전자컴퓨터공학과
e-mail : *lss2003@nate.com*

Performance enhancement of hybrid power amplifier using limitter

*Sang-Soo Lee, Suk-Hui, Lee, Sung-Il Bang
School of Electronics and Computer Engineering
Dankook University

Abstract

In this paper, we design hybrid limitter balanced(HLB) power amplifier with W-CDMA signal input. Balanced power amplifier is important component that decide efficiency in communication system. General balanced power amplifier has low efficiency and high distortion characteristics. Therefore, we embodied two path with limitter that amplitude path had high efficiency amplifier using limitter and phase path had high linear amplifier to improve such problem.

I. 서론

이동통신 네트워크에서 기지국의 송신전단부에서 사용하는 전력증폭기는 가장 중추적인 역할을 수행한다. 즉, 기지국 송신단의 전력증폭기는 제한된 대역 내에서 선형변조된 신호를 왜곡 없이 전달하고 다수의 채널신호를 동시에 증폭해야 하므로 높은 전력효율과 선형성을 갖는 전력증폭기가 요구된다[1,2].

전력증폭기의 효율 및 성능을 개선하기 위한 대부분의 연구들은 기존에 통신시스템에서 사용하는 AB급 평형증폭기와는 다른 새로운 구조의 전력증폭기를 구현하는 방법들이 주를 이루었다. 따라서 기존에 제안된 방법으로 이동통신시스템에 적용하는 경우에는 기존의 전력 증폭기를 교체하여야 하는 단점이 있다[3].

본 논문에서는 앞에서 언급한 전력증폭기의 효율 및 성능저하 문제를 개선하고자 limitter를 적용하여 진폭과 위상왜곡 특성을 억제하고자 하였다. 전력증폭기의 진폭과 위상을 분리하여 고효율의 증폭기 특성을 이용함으로써, 증폭기의 효율은 증대시키고 진폭왜곡과 위상왜곡특성을 저하시켰다. 기존 평형 전력증폭기 구조를 그대로 유지하면서도 AB급 평형 전력증폭기의 성능을 증대시켰다.

II. 전력증폭기의 구성

평형 전력증폭기 구조는 가장 보편적으로 사용되는 전력증폭기 구조이다. 평형 전력증폭기 구조는 그림 1과 같다. 그림 1에서 보는 바와 같이 평형 전력증폭기는 하이브리드 커플러를 사용하여 고출력 특성을 얻을 수 있기 때문에 고출력 전력증폭기에 주로 적용된다. 또한, 평형 전력증폭기 구조를 사용하면 모든 증폭소자가 동작하지 않는 상태를 제외하면 신호의 증폭이 이루어지므로 증폭기 시스템의 안정성을 확보할 수 있다.

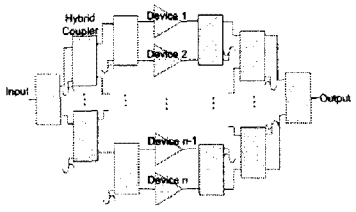

그림 1. 평형 전력증폭기 구조

기존의 평형전력증폭기는 진폭과 위상정보를 동일한 소자에서 증폭을 한다. 그러므로 진폭과 위상특성을 적절하게 만족하는 소자를 사용한다. 본 논문에서는

그림 2와 같이 limitter를 이용하여 진폭과 위상특성에 적합한 증폭구조로 증폭기를 구성하였다. 평형전력증폭기의 입력신호를 진폭과 위상 신호로 분리하여, 각각의 신호특성에 적합한 증폭기로 신호를 증폭함으로써 효율과 선형적인 특성을 개선하고자 하였다. 즉, 입력신호를 limitter를 이용하여 진폭과 위상으로 분리한다. 진폭특성을 가진 신호는 선형성이 우수한 전력증폭기를 사용하고, 위상특성을 가진 신호는 효율이 우수한 전력증폭기를 사용하여 각각의 신호를 증폭하여 최종출력신호로 합성한다.

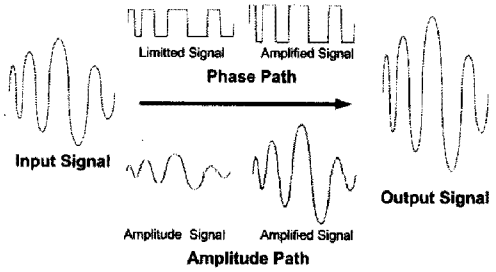

그림 2. Limitter를 이용한 증폭기의 신호구성

Ⅲ. HLB 전력증폭기의 시뮬레이션

HLB 전력증폭의 기본구조는 그림 3과 같다. 입력신호는 신호분리기를 통하여 진폭경로와 위상경로로 나뉜다. 진폭신호는 고선형성의 전력증폭기로 신호를 증폭하고, 위상신호는 limitter를 이용하여 진폭정보를 상쇄한 뒤 고효율 전력증폭기로 신호를 증폭한다. 각 경로에서 증폭된 신호는 출력단에서 합성되어 나타난다.

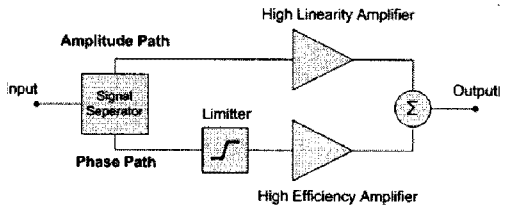

그림 3. HLB 전력증폭기의 블록도

HLB 전력증폭기의의 성능을 평가하기 위하여 W-CDMA 신호를 사용하였다. 합성된 W-CDMA 신호의 심볼율은 3.6864 MHz이고 반송파 주파수는 2.14 GHz를 사용하였다.

기존 평형전력증폭기와 HLB 전력증폭기를 사용한 경우의 출력 스펙트럼은 그림 4와 같다. 전력증폭기는 10 dBm 출력을 기준으로 하였다. 기존의 전력증폭기는 10 dBm 출력에서 3 MHz와 5 MHz offset 주파수의 ACLR 특성이 각각 -27.18 dBc와 -42.92 dBc를 가졌다. 동일 입력신호를 HLB 전력증폭기에 인가하였을 때, 출력은 9.74 dBm으로 0.26 dB감소하였다. 그러나 ACLR 특성은 3 MHz와 5 MHz offset 주파수에서 각각 -38.17 dBc와 -50.68 dBc를 가졌다. 즉 HLB 전력증폭기는 비슷한 출력을 유지하면서 왜곡성분의 감소능력이 우수함을 알 수 있었다.

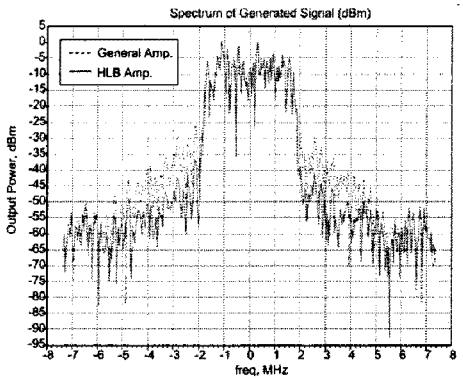

그림 4. 평형증폭기와 HLB 증폭기 출력 스펙트럼

Ⅳ. 결론 및 향후 연구 방향

본 논문에서는 ACLR 개선특성이 우수한 HLB 전력증폭기를 설계하였다. HLB 전력증폭기는 진폭과 위상을 분리하여 각각의 신호특성에 적합한 전력증폭기를 구성함으로써 증폭기의 성능을 개선하였다.

HLB 전력증폭기의 ACLR 특성 측정결과, 기존전력증폭기보다 3 MHz와 5 MHz offset 주파수에서 ACLR 특성이 각각 -10.99 dB와 -7.76 dB 개선되었다.

향후 HLB 전력증폭기의 ACLR 특성을 향상시키기 위하여 HLB 전력증폭기 구조에 적합한 선형화기법에 대한 연구가 계속 되어야 할 것이다.

Acknowledgement

본 연구는 서울시 산학연 협력사업(10544)에 의하여 수행되었음.

참고문헌

[1] R. J. Wilkinson, P. B Kenington, "Specification of Error Amplifiers for Use in Feedforward Transmitter", IEE Proceeding-G, vol.139, no. 4, pp. 477~480, Aug, 1992.

[2] Adel S.Sedra Kenneth C. Smith, "Microelectronic Circuits 4th Edition", Oxford University Press, pp. 751~801, 1998.

[3] Steve C. Cripps, "RF Power Amplifiers for Wireless Communications", Artech House Inc, Norwood, MA, , pp. 219~250, 2000.