

# DVB-S2 수신기를 위한 신호 대 잡음비 추정 하드웨어 설계

\*박은우, 이재웅, 김수성, 임채용, 여성문, 김수영  
전북대학교 전자정보 공학부  
e-mail : xikatrix@hanmail.net

## Hardware Design of SNR estimator for DVB-S2 terminal

\*Eunwoo Park, Jaeung Yi, Sooseong Kim, Chaeyong Im, Sungmoon Yeo,  
and Sooyoung Kim  
Division of Electronics and Information Engineering,  
Chonbuk National University

### Abstract

This paper presents an efficient and simple hardware design of signal to noise ratio (SNR) estimator for DVB-S2 system. The estimator investigates the distribution of the received symbols by simply using two comparators and a counter, and calculates the address of an LUT where the corresponding SNR value is located. In this paper, we demonstrate the functional and timing simulation results of the FPGA implementation of proposed structure.

### I. 서론

위성방송 서비스의 2세대 표준인 DVB-S2에서는 적응형 변복조 및 부호화 방식(Adaptive Modulation and Coding; AMC)을 사용한다 [1]. AMC란 채널의 상태에 따라 변조 및 부호화 방법을 바꾸어 시스템의 효율을 높이는 방식으로 다양한 통신기술 분야에 응용되고 있다. 채널의 상태를 측정하는 척도에는 여러 가지가 있는데 그들 가운데 가장 큰 영향을 미치는 것이 수신된 신호에 대한 잡음의 비(Signal to Noise Ratio; SNR)

이다. 따라서 AMC를 사용하기 위해서는 무엇보다도 정확한 SNR 추정이 선행되어야 한다. 또한 무선통신의 경우 채널상태가 시간에 따라 급격히 변화하는 경우가 많기 때문에 SNR의 추정은 신속하게 이루어져야 하며, 휴대용 단말기에 사용되는 회로는 낮은 복잡도를 갖도록 해야 한다.

본 논문에서는 신속하고 정확한 SNR 추정이 가능한 동시에 하드웨어 구현시 복잡도가 매우 적은 방식을 소개한다. 먼저 본 서론에 이어 제안하고자 하는 알고리즘을 소개하고 이를 구현한 하드웨어 구조와 시뮬레이션 결과를 제시한다. 마지막으로 본 연구에 대한 결론을 맺는다.

### II. SNR 추정 알고리즘

채널을 통과하면서 잡음이 더해진 수신 신호의 확률 분포는 잡음의 양에 따라 달라지게 되므로, 수신된 신호에 대한 SNR은 수신 심볼의 확률 분포와 매우 밀접한 관계가 있다. 즉, SNR이 높으면 수신된 심볼은 송신할 때의 좌표 가까이 위치할 확률이 높고, SNR이 낮으면 송신된 좌표를 중심으로 넓게 분포하게 된다.

수신 심볼의 분포와 SNR의 관계를 연구하던 중, 심볼의 분포가 겹치지 않는 특정 영역에 심볼이 위치할 확률 대 위 특정 영역이 포함하는 또 다른 영역에 심

볼이 위치할 확률의 비(이하 심볼분포비)가 SNR에 따라 선형적인 형태로 변화한다는 사실을 알 수 있었다.

본 논문에서 제안하는 SNR 추정 하드웨어는 위와 같은 사실을 이용한 것으로 아래와 같은 순서로 SNR을 추정하게 된다. 먼저, 하드웨어에 사용할 SNR 대 심볼분포비 테이블(look up table; LUT)을 작성해둔다. 본 연구에서는 테이블을 작성하는 효율적인 방식을 제안한 바 있다 [2]. 실제 하드웨어 내에서는 수신되는 심볼들을 분석하여 심볼 분포비를 구하고, 이 값을 이용하여 해당되는 SNR 값이 저장되어 있는 LUT의 주소를 구하게 된다.

### III. 하드웨어 구현

#### 3.1 하드웨어 구조

본 논문에서 제안하는 SNR 추정 하드웨어 구조는 아래 그림 1.과 같이 심볼판별부, 심볼분포비계산부, LUT부의 세 부분으로 구성된다.

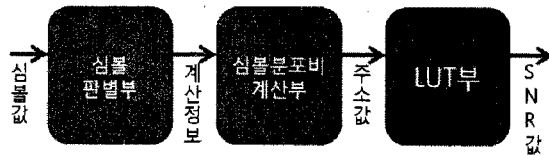


그림 1. SNR 추정 하드웨어 구조

심볼판별부는 수신되는 심볼의 위치를 파악하여 심볼분포비계산에 필요한 정보를 심볼분포비계산부에 전달하는 부분이다. 2개의 덧셈기와 크기가 1024인 비트 단위 FIFO로 구성되어 있다.

심볼분포비계산부는 심볼판별부에서 전달되는 정보를 받아 심볼분포비를 계산하는 부분이다. 카운터 구조로 설계했고 계산된 심볼분포비는 LUT에 입력된다.

LUT부는 참고문헌 [2]에서 제시된 이론적인 원리를 바탕으로 미리 SNR과 수신 심볼의 분포와의 관계를 이용하여 작성되었으며, 심볼분포비를 주소값으로 받아 그에 해당하는 SNR 값을 출력하는 부분이다.

#### 3.2 타이밍 시뮬레이션 결과

DVB-S2 시스템에서는 역방향 전송 속도가 최소 수 Msym/sec를 만족하여야 할 것으로 예상된다. 따라서 본 논문에서는 4 MHz의 클럭으로 동작시켰을 경우의 타이밍 시뮬레이션 결과를 제시하기로 한다. DVB-S2 에서는 QPSK, 8-APSK, 16-APSK 및 32-APSK의 네가지 변조 방식을 사용하도록 되어 있

는데, SNR 추정에 가장 많은 시간이 소요되는 32-APSK에 대한 시뮬레이션 결과를 제시한다. 본 연구에서는 위 제안된 구조의 하드웨어를 HDL로 코딩하고 합성 및 레이아웃을 마친 후 타이밍 시뮬레이션을 실시하였다.

그림 2.는 NCVerilog에서 실시한 타이밍 시뮬레이션 결과의 파형으로 32-APSK로 변조된 심볼에 대하여 SNR이 20 dB에 해당하는 심볼 값들을 4MHz의 속도로 입력하였다. 그림에서 확인할 수 있듯이 시스템을 처음 구동하여 0.8 msec 이전에 정확한 SNR을 추정한다.

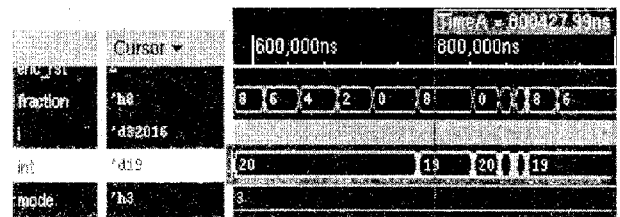


그림 2. 타이밍 시뮬레이션 결과

### IV. 결론

본 논문에서는 DVB-S2 시스템에서 AMC를 동작시키기 위하여 필요한 SNR 추정 하드웨어의 구현 방법을 제안하였다. 제안된 방법은 SNR 추정 성능이 뛰어나며 하드웨어 구현시 복잡도가 낮다. 구현된 하드웨어는 심볼판별부, 심볼분포비계산부, LUT부 세 부분으로 되어 있다. 타이밍 시뮬레이션을 실시하여 DVB-S2 시스템의 사양을 만족시키는 결과를 확인하였다.

#### 참고문헌

- [1] ETSI EN 302-307, "Digital Video Broadcasting (DVB); Second generation framing structure, channel coding and modulation systems for Broadcasting, Interactive Services, News Gathering and other broadband satellite applications."
- [2] Sooseong Kim, Eunwoo Park, Sooyoung Kim, and Sungmoon Yeo, "SNR estimation for DVB-S2 system", 25th AIAA International Communications Satellite Systems Conference, 10-13, April, COEX, Korea