LCL 필터를 사용하는 삼상 전압형 인버터의 모델링과 계통전류 제어

이 상 인 , 이 귀 준 , 현 동 석 한양대학교

Modeling and Line Current Control of a Three Phase Voltage Source Inverter using an LCL filter in a Balanced Delta Circuit

Sang-in Lee, Kui-jun Lee, Dong-seok Hyun Dept. of Electrical Engineering, College of Engineering Hanyang University

ABSTRACT

3상 계통 연계 형 인버터 시스템은 낮은 THD를 가지는 계 통 전류를 공급해주기 위해 LCL 필터를 사용한다. LCL 필터 를 사용하는 가장 큰 장점은 낮은 스위칭 주파수에서도 만족할 만한 수준의 THD를 가지는 계통 전류를 생성시킬 수 있다는 점이다. 반면에, 단점은 LCL필터를 포함하는 계통 연계 형 인 버터 시스템의 전달함수에 하나의 공진 극점이 존재한다는 점 이다. 이것은 계통 전류 제어 loop에서, 안정성 문제에 영향을 미친다. 정확한 제어를 위해서 시스템의 전달함수는 필수적이 다. 여기서 중요한 점은 많은 저자들이 시뮬레이션과 실험을 할 때, 중성점이 없는 회로에서 행하지만 회로 해석을 할 때에 는 중성점이 있는 회로에서 해석을 한다는 점이다. 그래서 우 리는 등가 델타회로에서 LCL 필터를 포함한 전체 시스템의 수 학적인 모델을 제안한다. 이 모델은 모든 인덕터와 커패시터의 기생 저항을 고려한다. 또한 이 논문은 계통 전류를 제어하기 위한 제어기의 해석적인 설계 절차를 포함한다. 제안한 수학적 인 모델을 입증하기 위해, PSIM을 통한 시뮬레이션과 Simulink를 통한 시뮬레이션 결과를 비교하였다.

1. 서론

LCL 필터를 이용한 계통 연계 형 시스템에 관한 주제로 다양한 논문이 발표되었다. 중성점 연결이 있는 Y-회로에서 계산한, LCL 필터를 사용하는 시스템의 수학적인 모델은 이미 존재한다^{[11,[2]}. 그러나 △-회로에서 도출한 모델을 발표한 논문 은 없다. 그래서 우리는 LCL 필터를 사용하는 계통 연계 형 전압 형 인버터를 △-회로에서 전달함수를 계산하여 수학적인 모델을 제안한다. 안정성 문제에 영향을 미치는 공진극점을 억 제하는 제어 방법으로 커패시터에 직렬로 damping 저항을 삽 입하여 공진문제를 해결하는 방법, Lead 보상기를 커패시터 전 압 궤환 경로에 삽입하여 Phase Margin(P.M)을 높이는 방법^[2], 커패시터에 흐르는 전류를 궤환하여 공진문제를 해결하는 방법 ^{[1],[3]}이 있다. damping 저항을 삽입하는 것은 추가적인 전력 손 실이 발생하는 단점이 있다. 그리고 Lead 보상 기를 추가하는 것은 P.M을 높이는데 한계가 있고, 이에 따른 커패시터 전압 궤환 경로에서 고조파 성분의 크기가 커지는 문제도 있다. 그 래서, 공진을 해결하고 만족할 만한 수준의 P.M을 얻을 수 있 는 커패시터 전류를 궤환 방법을 선택했다. 이 논문에서 사용 한 제어 방법은 다른 논문에서 제안했다^[3]. 레퍼런스 [3] 의 방 법과 이 논문에서 사용한 방법의 가장 큰 차이는 2차 필터의 사용이다. 커패시터로 흐르는 전류는 기본파 성분의 크기보다

고조파 성분의 크기가 더 크다. 그래서 삼각파와 비교되는 인 버터 출력 전압 제어 신호를 정현파에 가깝게 만들기 위해, 커 패시터 전류 궤환 경로는 반드시 2차 필터를 사용해야 한다. 주파수 응답 해석 이론을 이용하여 모든 설계절차를 설명하였 다.







2.1 line to line 과 phase 의 관계

모델링하기에 앞서, 선 전류와 상전류 그리고 선 전압과 상 전압 사이의 관계를 고려해야 한다. 삼각파에 비교되는 제어신 호를 만들어 내기 위해, 전압 관계식 (1)-1을 사용한다. 나머지 식 (1)-2와 (1)-3은 궤환 변수를 구하기 위한 식이다.

$$\begin{bmatrix} v_{1az} \\ v_{1bz} \\ v_{1cz} \end{bmatrix} = \frac{1}{3} \begin{bmatrix} v_{1ab} - v_{1ca} \\ v_{1bc} - v_{1ab} \\ v_{1ca} - v_{1bc} \end{bmatrix}$$
(1)-1

$$\begin{bmatrix} i_{1ab} \\ i_{1bc} \\ i_{1aa} \end{bmatrix} = \frac{1}{3} \begin{bmatrix} i_{1a} - i_{1b} \\ i_{1b} - i_{1c} \\ i_{1a} - i_{1a} \end{bmatrix}$$
(1)-2
$$\begin{bmatrix} i_{1ab} \\ i_{1bc} \end{bmatrix} - \begin{bmatrix} i_{2ab} \\ i_{2bc} \end{bmatrix} = \begin{bmatrix} i_{cab} \\ i_{dc} \end{bmatrix}$$
(1)-3

$\begin{bmatrix} i^{\alpha} \\ i_{1\alpha} \end{bmatrix} \begin{bmatrix} i^{2\alpha} \\ i_{2\alpha} \end{bmatrix} \begin{bmatrix} a^{\alpha} \\ i_{\alpha\alpha} \end{bmatrix}$ 2.2 시스템의 미분 방정식

루프 경로 1b-1a-ca-cb의 지배 미분 방정식은 - $v_{1ab} + L_1 \frac{d}{dt} (i_{1a} - i_{1b}) + R_1 (i_{1a} - i_{1b}) + v_{cab} = 0$ 이다. 식 (1)-2 을 이용하면 - $v_{1ab} + 3L_1 \frac{d}{dt} i_{1ab} + 3R_1 i_{1ab} + v_{cab} = 0$. 동일한 방 법을 적용하면 (2)식을 얻을 수 있다. 같은 방식으로 루프 경로

ca-cb-2a-2b와 다른 경로에서 미분방정식(3)을 얻을 수 있다.

$$- \begin{bmatrix} v_{1ab} \\ v_{1bc} \\ v_{1ca} \end{bmatrix} + 3L_1 \frac{d}{dt} \begin{bmatrix} i_{1ab} \\ i_{1bc} \\ i_{1ca} \end{bmatrix} + 3R_1 \begin{bmatrix} i_{1ab} \\ i_{1bc} \\ i_{1ca} \end{bmatrix} + \begin{bmatrix} v_{cab} \\ v_{dc} \\ v_{cca} \end{bmatrix} = 0$$
(2)

$$-\begin{bmatrix} v_{cab} \\ v_{dc} \\ v_{cca} \end{bmatrix} + 3L_2 \frac{d}{dt} \begin{bmatrix} i_{2ab} \\ i_{2bc} \\ i_{2ca} \end{bmatrix} + 3R_2 \begin{bmatrix} i_{2ab} \\ i_{2bc} \\ i_{2ca} \end{bmatrix} + \begin{bmatrix} v_{2ab} \\ v_{2bc} \\ v_{2ca} \end{bmatrix} = 0$$
(3)

커패시터 양단 전압과 전류는 $C_f \frac{d}{dt} v_{cab} - R_c C_f \frac{d}{dt} i_{cab} = i_{cab}$ 식 을 따른다. 여기서 v_{cab} 는 이상적인 커패시터와 기생저항 모두 에 걸리는 전압이다. 다른 경로에서 동일하게 적용하면 (4)식을 얻는다.

$$C_{f} \frac{d}{dt} \begin{bmatrix} v_{cab} \\ v_{dc} \\ v_{caa} \end{bmatrix} - R_{c} C_{f} \frac{d}{dt} \begin{bmatrix} i_{cab} \\ i_{dc} \\ i_{caa} \end{bmatrix} = \begin{bmatrix} i_{cab} \\ i_{dc} \\ i_{caa} \end{bmatrix}$$
(4)

2.3 시스템 전달함수

$$\frac{V_1(s)}{V_c(s)} = \frac{G_{s_den}}{G_{s_den}} = G_{k_1}$$

$$\frac{V_c(s)}{I_c(s)} = \frac{1 + sC_fR_c}{sC_f} = G_{k_2}$$
(6)

$$\begin{split} \left\lfloor \frac{I_2(s)}{V_c(s) - V_2(s)} = \frac{1}{3L_2 \times s + 3R_2} &= G_{k3} \\ \\ \circ | \mathbf{H} |, \ \ G_{s_} den = (3L_s + 3R_1) s \, C_f(3L_2s + 3R_2) + 1 + s \, C_f R_c \\ &+ (1 + s \, C_f R_c) (3L_2s + 3R_2) \end{split} \end{split}$$

3. 계통 전류 제어

그림 3에서 G_{PR} 은 정지 좌표계 제어기이다^[4]. 내부루프 G_{in} 은 공진극점을 억제시킨다^[1]. 회전좌표계 PI제어기와 Proportional plus Resonant 제어기는 동일한 성능을 보이기 때 문에^[5], 회전좌표계 PI 제어기를 사용한 시스템은 정지좌표계 G_{PR} 제어기를 이용하여 안정도 해석이 가능하다.



그림 3 시스템의 블록 다이어그램 Fig. 3 Block diagram representation of the system

3.1 게인 K 선정

Matlab의 명령어인 sisotool 을 이용해서, 게인을 선정할 수 있다. 게인 선정은 주파수 응답 해석과, root locus를 이용하여 해석적으로 접근한다. 그림 4를 통해서, 12.1dB의 Gain Margin(G.M) 그리고 48.4°의 Phase Margin(P.M) 을 얻을 수 있는 K=6을 선택한다.





capacitor current loop G_{in}

3.2 *G_{PR}*의 게인 선정

그림 5는 그림 3에서 G_{PR} 블록을 고려하지 않은 주파수 응 답과 root locus이다. 시스템의 안정도를 보장하기 위해, P.M 이 30°와 60°사이의 값을 가지고 G.M 이 6dB 이상의 값을 가 지는 범위 내에서 비례게인을 선정해야 한다^[6]. 이 경우, 비례 게인을 0.8로 선정하였다. 비례게인 0.8인 경우, P.M이 53.4° 그 리고 G.M이 8.93dB이다. 또 하나의 게인인 공진 게인은 회전 좌표계 PI 제어기의 적분 게인과 같다. 공진 게인은 정상상태 phase 오차와 magnitude 오차를 줄여준다. 만약 공진 게인이 너무 작다면 유한한 크기의 정상상태 오차가 발생하게 된다. 반대로 공진 게인이 너무 크다면, P.M이 작아져서 파라미터 변화에 따른 시스템 안정도를 보장할 수 없게 된다. 그림 6은 비례 게인을 0.8, 공진 게인이 50일 때 전체 시스템의 개루프 응답이다. 이 시스템의 G.M은 8.72dB, P.M은 50°이므로 상대 적으로 안정하다.



그림 5 G_{PP} 없는 제어 시스템의 root locus 와 개루프 주파 수 응답.

Fig. 5 Root locus and open loop frequency response for the system without *G_{PR}*



3.3 시스템의 보드 다이어그램



그림 7 GPR을 포함한 시스템의 폐루프 주파수 응답 Fig 7 Closed loop frequency response for the system with GPR

위 설계를 토대로, 계통 전류 제어 시스템의 주파수 응답을 그림 7과 같이 얻을 수 있다. 그림 7을 통해 우리는 그림 3의 블록 다이어그램에 있는 전류 제어 신호 I₂_ref = Mcosw₀t (0<M<1)를 인가했을 시에 우리가 원하는 i₂전류 20Mcos(w₀t+0.126°)를 얻을 수 있음을 예측할 수 있다. 3. 시뮬레이션 결과

표 1 시뮬레이션 변수와 부하 값

Table 1 Simulation parameters and load

시스템 변수			부하	
DC 입력전압		400V	L_1	2mH
계통 선간전압(60Hz)		220V _{rms}	R_{I}	20mΩ
최대 계통 선전류		34.64A _{peak}	L_2	1mH
제어기 변수	내부루프 게인 K	6	R_2	10mΩ
	비례게인 kp	0.8	C_{f}	6µF
	적분게인 k _i	50	R_c	1mΩ
	PI 제어기 ω _c	5rad/s		
	필터 3dB 주파수 ω _n	31416 rad/s		
스위칭 주파수		6kHz		\sim

시뮬레이션은 PSIM과 Simulink를 통해 실행하였다. 계통의 선간전압은 4.4 V_{ms} 5차 고조파와 2.2 V_{ms} 7차 고조파를 포함하 고 있다. 과도 응답을 보기 위하여, 시간 0.2ms에서 M은 0.4에 서 0.8로 상승한다. 회로기반 시뮬레이터 PSIM을 이용한 결과 (그림 8)와 모델기반 시뮬레이터 Simulink를 이용한 결과(그림 9)가 정확히 일치한다. 따라서 제안한 수학적인 모델은 타당하다.



4. 결론

중성점 연결이 없는 △회로에서 도출한 전달함수는 두 시 뮬레이션 결과를 통해 타당함을 입증하였다. 또한, 이 모델은 모든 기생 저항을 포함하기 때문에 정확하다. 주파수응답 해석 과 root locus 해석을 이용한 설계절차를 통해, 상대적으로 안 정한 시스템을 구현하였다. 하지만 전류제어에서, 5%이하인 전 류의 THD를 만족하기 위해서, M값이 약 0.35이상이어야 한다. 이 제어기는 계통 전압의 왜곡에 취약하다.

참 고 문 헌

- Abdel-Rahim, N. ; Quaicoe, J.E. ; "Modeling and analysis of a feedback control strategy for three-phase voltage-source utility interface systems" *Industry Applications Society Annual Meeting*, 1994.
- [2] Blasko, V. ; Kaura, V. ; "A novel control to actively damp resonance in input LC filter of a three-phase voltage source converter" *Industry Applications, IEEE Transactions on Volume 33, Issue 2, March-April* 1997
- [3] Erika Twining; Holmes, D.G.; "Grid current regulation of a three-phase voltage source inverter with an LCL input filter" *Power Electronics, IEEE Transactions on Volume 18, Issue 3, May 2003 Page(s):888 - 895*
- [4] Zmood, D.N.; Holmes, D.G.; "Stationary frame current regulation of PWM inverters with zero steady-state error" *Power Electronics, IEEE Transactions on Volume 18, Issue 3, May 2003 Page(s):814 – 822*
- [5] Zmood, D.N.; Holmes, D.G.; Bode, G.H.; "Frequency domain analysis of three-phase linear current regulators" *Industry Applications, IEEE Transactions on Volume* 37, Issue 2, March-April 2001 Page(s):601 - 610
- [6] Katsuhiko Ogata ; *Modern Control Engineering*, 4th Edition ; Prentice Hall ; 2002