

dual frequency ICP 에서의 frequency 조합과 capacitance 변화에 따른 SiO₂ 및 poly-Si 식각 특성

김진호¹⁾, 김희대¹⁾, 이내용¹⁾, 허승희²⁾, 장기명²⁾, 남창길²⁾, 손종원²⁾
¹⁾성균관대학교, 신소재공학과
²⁾주성 엔지니어링

초 록 : 2개의 주파수가 인가된 유도결합 플라즈마(ICP)를 이용하여 주파수 조합(13.56 or 27.12/2MHz)과 안테나의 캐패시턴스 변화에 따른 SiO₂ 와 poly-Si 의 식각특성을 연구하였다. 본 실험의 결과로, 27.12 MHz에서 plasma density가 높다는 것과 13.56 MHz에서 center high profile 이 쉽게 형성됨을 알 수 있었다. SiO₂ 식각에서는 non-uniformity와 etch rate모두 27.12 MHz가 13.56 MHz 보다 높다는 것을 알 수 있었고, poly-Si 식각에서는 non-uniformity와 etch rate모두 비슷한 경향을 나타낸다는 것을 알 수 있었다.

probe (DLP)를 사용하였고, 식각 후 두께 측정은 광학적 표면두께 측정기(ellipsometer)를 사용하였다.

1. 서 론

반도체 공정, 특히 플라즈마를 이용한 증착과 식각공정은 소자 제조를 위한 박막의 증착과 미세 패터닝에 응용되고 있다[1,2]. 에너지를 가지는 이온과 고체 표면과의 반응이 플라즈마 공정들에서 가장 중요한 요소 중 하나이다. 또한, 유도 결합형 플라즈마에서 두 개의 RF 소스를 이용하여, source power frequency는 plasma density를, bias power frequency는 ion energy를 독립적으로 제어 할 수 있다.

향후 PR 두께의 지속적인 감소와 함께 CD (critical dimension) 사이즈가 50 nm 이하로 줄어들 것으로 예상되는데, 이러한 나노 스케일 플라즈마 식각의 경우 ArF PR 을 이용한 하드마스크 패턴의 어려움 때문에 multi-layer resist (MLR) 같은 새로운 식각방법이 요구되고 있고 하드마스크로 SiO₂와 poly-Si이 많은 관심을 받고 있다.

현재 source power frequency와 캐패시턴스에 따른 식각 특성 및 효과에 관한 시뮬레이션 된 자료는 다수 존재하나 실제 공정에서의 식각 특성의 변화에 관한 연구는 보고된 바가 극히 드물다.

본 연구에서는 이러한 두 개의 주파수를 이용한 RF 공정에서 top power frequency와 안테나의 캐패시턴스 변화를 통한 SiO₂ 및 poly-Si의 식각특성을 알아보았다.

2. 본 론

2.1 실험 방법

본 연구에 사용된 식각 장비는 300 mm ICP 장비로 그림1에 간단히 나타내었다. source power frequency에는 두 개의 주파수(13.56, 27.12 MHz)가 각각 사용 되었으며, bias power frequency는 13.56 MHz가 사용되었다.

또한, 그림2에 나타나 있는 것처럼 병렬 안테나를 사용 하였고 바깥쪽 코일에 가변 캐패시터를 장착하여 안쪽과 바깥쪽 코일의 current ratio를 조절 하였다.

poly-Si/SiO₂/Si 과 SiO₂/Si 적층을 가지는 실리콘 웨이퍼를 사용하였고 poly-Si은 diffusion 방법을 이용하여 증착되었고 SiO₂층은 HDP-CVD를 이용하여 증착되었다.

본 실험에서는 SiO₂ 식각공정에는 CF₄ 가스를 사용하였고, poly-Si 식각공정에는 Cl₂/Ar 혼합가스를 사용하였다.

식각 중 current와 Ion density 측정은 double Lengmuir

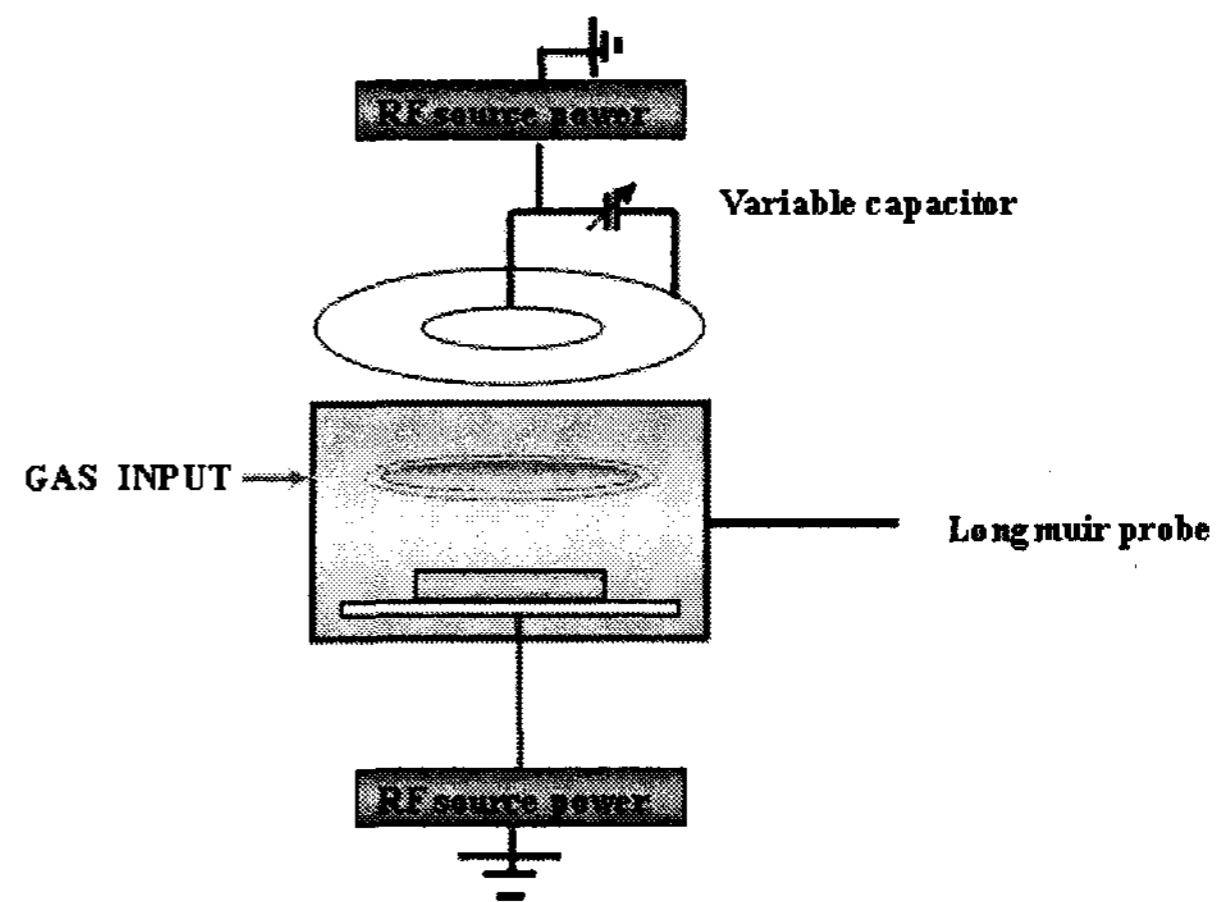


그림 1. 300 mm ICP 장비 개략도

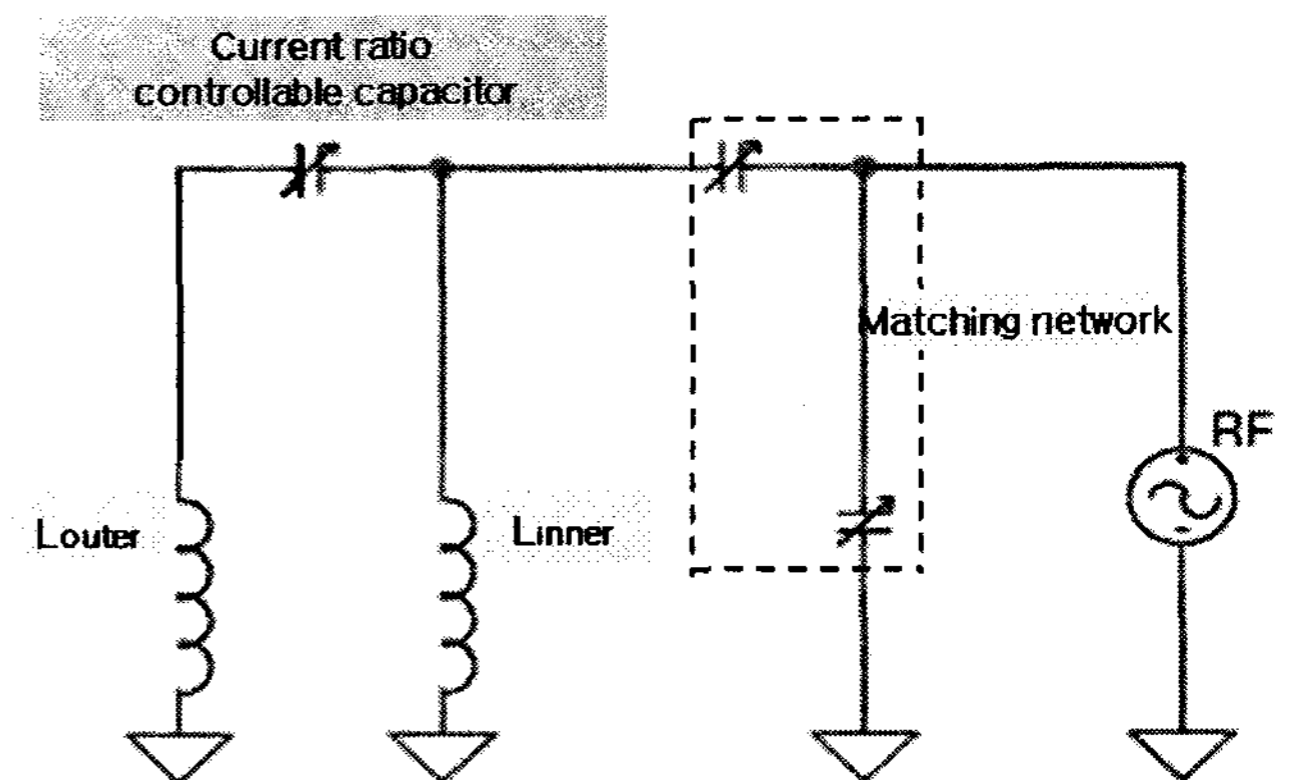


그림 2. ICP 장비에 사용된 안테나 회로도

2.2 결과 및 고찰

우선, source power frequency에 따른 current와 ion density를 연구 하였다. 그림3은 Ar 가스에서 공정압력은 30mTorr, source power은 1kW로 고정시킨 채 (a)13.56과 (b)27.12 MHz 에서의 가변 캐패시터 용량에 따른 안쪽코일과 바깥쪽 코일의 current를 나타내었다.

두 가지 주파수 모두 안쪽과 바깥쪽 코일의 전류의 합은 비교적 일정했고 가변 캐패시터 용량을 늘릴수록 안쪽 코일의 current가 증가하고 바깥쪽 코일의 current는 감소하였다.

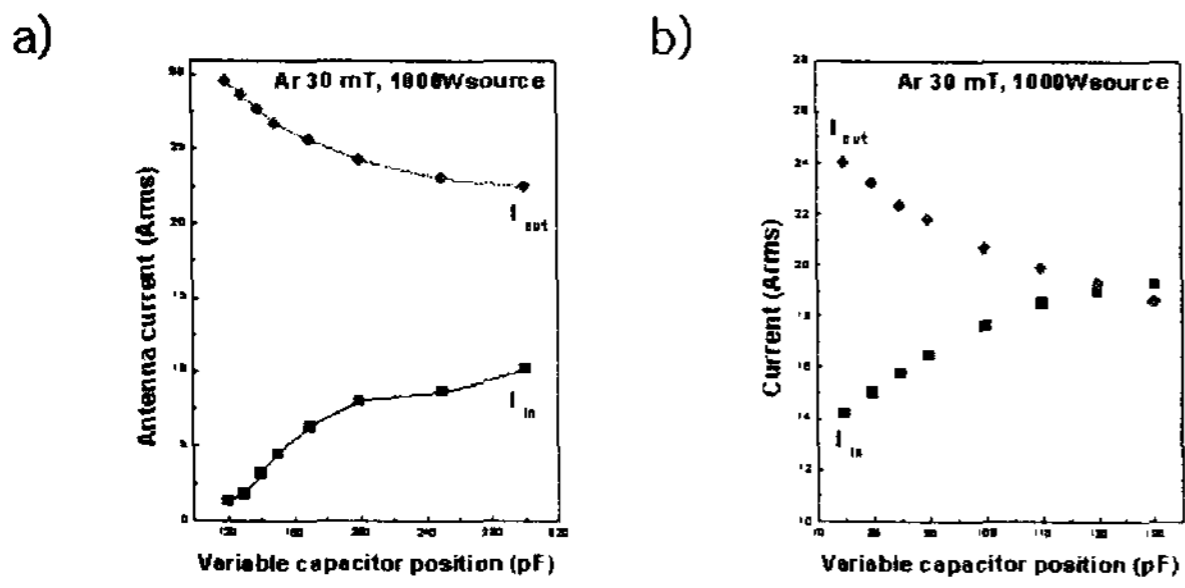


그림 3 (a)13.56과 (b)27.12 MHz 에서의 가변 캐패시터 용량에 따른 안쪽코일과 바깥쪽 코일의 current

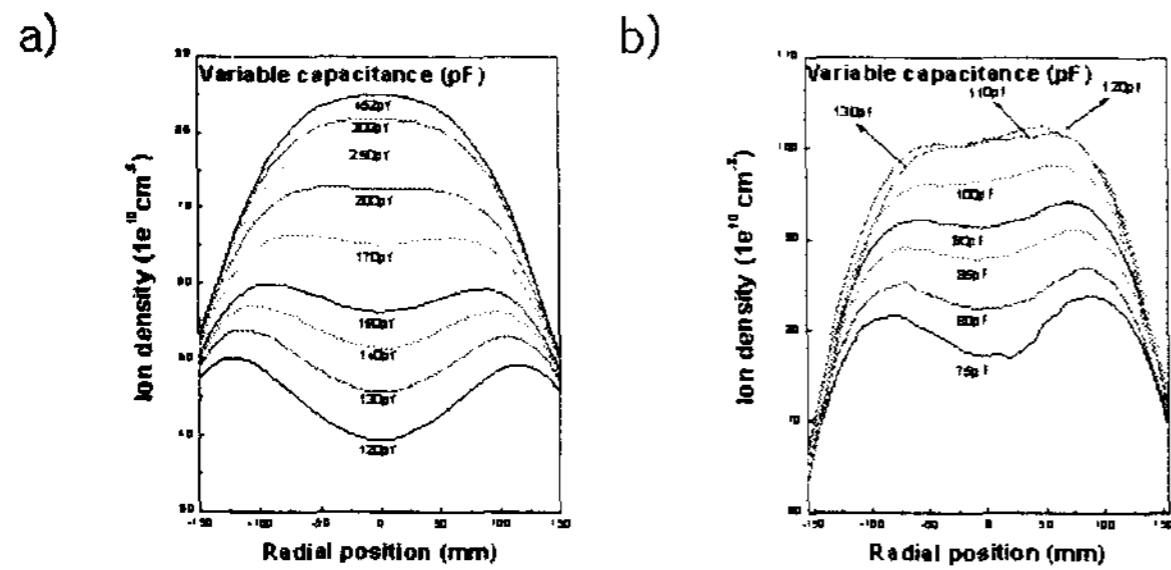


그림 4 (a)13.56과 (b)27.12 MHz의 가변 캐패시터 용량과 거리에 따른 ion density

그림4는 (a)13.56과 (b)27.12 MHz의 가변 캐패시터 용량과 300mm wafer의 반경에 따른 ion density를 나타내었다. 13.56 MHz에 비해서 27.12 MHz가 플라즈마 밀도가 높았으며, 13.56 MHz의 안쪽 코일의 current가 작음에도 불구하고 center max profile이 형성되는 것을 알 수 있었다. 이것은, 안테나에 의한 local plasma generation이 27.12 MHz에서 두드러짐 때문이라 사료된다. 따라서 안쪽 코일의 직경을 축소하는 것에 대한 고찰이 요구된다.

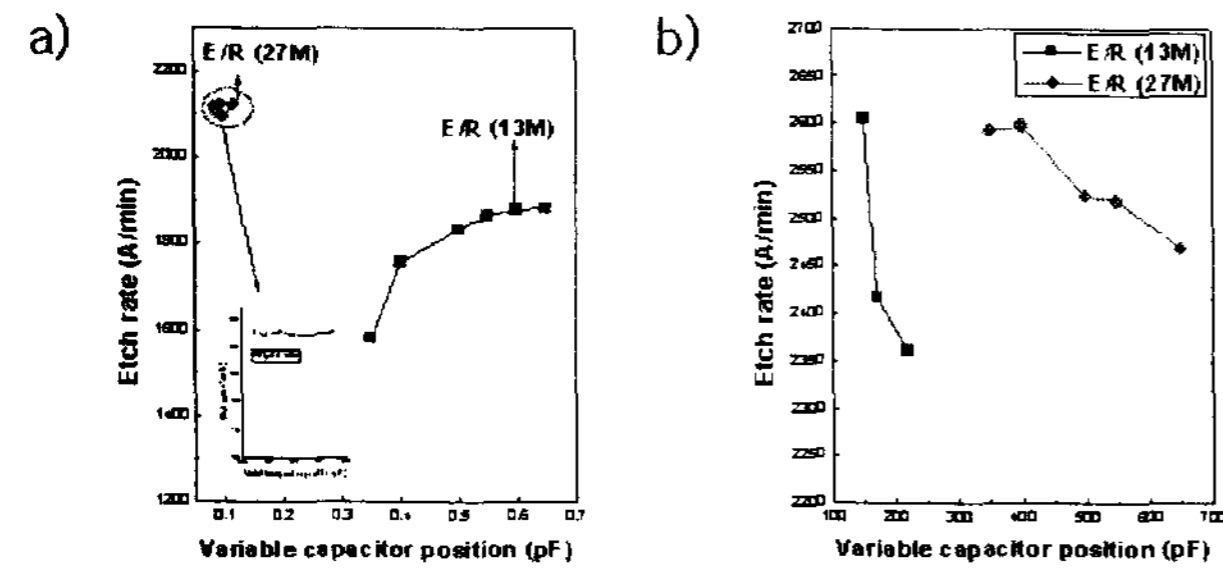


그림 5(a) 13.56과 27.12 MHz에서의 SiO₂의 캐패시터 용량 변화에 따른 etch rate, (b)13.56과 27.12 MHz에서의 poly-Si의 캐패시터 용량에 따른 etch rate

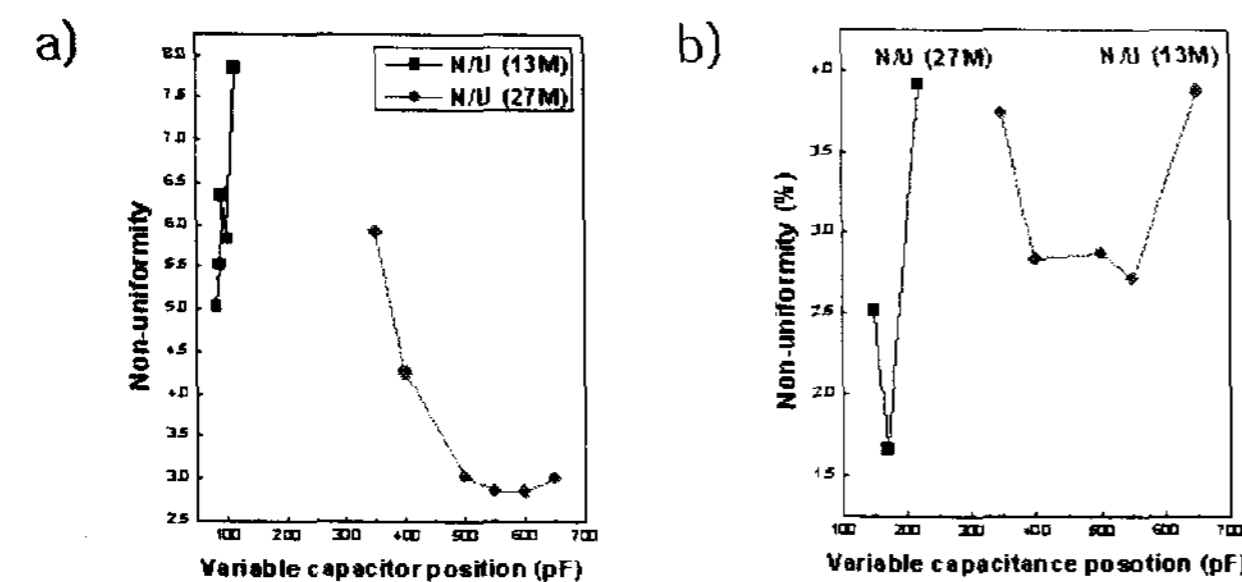


그림6(a) 13.56과 27.12 MHz에서의 SiO₂의 캐패시터 용량 변화에 따른 non-uniformity, (b)13.56과 27.12 MHz에서의 poly-Si의 캐패시터 용량에 따른 non-uniformity

그림5(a)는 13.56과 27.12 MHz에서의 SiO₂의 캐패시터 용량 변화에 따른 etch rate을 나타내었고, 그림5(b)는 13.56과 27.12 MHz에서의 poly-Si의 캐패시터 용량에 따른 etch rate을 나타내었다.

또한, 그림6(a)는 13.56과 27.12 MHz에서의 SiO₂의 캐패시터 용량 변화에 따른 non-uniformity을 나타내었고, 그림 6(b)는 13.56과 27.12 MHz에서의 poly-Si의 캐패시터 용량에 따른 non-uniformity을 나타내었다.

SiO₂ 식각에서는 non-uniformity와 etch rate모두 27.12 MHz가 13.56 MHz보다 높다는 것을 알 수 있었고, poly-Si 식각에서는 non-uniformity와 etch rate모두 비슷한 경향을 나타낸다는 것을 알 수 있었다.

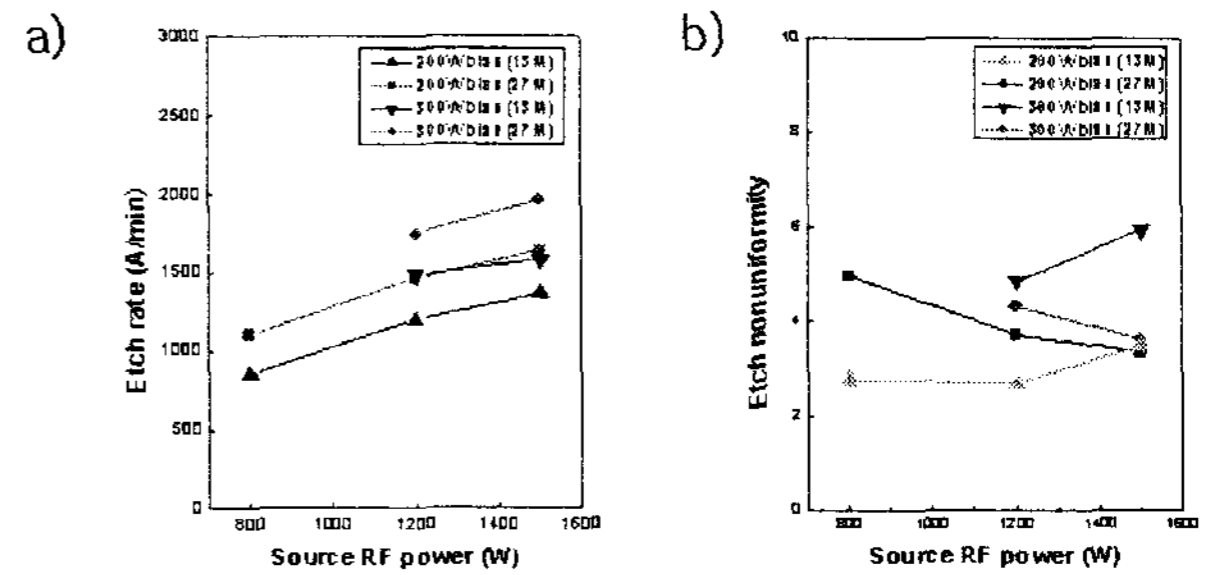


그림 7(a) bias RF power, source RF power에 따른 SiO₂ etch rate (b)bias RF power, source RF power에 따른 SiO₂에서의 non-uniformity

그림 7(a),(b)는 bias RF power의 etch rate에의 영향도 고찰할 수 있는 실험이다. 그림 (a)는 bias RF power, source RF power에 따른 SiO₂ etch rate이고, (b)는 bias RF power, source RF power에 따른 SiO₂에서의 non-uniformity 이다.

bias power가 증가 할수록 ion bombarding의 증가로 etch rate이 증가하는 것을 알 수 있었고, 27.12MHz source power frequency를 사용하는 것이 etching에 유리하다는 것을 알 수 있었다.

3. 결 론

27.12 MHz에서 plasma density가 높다는 것과 13.56 MHz에서 center high profile이 쉽게 형성됨을 알 수 있었다.

SiO₂ 식각에서 non-uniformity 측면은 추가 실험이 필요하나, etch rate 측면에서는 27.12 MHz가 보다 효율적임을 알 수 있었고, poly-Si 식각에서 etch rate 측면에서는 비슷한 경향이, non-uniformity 측면에서는 27.12 MHz가 보다 효율적임을 알 수 있었다.

마지막으로 안쪽 코일의 직경을 축소시켜 실험함이 다음 연구의 과제이다.

감 사 의 글

본 연구는 주성 엔지니어링과 과학기술부 및 한국과학재단 우수연구 센터사업(R-11-2000-086-000-0) 그리고 Brain Korea 21 project 지원으로 이루어졌습니다.

참 고 문 헌

- [1] D. H. Kim, C. H. Lee, S. H. Cho, and N.-E. Lee, J.Vac. Sci. Technol. B 23 (2005) 2203.
- [2] J. Kim, Y. S. Chae, W. S. Lee, J. W. Shon, C. J. Kang, W. S. Han, and J. T. Moon, J. Vac. Sci. Technol. B 21, (2003) 790