

Overburden 억제와 무결함 Deep Via Cu Fill 도금을 위한 전류조건의 영향  
The effects of current conditions on the defect free deep via fill with reduced overburden

임은정, 김태호, 변정수, 김태호, 원경아, 남효승  
삼성전기, 도금TG, 생산기술연구소

**초 록** : Cu via fill 도금 시, void, seam과 같은 내부 defects는 공정 중 신뢰성을 떨어뜨리며, 전기신호 전달속도를 느리게 한다. 또한 Cu via fill 도금 공정 중 발생하는 과도한 Cu 표면 도금층은 wafer thinning 공정의 생산성 저하와 공정 비용 상승을 유발한다. 3D Interconnection용 직경 30µm, 깊이 120µm (Aspect Ratio :4) Via를 이용하여 정류방법, 전류 parameter, 첨가제 조성에 따른 Cu via filling 특성과 overburden두께 변화를 실험적으로 검증하였다.

1. 서 론

전자부품의 소형화, 박형화 추세에 따라, Performance, cost, size 이점이 있는 3D wafer level packaging (WLP)에 대한 연구가 활발히 진행되고 있다. Interconnection 기술은 3D WLP 핵심기술로 WLP용 via형상은 IC용 via의 수십 nm scale 과 PCB용 수백 micro scale의 중간영역으로 반도체 Damascene 공법과 PCB 도금조건을 그대로 적용할 수 없다<sup>1-4</sup>.

Defect-free via fill을 위해서는 via bottom의 도금속도를 빠르게 해주는 bottom-up 메커니즘이 구현되어야 한다<sup>3</sup>. 이를 위해 첨가제 농도조절, PPR 전류인가방식을 도입하여 개선한 연구사례가<sup>4</sup> 있었으나 본 연구에서는 직경 30µm, 깊이 120µm(Aspect Ratio 4) via 의 Periodic Pulse Reverse (PPR) 전류조건에 따른 Cu via fill 의 영향에 대해 실험적으로 검증하고, 전류과형에 따른 overburden 두께 변화와 첨가제 작용의 차이에 대하여 논의하고자 한다.

2. 본 론

2.1 실험

Via는 DRIE 공법을 이용하여 직경 30µm , 깊이 120µm (Aspect Ratio 4) 형태로 형성하였고, Si wafer 위에 sputtering 으로 Ti 500Å/ Au 7000Å seed 층을 형성하였다. 도금액은 CuSO<sub>4</sub>·5H<sub>2</sub>O, H<sub>2</sub>SO<sub>4</sub>, Cl 로 구성되는 무기물조성과, 촉진제(ACC), 평활제(LEV), 억제제(SPR) 3종으로 구성되는 상용 첨가제를 사용하였다(표 1).

2.2 결과 및 토의

2.2.1 전류과형에 따른 Via filling 특성평가

DC, Pulse, PPR의 전류인가 조건에서 각각의 전류 Parameter 변화에 따른 Via filling 특성을 평가하였다. 동일한 첨가제 조성에서 Forward 전류밀도와 Reverse, Forward 전류비율 (Irev/Ion)이 내부 defect 형성에 미치는 영향을 그림 1에 나타내었다.

2.2.2 전류과형변화에 따른 overburden 두께변화

그림2는 DC, Pulse, PPR 전류과형 변화에 따른 overburden 두께 차이를 나타낸 것이다. 동일한 첨가제 조성 과 전하량 인가 조건에서 DC에 비하여 Pulse 나 PPR에서 overburden 두께 감소를 확인할 수 있었다.

표1. Composition of copper electroplating bath.

CuSO <sub>4</sub> ·5H <sub>2</sub> O	H <sub>2</sub> SO <sub>4</sub>	Cl	Supp.*	Acc.*	Lev.*
200 g/L	80 g/L	50 ppm	* commercial additives		

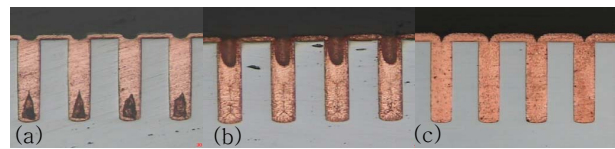


그림1. Optical images of the cross-sectioned microvias (a) PPR 0.8ASD Irev/Ion 0.5, 0.5Ahr (b) PPR 0.4 ASD Irev/Ion 2, 0.5Ahr (c) PPR 0.4 ASD Irev/Ion 2, 1.0 Ahr

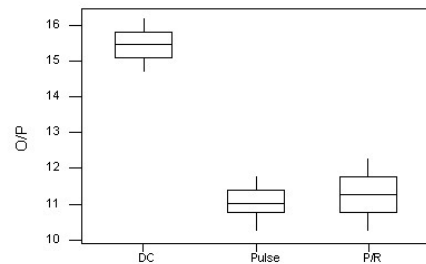


그림 2. 전류과형에 따른 overburden 두께변화 (단위: µm)

3. 결 론

PPR 전류 Parameter와 내부 defects 형성의 상관성을 관찰하였으며, 다양한 전류인가방식 (DC, Pulse, Periodic Pulse Reverse(PPR))에 따른 bottom-up via fill 형태의 차이를 실험적으로 검증하였다.

그 결과, 직경 30µm 깊이 120µm (Aspect Ratio 4) via 를 내부 defects 없이 fill 도금할 수 있었으며, 정류방법에 따른 overburden 두께와 첨가제 작용범위의 차이를 확인할 수 있었다.

참 고 문 헌

1. J. Reid, Jpn. J. Appl. Phys., V.40, 2650 (2001)
2. S.Miura, and H.Honma, Surf. & Coat. Tech., V.169, 91 (2003)
3. T.P.Moffat, D.Wheeler, M.D.Edelstein, and D.Josell, IBM J. Res. & Dev., V.49, 19 (2005)
4. J.-J.Sun, K.Kondo, T.Okamura, S.Oh, M.Tomisaka, H.Yonemura, M.Hoshino, and K.Takahashi, J. Electrochem. Soc., V.150, G355 (2003)