

GaAs기판상에 나노 구조를 이용하여 격자상수차이를 극복하여 성장된 1 μ m 두께의 고품질 InSb ($47,000\text{cm}^2/\text{Vs}$)

송진동, 임주영, 최원준, 장준연, 한석희

한국과학기술연구원 나노과학연구본부

In(As)Sb 물질은 고속의 전자이동도 및 좁은 밴드갭 (상온에서 각각 약 $78,000\text{cm}^2/\text{Vs}$ 및 0.17eV) 특성을 보여 고속 홀 센서 및 장파장 측정소자로 응용의 범위가 크나, 고품질의 InSb 기판의 구득이 어렵고, 구득이 수월한 기존의 GaAs 및 InP, Si 기판과 격자부정합이 커서 고품질의 InSb 물질 성장에 특별한 기술이 요구된다. In(As)Sb층은 먼저 LPE 방법 (G. B. Stringfellow et al, J. Electrochem Soc, vol.118, pp.805, 1971)을 통해 제조 가능하다. 그러나, 상기 LPE 방법은 평형성장기법이라 물질의 비균질섞임현상이 가능하며, 매우 정교하고, 성장 전문가의 경험 및 성장 장치에 의존하는 단점이 있다. 더욱이 불순물 및 계면의 제어가 원천적으로 힘들어 전세계적으로 몇몇 기업 및 연구소가 각각의 고유의 경험에 바탕하여 In(As)Sb층을 제어하고 있다. 그 외 sputtering과 같은 방법으로 비교적 낮은 전자이동도의 ($\sim 20,000\text{cm}^2/\text{Vs}$) 저품질 InSb층이 산업적으로 만들어지고 있다. 이에 비하여 MBE 성장법은 비평형 성장법이라 비균질섞임현상을 극복할 수 있어 LPE 방법의 대안이 되고 있다. 그러나, 상기 방법을 구사하기 위해서는 고품질의 기판이 요구되나, 2007년 현재 격자 상수가 최대 0.65nm 에 이르는 In(As)Sb에 적절한 고품질의 기판은 산업적으로 이용이 불가능하다. 이에 GaAs (격자상수 $\sim 0.56\text{nm}$), Si ($\sim 0.54\text{nm}$) 등 산업적으로 구득이 용이하고, 저렴한 기판을 사용하여 In(As)Sb를 성장하는 방법이 여러 산학연에 의해 연구되고 있다. 예를 들어 GaAs 기판상에 저온/고온 방법을 사용하여 고품질의 InSb 기판을 제작했으며 (T. Zhang et al. Appl. Phys. Lett. vol. 84, pp. 4463, 2004의 상기논문내 참고논문들), AlSb 등 중간층을 두어 InSb 기판을 성장하였다. (T. Sato et al, Physica E vol. 21, pp. 615, 2004). 또한 Si기판위에 GaSb 및 AlSb을 이용하여 InSb를 성공적으로 성장하였다. (Y. H. Kim et al. Appl. Phys. Lett. vol.89, pp.031919, 2006). 그러나 고속 전자이동도의 In(As)Sb층을 ($\sim 50,000\text{cm}^2/\text{Vs}$) 제작하려면 $3\mu\text{m}$ 이상의 두꺼운 InSb층을 성장시켜야 한다. 이는 기판과 In(As)Sb층간의 격자상수차이 ($\sim 15\%$)에 의해 생긴 결함 때문으로, 기판과 가까운 In(As)Sb층의 하부에 결함이 주로 위치하기 때문이다. 그러므로 In(As)Sb층의 두께를 두껍게 할수록 In(As)Sb층의 상부 품질은 좋아진다. 그러나 이는 제작 시간을 길게 하므로 생산성이 떨어진다. 본 발표는 구득이 용이한 GaAs 기판상에 나노구조를 결함감소층으로 사용하여 $1\mu\text{m}$ 두께만으로 상온 전자이동도가 $\sim 50,000\text{cm}^2/\text{Vs}$ 인 고품질 InSb 물질을 성장하는 방법을 논의한다.