

이중 컨트롤 층을 가지는 산화 인듐 나노 입자를 이용한 나노 부유 게이트 커패시터의 전기적 특성 연구

김선필¹, 이동욱¹, 이태희¹, 김은규^{1*}, 김영호²

¹한양대학교 물리학과, ²한양대학교 신소재공학과

인듐 박막과 폴리아믹산 (polyamic acid)의 금속 산화 반응을 이용하여 자발 형성된 산화 인듐 나노 입자를 나노 부유 게이트 메모리 (nano-floating gate memory) 구조에 응용하는 연구가 그동안 진행 되어왔다¹⁾. 이 방법은 7 nm 크기의 산화 인듐 나노 입자를 터널 층과 컨트롤 층 사이에 단일 층으로 균일하게 제작이 가능 하지만 폴리이미드는 대표적인 저유전체 물질이어서 비휘발성 메모리 소자의 제작에 있어 소자 크기 조절에 제한이 있음이 확인 되었다.

본 연구에서는 이러한 단점을 보완하기 위하여 폴리이미드층 위에 실리콘 산화층(SiO₂)을 증착하여 이중 컨트롤 층을 형성하여 그 전기적 특성을 연구 하였다. 실험에 사용한 폴리이미드 물질은 Dupont사에서 제조된 BPDA-PDA (biphenly dianhydride - paraphenylene diamine) 계열의 PI-2610D이다. 실리콘 기판위에 습식 산화법으로 실리콘 산화층(SiO₂)을 4 ~ 5 nm 성장 시킨 후 폴리이미드의 전구체인 폴리아믹산과 용매인 NMP (N-methyl-2-pyrrolidone)를 질량 비 1:3 과 1:6으로 각각 혼합한 용액을 50 nm 스�핀 코팅하고 폴리아믹산을 혼합하는 과정에서 사용된 용매인 NMP를 제거하기 위해 135 °C 로 30분간 soft baking 한 후, 그 위에 인듐 박막을 열 증착기 (thermal evaporator)를 이용하여 5 nm 증착 시킨 후, 다시 폴리아믹산과 NMP를 혼합한 용액을 스�핀 코팅하였다. 폴리아믹산과 인듐박막이 반응하도록 실온에서 24시간 동안 유지시킨 후 질소 분위기에서 (rapid thermal annealing) 방식을 사용하여 135 °C soft baking 후에 1 시간동안 300 °C ~ 500 °C로 양생하였다. 양생 후에 실리콘 산화층을 30 ~ 50 nm 두께로 증착하였다. 그림 1. 은 완성된 소자의 구조도이다. 제작된 소자는 전기적 특성 분석을 위하여 제작된 시편에 알루미늄 게이트를 150 nm 증착시켜 전기용량-전압 특성을 HP4280A 와 Boonton 7200을 사용하여 분석하였다.

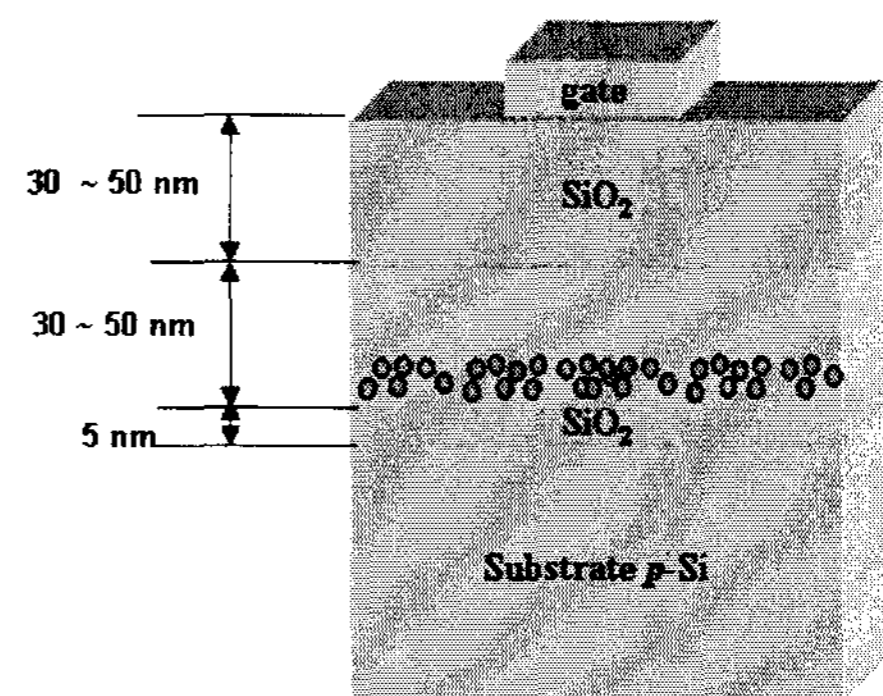


그림 1. 이중 컨트롤 층으로 형성된 나노 부유 게이트 커패시터 구조

[참고문헌]

1. D. U. Lee, J.-H. Kim, and E. K. Kim, J. Korean Phys. Soc. 49. 1188 (2006).