

다구찌 실험 계획법을 이용한 나선형 인덕터의 패턴드 그라운드 쉴드 최적 설계 연구

Optimization of "Patterned Ground Shield" of Spiral Inductor using Taguchi's Method

고재형, 오상배, 김동훈, 김형석*

(Jae-Hyeong Ko, Sang-Bae Oh, Dong-Hun Kim, Hyeong-Seok Kim)

Abstract : This paper describes the optimization of PGS(Patterned Ground Shield) of 5.5 turns rectangular spiral inductor using Taguchi's method. PGS is decrease method of parasite component by silicon substrate among dielectric loss reduction method. By using the taguchi's method, each parameter is fixed upon that PGS high poison(A), slot spacing(B), strip width(C) and overlap turn number(D) of PGS design parameter. Then we verified that percentage contribution and design sensitivity analysis of each parameter and level by signal to noise ratio of larger-the-better type. We consider percentage contribution and design sensitivity of each parameter and level, and then verify that model of optimization for PGS is lower inductance decreasing ratio and higher Q-factor increasing ratio by EM simulation.

Keywords: Spiral Inductor, Patterned Ground Shield, Taguchi's method, Optimization, Q-factor

I. 서론

집적회로에 들어가는 RF 소자들 중 나선형 인덕터는 부품의 소형화에 중요한 영향을 미치는 수동 소자이다. 나선형 인덕터의 주요 성능을 나타내는 인덕턴스와 Q(Quality)-factor는 인덕터의 구조, 선로 폭, 선로 길이, 선로 간격 및 턴 수에 따라 영향이 크다[1].

인덕터의 성능을 개선시키는 방법에는 conduction loss나 dielectric loss 및 eddy current loss를 줄이는 방법 등 여러 가지가 있다[2]. Dielectric loss를 줄이는 방법 중 인덕터와 실리콘 substrate 사이에 PGS(Patterned Ground Shield)를 적용하여 Ground Shield에 slot으로 loop current를 cut off 시킴으로써 eddy current loss 또한 줄이는 방법이 있다.

PGS가 나선형 인덕터에 삽입하여 Q-factor의 특성을 살펴보면 주파수가 높을수록 증가율이 높아지지만 인덕터의 턴 수와 구조에 따라 PGS의 영향으로 인덕턴스와 Q-factor의 증감률이 다르게 나타난다. 적은 턴 수의 사각형 나선형 인덕터와 많은 턴 수의 팔각형 나선형 인덕터에서 PGS가 삽입함으로써 Q-factor가 더 많이 증가한다[3].

본 연구에서는 나선형 인덕터의 구조와 턴 수에 따라 최적의 PGS구조를 찾기에 앞서 일정한 나선형 인덕터에 삽입되는 PGS 구조의 설계 변수를 다구찌 실험 계획법(Taguchi's Design of Experiment)에 적용하여 최적의 PGS 구조 설계에 대해 다루었다.

II. 본론

인덕터의 Q-factor 개선을 위해 적용하는 PGS는 일반적으로 Oxide층과 Substrate층의 경계면에 삽입한다[1].

본 연구에서 사용되는 PGS 구조 설계 인자를 PGS의 삽입 위치인 인덕터와 PGS의 간격과 인덕터에 의한 유도 전류(loop current)를 줄이기 위한 slot의 간격 및 인덕터에서 형성되는 전기장을 차단시키기 위한 strip 넓이와 함께 PGS의 첫째 strip과 인덕터의 선로와 겹치는 턴 수로 하여 다구찌 실험 계획법을 이용하여 최적의 PGS 구조를 설계하였다.

1. Patterned Ground Shield

인덕터와 실리콘 사이에 SGS(Solid Ground Shield)를 삽입하여 접지시켜 단락 시키면 실리콘의 기생성분인 R_s 와 C_s 의 값을 줄일 수 있다. 그러나, SGS는 인덕터의 자기장을 방해한다. Lenz's 법칙에 따르면 유도전류가 인덕터의 자기장에 의해 SGS에 유도된다. 이 유도전류가 인덕터에 흐르는 전류의 반대방향으로 전류가 흐르기 때문에 두 전류 사이에 반대의 상호 커플링이 발생해서 자기장을 줄이는 현상이 일어나고 이는 전체 인덕턴스를 감소시킨다.

유도전류에 의한 전체 인덕턴스의 감소를 줄이기 위해 SGS에 유도된 유도전류의 흐름을 방해하기 위해 SGS에 slot을 나선형 인덕터에 수직으로 넣는다. SGS에 slot을 넣은 것을 PGS라 한다.

PGS는 유도전류의 선로를 cut off 시킴으로써 개방 회로가 되게 한다. PGS의 저항은 에너지 소비를 야기하나 일반적으로 oxide층의 저항보다 매우 작으므로 무시해도 된다. 그러나, PGS를 통과하는 자기장의 감소를 최소화하기 위해 사용하려는 주파수에서의 skin depth보다는 PGS의 두께가 얇아야 한다[1].

2. Taguchi Design of Experiment

다구찌 설계는 강건(robust) 설계를 위해 중요하다. 강건설계는 제품개발과 공정에서 다양한 편차 원인의 민감도를 최소화할 수 있는 방법론이다. 다구찌 설계는 직교배열을 이용한 실험 계획과 신호 대 잡음비(Signal-to-Noise ratio)를 이용한 자료 분석법이 특징이다.

* 책임저자(Corresponding Author)

고재형, 오상배: 중앙대학교 전자전기공학부 석사과정 (kojh77@gmail.com), (ranian95@komet.net)

김동훈: 경북대학교 전자전기컴퓨터학부 교수 (dh29kim@ee.knu.ac.kr)

김형석*: 중앙대학교 전자전기공학부 교수 (kimca12@cau.ac.kr)

* 본 연구는 전 력산업연구개발사업 전력선행기술연구 중 기과제 지원으로 수행되었음. (R-2005-7-135).

많은 실험 계획은 각각의 실험 수행과 데이터 분석을 위해 인자 수준의 조합을 결정하는 직교배열 방식의 matrix를 이용한다. 일반적으로 직교배열은 'Latin squares'나 'magic squares'로 알려져 있다[4].

3수준계의 직교배열표는 일반적으로 식(1)과 같이 나타낸다.

$$L_{3^m} (3^{(3^m-1)/2}) \quad (1)$$

여기서

m : 2이상의 정수

3^m : 실험의 횟수

$(3^m - 1)/2$: 직교배열표의 열의 수

본 논문에서는 3수준계의 가장 작은 직교배열표인 $m = 2$ 의 $L_9(3^4)$ 형 직교배열표를 사용하였다[5].

실험을 통해 얻은 데이터를 분석하기 위한 신호 대 잡음비는 식(2)의 망소 특성(Smaller-the-better type)과 식(3)의 망대특성(Larger-the-better type) 등이 있다.

$$SN_{SB} = -10 \log \left(\frac{1}{n} \sum_{i=1}^n y_i^2 \right) \quad (2)$$

$$SN_{LB} = -10 \log \left(\frac{1}{n} \sum_{i=1}^n \frac{1}{y_i^2} \right) \quad (3)$$

여기서 n 은 반복 시험 횟수이고 y_i 는 각 모의 시험에서 계산되는 특성치를 나타낸다.

3. Result of Taguchi Design of Experiment

PGS를 삽입하여 5.5턴의 나선형 인덕터의 Q-factor 향상도를 분석하기 위해서 다구찌 실험계획법을 적용하였다.

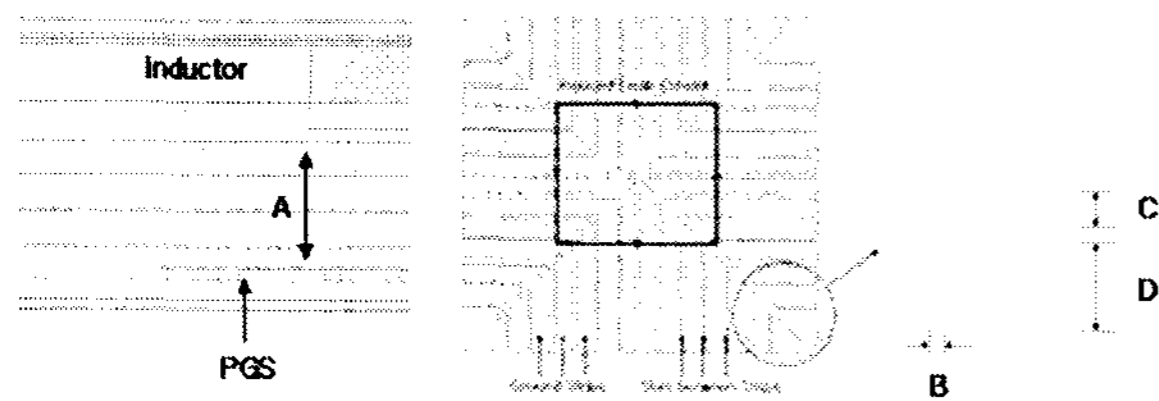


그림 2. 설계 인자

Fig. 2. Design Parameters

그림 2와 같이 PGS구조를 결정하는 주요 치수인 PGS 높이(A), slot 간격(B), strip 넓이(C), 첫번째 strip과 인덕터가 겹치는 턴수(D)를 설계인자로 지정하였다.

표1은 설정된 설계인자 및 인자별 수준을 제시하였다.

표1에 제시된 각 설계인자는 각각 세가지 수준 수를 갖도록 하였으며 고려된 설계인자 및 수준 수에 따라 시행되어야 할 최소 실험 횟수 조합을 $L_9(3^4)$ 형 직교배열표를 사용하였다.

표 1. 설계변수 정의.

Table 1. Definition of design parameters

Factor level	Variable A PGS 높이 (μm)	Variable B slot 간격 (μm)	Variable C strip 넓이 (μm)	Variable D 겹치는 턴수
1	0.153×2	1.5	15	1
2	0.153×3	3	31.5	2
3	0.153×4	4.5	48	3

표2는 이와 관련된 모의 시험 조합 및 순서를 보여준다.

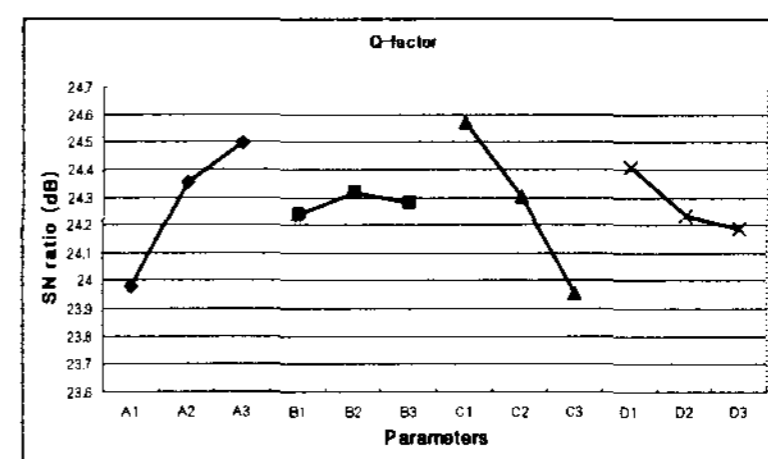
표 2. 모의시험 구성표

Table 2. Array for numerical experiment

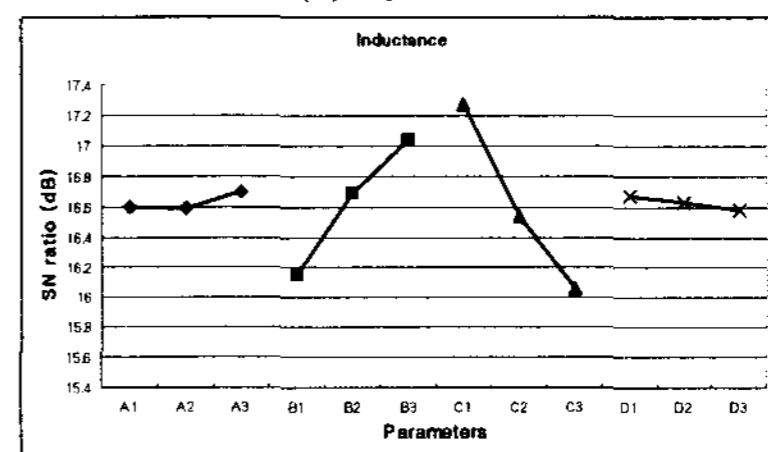
Experiment	Variable A	Variable B	Variable C	Variable D
1	0.153×2	1.5	15	1
2	0.153×2	3	31.5	2
3	0.153×2	4.5	48	3
4	0.153×3	1.5	31.5	3
5	0.153×3	3	48	1
6	0.153×3	4.5	15	2
7	0.153×4	1.5	48	2
8	0.153×4	3	15	3
9	0.153×4	4.5	31.5	1

표2의 모의시험 조합에 따라 1GHz와 2.5GHz의 주파수 대역에서 산출된 각각의 Q-factor와 인덕턴스로 정의된 두 가지 특성치에 대한 SN ratio를 계산하였다. SN비는 설계 인자의 수준 변화가 설정된 두 가지 특성치에 크면 클수록 좋은 감도를 갖는 망대특성을 나타내므로 식(3)에 의해 계산되었다.

각 설계 인자가 두 가지 특성치에 미치는 영향을 쉽게 분석하기 위하여 1GHz일 때의 SN비와 더불어 백분 기여도(Percentage Contribution)를 그림 3과 4에 제시하였다.



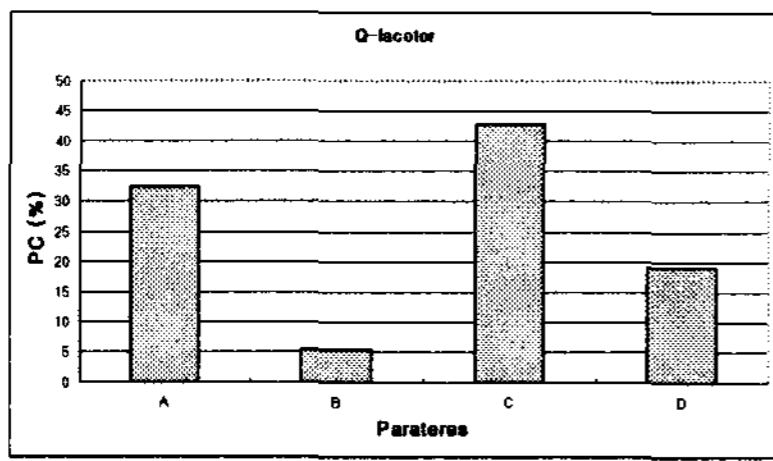
(a) Q-factor



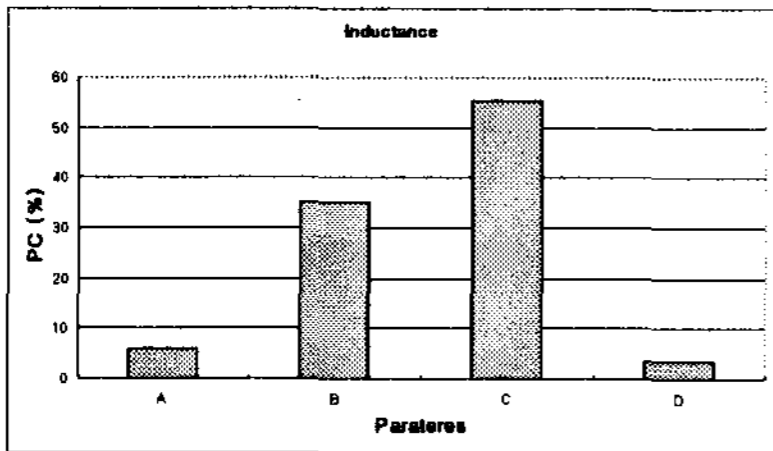
(b) inductance

그림 3. 설계인자 및 수준별 설계 민감도 분석 (1GHz)

Fig. 3. Design sensitivity analysis of each parameter and level (1GHz)



(a) Q-factor



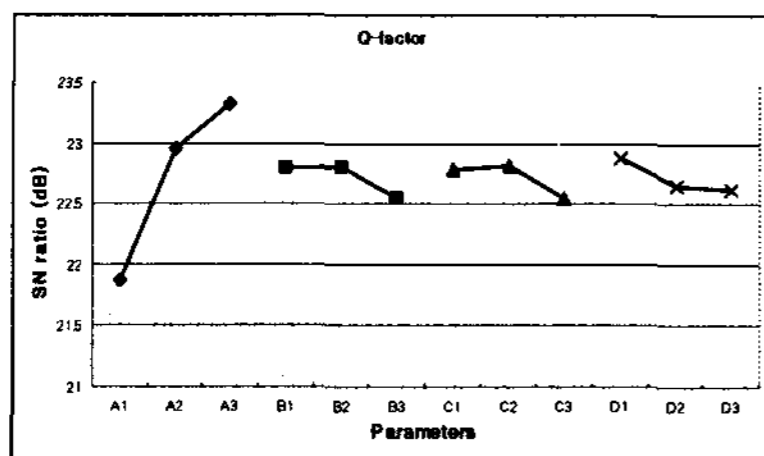
(b) inductance

그림 4. 설계인자 별 백분 기여율 (1GHz)
Fig. 4. Percentage contribution of each parameter (1GHz)

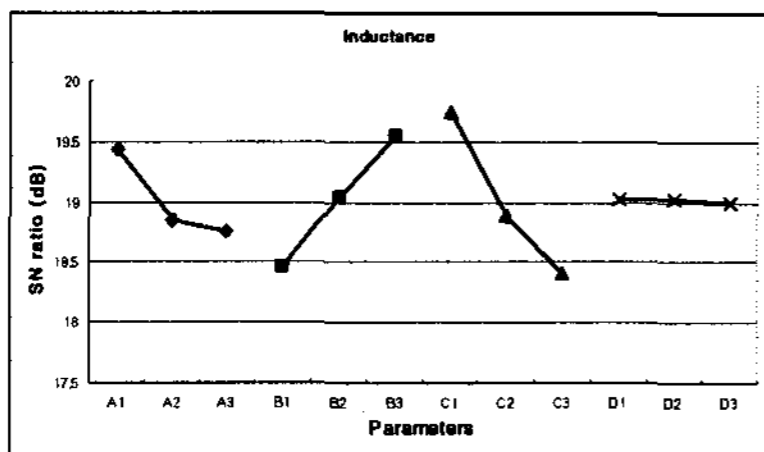
분석결과 Q-factor와 인덕턴스 향상에 영향을 미치는 PGS 설계 인자가 다소 다르게 나온다. Q-factor는 strip 넓이와 PGS 높이가 많은 영향을 미치는 반면 인덕턴스는 strip 넓이와 slot 간격이 미치는 영향이 크다. 그림 4의 백분 기여율을 바탕으로 최적의 PGS 구조를 살펴 보면 설계 인자의 수준이 각각 A3B2C1D1과 A3B3C1D1일 때 Q-factor와 인덕턴스가 높게 나온다.

그림 5와 6에 2.5GHz에서의 SN비와 백분 기여율을 제시하였다.

인덕턴스에서의 설계 인자 별 백분 기여율이 1GHz와 2.5GHz에서 유사하게 B, C, A 인자 순으로 영향을 미치는 것을 확인할 수 있다. 하지만 2.5GHz에서 A 인자의 영향이 24.7%로 1GHz의 5.8%보다 네 배 이상 인덕턴스에 영향을 준다. 더불어 Q-factor에서는 A인자가 32.4%에서 62.8%로 증가하는 것을 알 수 있다.

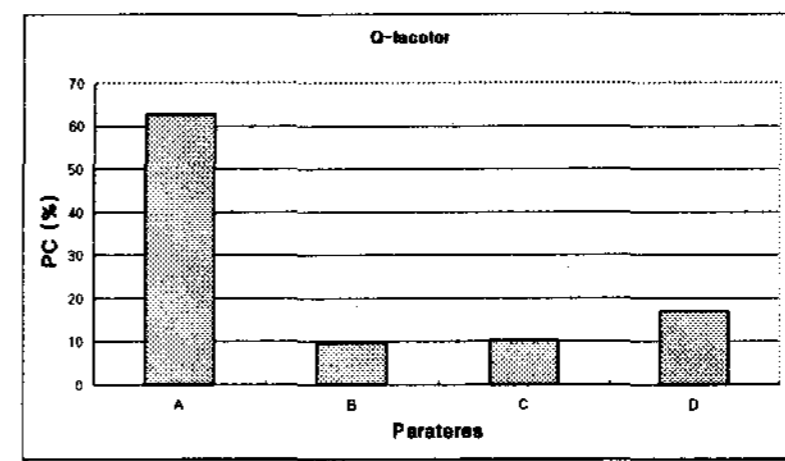


(a) Q-factor

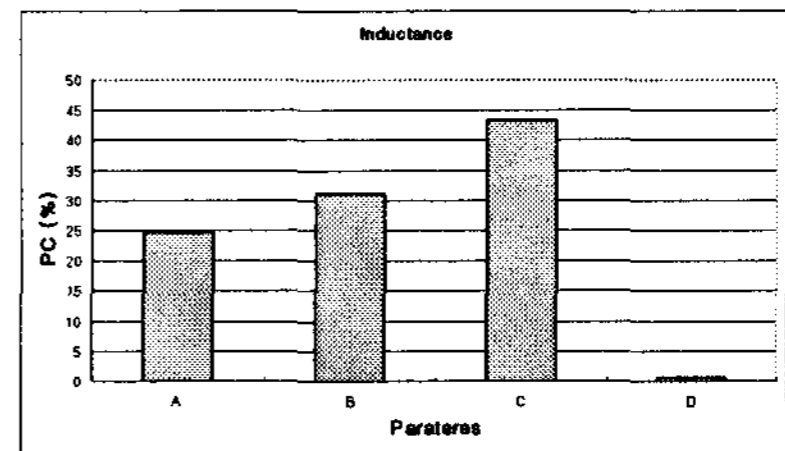


(b) inductance

그림 5. 설계인자 및 수준별 설계 민감도 분석 (2.5GHz)
Fig. 5. Design sensitivity analysis of each parameter and level (2.5GHz)



(a) Q-factor

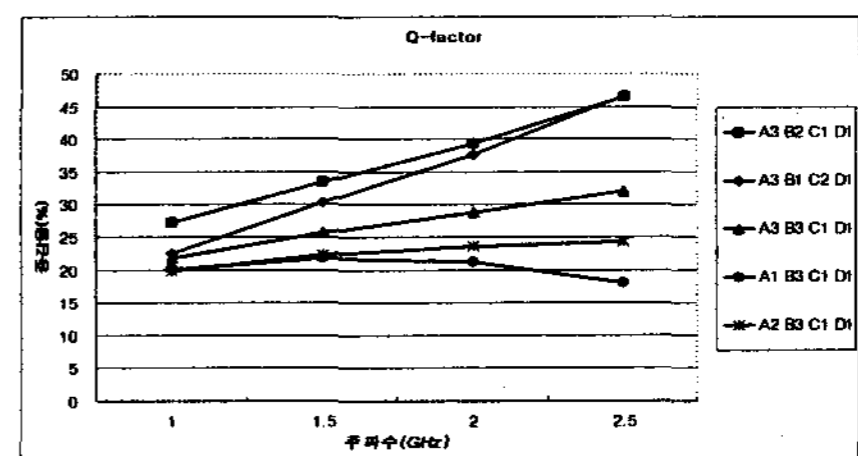


(b) inductance

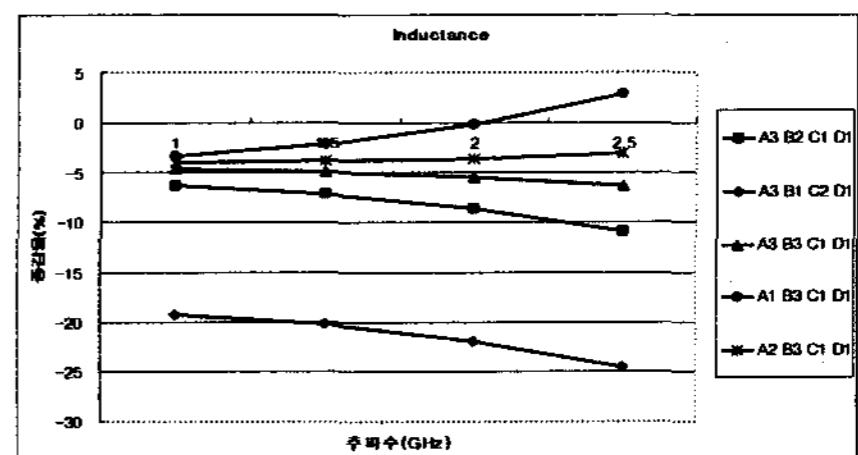
그림 6. 설계인자 별 백분 기여율 (2.5GHz)
Fig. 6. Percentage contribution of each parameter (2.5GHz)

2.5GHz에서 A인자가 인덕턴스와 Q-factor에 미치는 영향이 증가한다. 하지만 인덕턴스와 Q-factor를 향상시키는 A인자의 수준이 서로 반대로 영향을 미친다. Q-factor를 향상시키기 위해서는 A3 구조를 가져야 하지만 A1 구조를 선택해야 인덕턴스를 가장 크게 향상시킬 수 있다.

그림 7에 각각의 주파수에서의 Q-factor와 인덕턴스 만을 가장 크게 향상시킬 수 인자 별 수준과 인자 별 백분 기여율과 수준을 고려하여 최적의 구조인 A2B3C1D1을 PGS가 없는 나선형 인덕터 모델인 NGS(No Ground Shield)과의 증감율을 나타냈다.



(a) Q-factor 증가율



(b) inductance 증가율

그림 6. Q-factor 와 인덕턴스 증가율
Fig. 6. Increasing rate of Q-factor and inductance

인덕턴스의 감소를 무시하고 Q-factor를 향상시킬 수 있는 조합인 A3B2C1D1과 A3B1C2D1의 Q-factor 증가율을 보면 22%~46%로 증가한다. 하지만 인덕턴스는 13%~24%가 감소한다.

Q-factor보다는 인덕턴스를 향상시키는 조합인 A3B3C1D1

과 AIB3CID1은 인덕턴스가 최대 6%가 감소하거나 2.5GHz에서 3%가 증가한다. 반면 Q-factor는 10%~21% 증가로 Q-factor 향상 조합보다는 다소 증가율이 낮다.

각 인자의 기여율을 고려한 조합인 A2B3CID1은 인덕턴스는 각각의 주파수에서 약 3% 정도 감소하는 반면 Q-factor는 20%~24%로 증가한다.

다구찌 실험 계획법의 특성 치인 인덕턴스와 Q-factor가 클수록 좋은 조합인 A2B3CID1이 다른 조합에 비해 인덕턴스의 감소율이 낮고 Q-factor 증가율이 높아 PGS의 최적의 구조 조합임을 확인 할 수 있다.

VI. 결론

본 연구에서 나선형 인덕터에 삽입되는 PGS로 인해 Q-factor와 인덕턴스를 향상시키기 위해 최적의 PGS 구조를 찾기 위해 다구찌 실험 계획법을 사용하였다. PGS 설계하기 위한 여러 인자 중 주요 인자를 결정하여 다구찌 실험 계획법을 통해 인자별 백분기 여율과 설계 인자 및 수준별 설계 민감도를 분석하였다. 낮은 주파수에서는 strip 넓이(C)가 많은 영향을 주나 주파수가 증가하면서 PGS 높이(A)가 Q-factor와 인덕턴스에 많은 영향을 주는 것을 확인 할 수 있었다. PGS를 삽입함으로써 Q-factor 향상을 크게 하면서 인덕턴스 감소가 적은 구조의 PGS를 찾아 EM 시뮬레이션을 통해 넓은 주파수 대역에서도 일정한 영향을 주는 구조를 찾을 수 있었다. 다구찌 실험 계획법을 통해 향후 5.5턴의 인덕터 뿐만 아니라 여러 턴의 인덕터 및 팔각형 구조에서도 적용할 수 있는 최적의 PGS 구조의 설계가 가능할 것으로 사료된다

[감사의 글]

본 연구는 전력산업연구개발사업 전력선행기술 지원으로 수행되었음. (R-2005-7-135)

참고문헌

[1] C. Patrick Yue, S. Simon Wong, "On-Chip Spiral Inductors with Patterned Ground Shields for Si-Based RF IC's", *IEEE J Solid-State Cir.*, vol. 33, pp. 743-752, May, 1998.
 [2] Shang-Yu Liang, Shu-Hui Tsai, Chun-Hsien Lee and Ruey-Shing Huang, "Modeling and comparison of Different Micro-machined Tree-Dimensional Inductors", *IEEE*, 2002.
 [3] 고재형, 김형석, "패턴드 그라운드 쉴드를 적용한 나선형 인덕터 특성 연구", 대한전기학회 하계학술대회, pp.272-273, 2007.
 [4] Jinn-Tsong Tsai, Jyh-Homg Chou, Tung-Kuan Liu, "Tuning the structure and parameters of a neural network by using hybrid Taguchi-genetic algorithm", *IEEE transactions on neural networks*, vol.17, no.1, January, 2006.
 [5] 박성현, 현대실험계획법, 민영사



고 재 형

2004년 중앙대학교 전자전기공학부 공학사. 2006년~현재 중앙대학교 전자전기공학부 석사과정 중. 관심분야 : RF 소자, RFIC 응용회로.



오 상 배

2003년 중앙대학교 전자전기 공학부 졸업. 2005년~ 현재 중앙대학교 공과대학원 석사과정 재학중. 관심분야는 EMC/EML, 전자장 및 수치해석, RFID 시스템



김 동 훈

1992년 서울대학교 전기공학 공학사. 1994년 서울대학교 전기공학 공학 석사. 1998년 서울대학교 전기공학 공학 박사. 2001~2002 성균관대학교 공과대학 연구교수. 2004~현재 경북대학교 전자전기컴퓨터학부 전임 강사. 관심분야 : 전자기 응용 소자 및 최적설계, 전자장 수치해석, 생체전자기학



김 형 석

1985년 서울대학교 전기공학 공학사. 1987년 서울대학교 전기공학 공학 석사. 1990년 서울대학교 전기공학 공학박사 1990~2002 순천향대학교 정보기술공학부 부교수. 1997~1998 R.P.I 미국 방문 교수. 2002~현재 중앙대학교 전자전기공학부 교수. 관심분야 : 전자장 및 수치해석, RF 및 마이크로웨이브 소자 해석 및 설계, RFID 시스템 연구, IT-SoC 응용 회로, 전력 IT