

EM Solver 의 주파수 응답 데이터를 이용한 RF 수동 소자의 등가회로 모델링에 관한 연구

Equivalent Circuit Model of RF passive components based on its simulated frequency response data

오상배, 고재형, 한형석, 김형석*
(Sang-Bae Oh, Jae-Hyeong Ko, Hyeong-Seok Han, Hyeong-Seok Kim)

Abstract : This paper deals with an equivalent circuit model for RF passive components. Rational functions are obtained from the frequency responses of EM simulation by using Foster canonical partial fraction expressions. The Vector Fitting(VF) and the Adaptive Frequency Sampling(AFS) scheme are also implemented to obtain the rational functions. A passivity enforcement algorithm is applied to ensure the stability of the equivalent circuit model. In order to verify the schemes, S parameters of the equivalent circuit model is compared to those of EM simulation in case of the microstrip line structure with 3 slots in ground.

Keywords: Equivalent circuit, Rational function approximation, Vector fitting, Adaptive frequency sampling, TDR simulation

I. Introduction

오늘날 휴대용 무선 통신 기기들은 하나의 PCB (Printed Circuit Board)안에 디지털 회로부와 RF 회로부를 실장하고 있으며 소형화 되어가고 있다. 이런 흐름으로 인해 EMI/EMC 문제가 최근 큰 이슈로 등장하였다. EMI/EMC 문제 중 SI(Signal Integrity) 및 PI(Power Integrity)를 해석하기 위해서 특정 PCB 구조 혹은 전체 PCB구조를 2D 혹은 3D EM 해석하여 주파수 응답 데이터를 얻었고 EM 해석을 해서 얻은 주파수 응답 데이터와 입력신호를 Convolution 한 후 역FFT 과정 거쳐 시간 영역의 해석 결과를 도출 하였다. 기존의 이런 방법들은 주파수 응답 결과와 시간 영역 해석 결과를 얻기 까지 많은 시간이 소요되었다. 이러한 문제점의 해결 방안으로 최근 수동소자 및 전송선로에 대한 등가회로 모델링 연구가 활발히 진행되고 있다.[1]~[2] 또한 휴대용 무선 통신 기기의 소형화 추세로 인해 새로운 RF embedded 수동 소자 제작 공정 도입에 따른 회로 라이브러리 구축이 요구되고 있다[3] 본 논문에서는 EMI/ EMC 분석 및 회로 라이브러리 구축에 적용 가능한 등가회로 모델링 방법론을 제안하고 등가회로 모델의 주파수 영역 및 시간영역 해석 결과를 보여준다. 본론은 3부분으로 나누어 지며 Ⅱ절에서는 등가회로 모델 추출에 사용될 유리함수 근사에 관한 AFS(Adaptive Frequency Sampling) 및 VF(Vector Fitting)방법론을 다룬다. Ⅲ 절에서는 유리함수 근사를 이용한 등가회로 구현 방법을 다루며 Ⅳ장에서는 등가회로 모델의 주파수 및 시간영역 해석 결과를 제시한다.

II. AFS and VF 를 이용한 유리 함수 근사

EM 해석에서 얻은 주파수 응답 데이터를 유리함수로 근사

* 책임저자(Corresponding Author)

오상배, 고재형: 중앙대학교 전자전기공학부 석사과정
(ranian95@komet.net), (kojh77@gmail.com)

한형석: 경원대학교 전자공학 교수 (hshan@kyungwon.ac.kr)

김형석*: 중앙대학교 전자전기공학부 교수 (kimcaf2@cau.ac.kr)

※ 본 연구는 전력산업연구개발사업 전력선행기술연구 중 기과제 지원으로 수행되었음. (R-2005-7-135).

화 할 때 VF방법이 사용 되었다. [6] VF 방법은 초기 pole 정보를 주고식 (1)을 반복적으로 풀어서 일정수령 조건을 만족할 때 멈추는 방법이다. 따라서 초기 pole 데이터 집합이 좋을수록 계산 시간을 줄일 수 있다.[4] 좋은 초기 pole 집합을 주기 위해서 본 논문에서는 AFS 방법을 도입하였다.[5].

$$f(s) \approx \sum_{i=1}^N \frac{c_i}{s - a_i} + d + sh \quad (1)$$

여기서 s 는 $j\omega$, a_i 는 pole, c_i 는 residue, d 및 h 는 각각 DC 항과 고주파 항을 의미한다. AFS 방법을 통해 유리함수의 최소 차수를 예측하고 초기 pole 집합을 구하도록 하였다. AFS 방법에는 2개의 서로 다른 유리함수(저차 및 고차 등)를 미리 정해 놓은 차수 경로를 따라 이동해 가며 2개의 유리함수 절대값(2개의 유리함수 차이 값에 절대값을 취한 것)을 비교하여 일정 수령 조건을 만족할 때 멈추게 하는 방법과 EM 시뮬레이션의 주파수 응답과 1개의 유리함수의 차수를 증가시키면서 절대값을 비교하여 정해 놓은 수령 조건을 만족할 때 멈추는 방법이 있다. 본 논문에서는 EM 시뮬레이션의 주파수 응답과 1개의 유리함수의 차수를 이용한 AFS방법이 사용 되었다. AFS 방법을 그림 1의 Y_1 에 적용하여 초기 pole 값과 차수를 결정한다.

$$Y_1 = \frac{D-1}{B} \quad (2)$$

여기서 D 및 B 는 $[ABCD]$ 의 원소이다. 구한 초기 pole 집합을 식 (3)의 N-포트 유리함수 표현인 Foster canonical partial fraction expression에 대입 한 후 VF 방법을 사용하여 최종 2-포트 네트워크 유리함수를 구한다.

$$[Y(S)] = [A_0] + [A_\infty]s + \sum_{k=1}^{N_p} \frac{c_k}{s - a_k} [A_k] + \sum_{k=1}^{N_a} \left(\frac{c_k}{s - a_k} + \frac{c_k^*}{s - a_k^*} \right) [A_k] \quad (3)$$

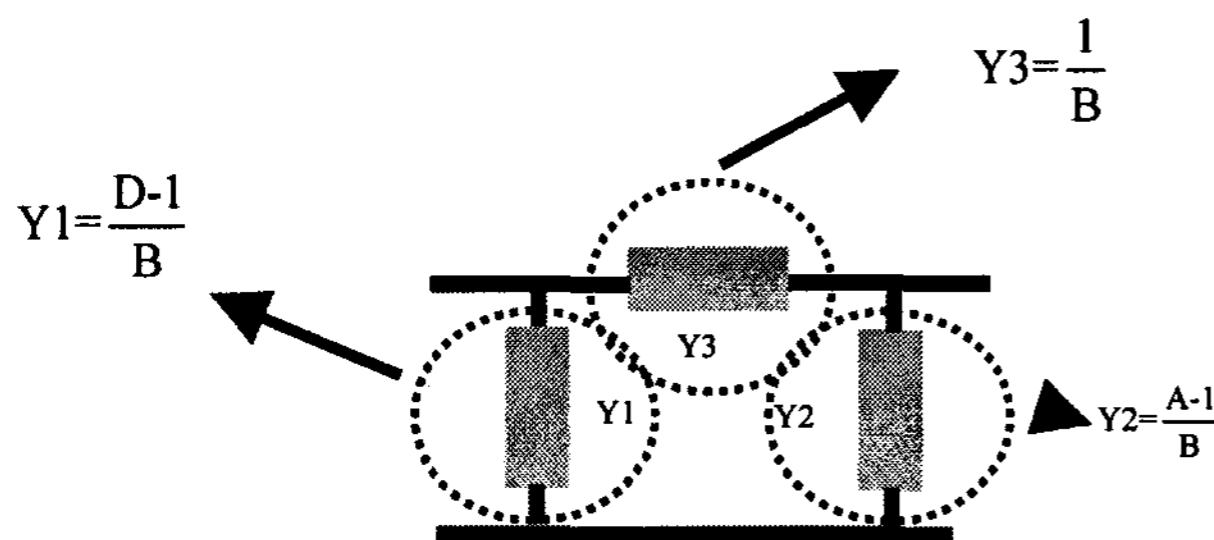


그림 1. 주파수 응답 데이터에 대한 PI 형 등가회로
Fig. 1. PI equivalent circuit for frequency responses

식 (3)의 3번째 항은 real pole을 의미하며 마지막 항은 complex conjugate pairs를 의미한다. 전체적인 등가회로 모델 구현 과정을 그림 3에 플로우 차트로 나타내었다.

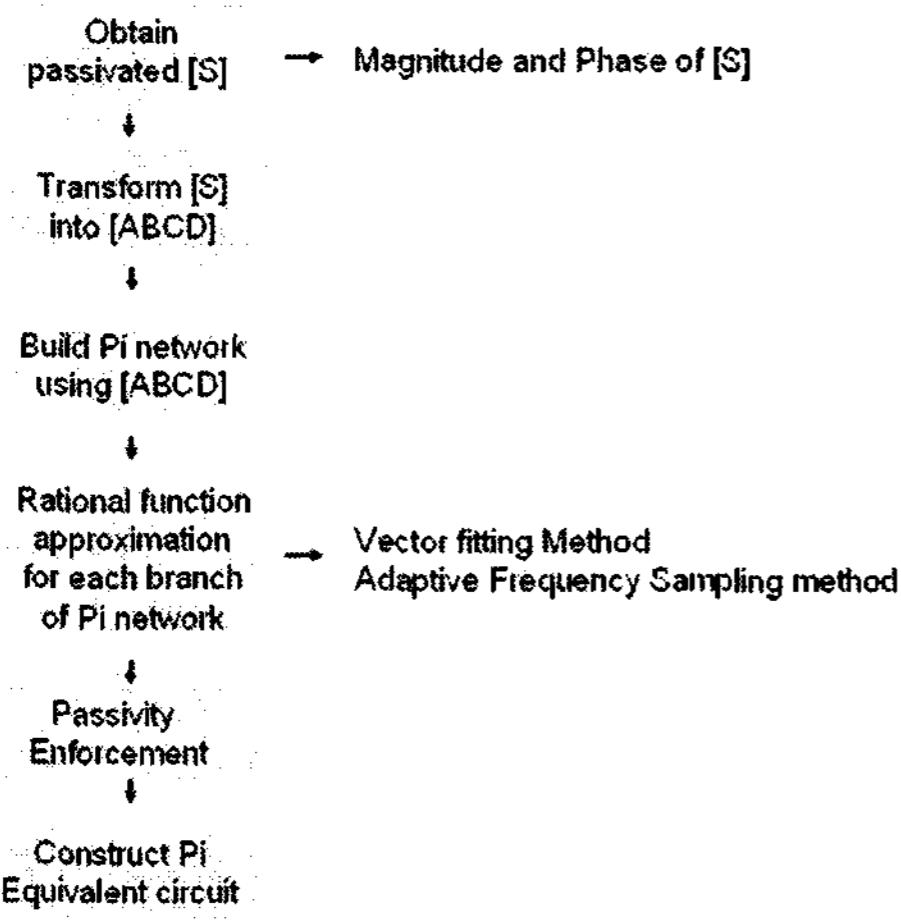


그림 2. 등가회로 모델 구현 과정

Fig. 2. Implementation procedure of equivalent circuit models

그림 2의 AFS 방법을 적용할 때 업데이트 되는 주파수 지점은 식 (4) 과 (5)을 만족하는 2개의 주파수 점을 선택하여 AFS 주파수 집합에 추가하였다.

$$Mag(\text{estimated fitting error}) > \text{magnitude-threshold}(-60\text{dB}) \quad (4)$$

$$\text{Phase}(\text{estimated fitting error}) > \text{magnitude-threshold}(5\text{deg}) \quad (5)$$

식 (4), (5)를 만족하는 지점을 선택하여 주파수 지점을 업데이트 한 후 식 (6)을 만족할 때까지 유리함수 모델의 차수를 증가 시켜 유리함수의 차수와 VF에 사용될 초기 poles값을 결정하였다.

$$dB(|Y_{ref}(j\omega) - Y_{fit}(j\omega)|) < -60 \quad (6)$$

여기서 Y_{ref} 는 EM solver에서 얻은 주파수 데이터이며,

Y_{fit} 는 유리 함수 모델의 주파수 응답이다.

III. 유리 함수 근사를 이용한 등가회로 구현

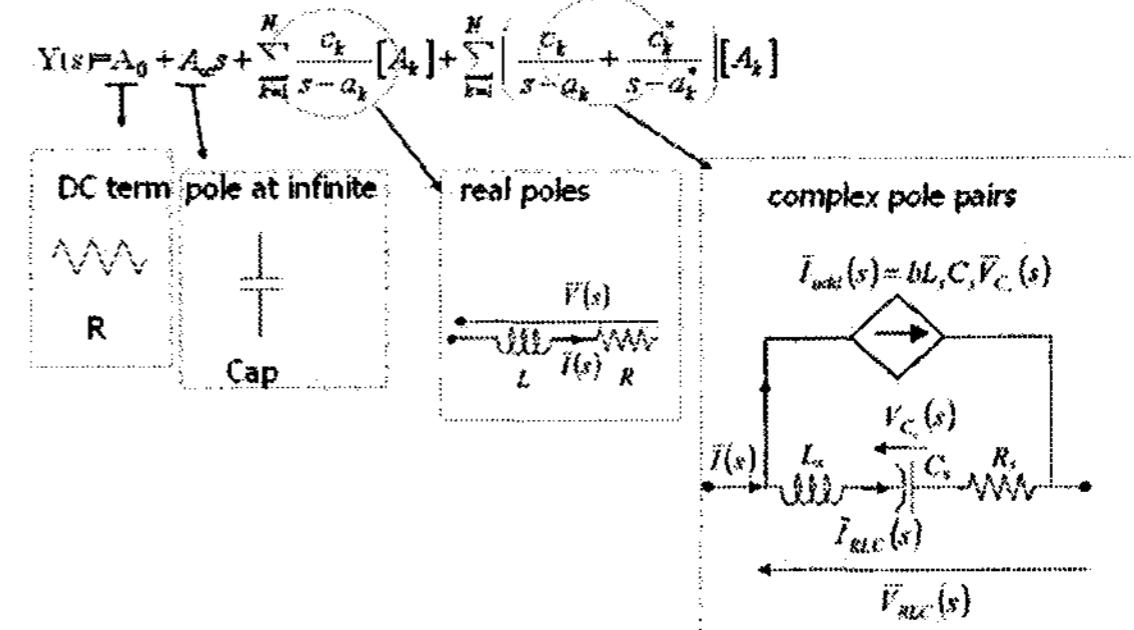


그림 3. PI 형 등가회로의 각각의 Branch 구성
Fig. 3. Each branch configuration of PI equivalent circuit

PI형 등가회로 모델의 각각의 Branch 구성이 그림 3에 나타나 있다.[7] 그 중에서 complex pole pairs에 대한 자세한 과정이 식 (7)~(11)에 나타나 있다.

res_1 , res_2 , p_1 , 그리고 p_2 를 각각 complex conjugate pole 및 residue라고 하면 주파수 응답에 대한 전달 함수는 식(7)이 된다.

$$\begin{aligned} F(s) &= \frac{res_1}{s-p_1} + \frac{res_2}{s-p_2} \\ &= \frac{(res_1 + res_2)s - (res_1 p_2 + res_2 p_1)}{s^2 - (p_1 + p_2)s + p_1 p_2} \quad (7) \\ &= \frac{as}{s^2 + sc + d} + \frac{b}{s^2 + sc + d} \end{aligned}$$

여기서 $a = res_1 + res_2$, $b = -(res_1 p_2 + res_2 p_1)$ 이다.

식 (7)의 결과 식에서 첫 번째 항은 직렬 RLC 회로로 변환되어 되고 2번째 항은 커패시터의 양단에 걸리는 전압을 이용한 VCCS(Voltage Controlled Current Source)로 표현된다.

complex pole pairs에 대한 등 가회로가 L_s , R_s , C_s , 그리고 VCCS로 구성된다고 하면 각각의 소자 값은 식 (8), (9), (10), (11)로 표현된다.

$$L_s = \frac{1}{(res_1 + res_2)} \quad (8)$$

$$R_s = -\left(\frac{p_1 + p_2}{res_1 + res_2} \right) \quad (9)$$

$$C_s = \frac{(res_1 + res_2)}{p_1 p_2} \quad (10)$$

$$\text{VCCS}_{\text{controlling factor}} = b L_s C_s \quad (11)$$

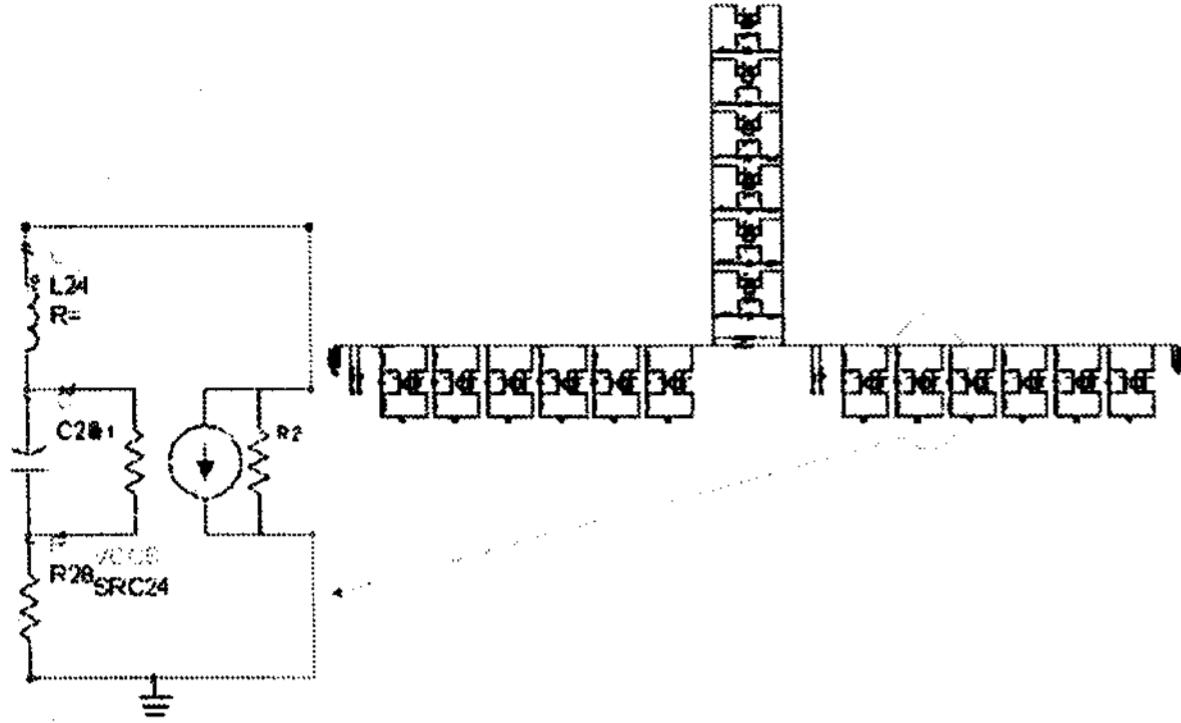


그림 4. ADS를 이용한 PI 형 등가회로 모델 구현
Fig. 4. PI equivalent circuit model realization using ADS

그림 4는 그림 3을 이용하여 각각의 Branch를 구성하고 Agilent ADS를 이용 PI 형 등가회로 모델로 구현한 그림이다.

IV. 등가회로 모델의 주파수 및 시간 영역 해석 결과

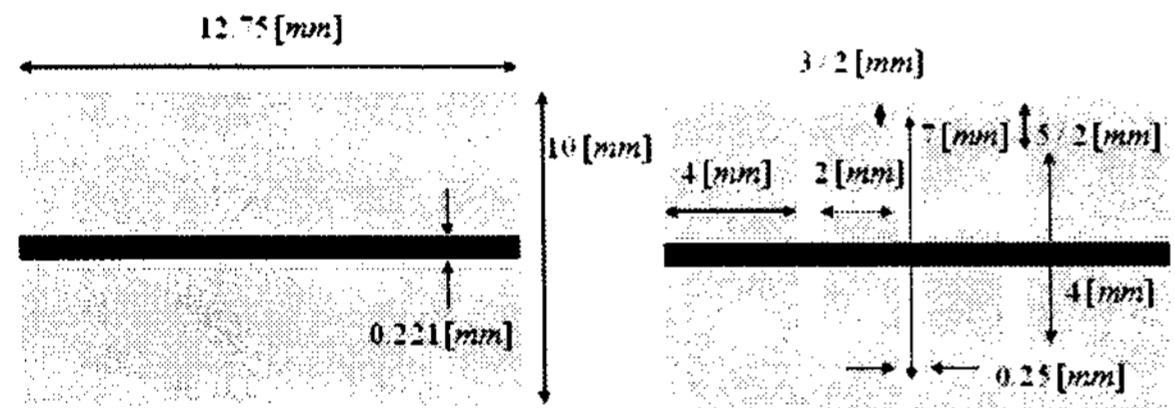
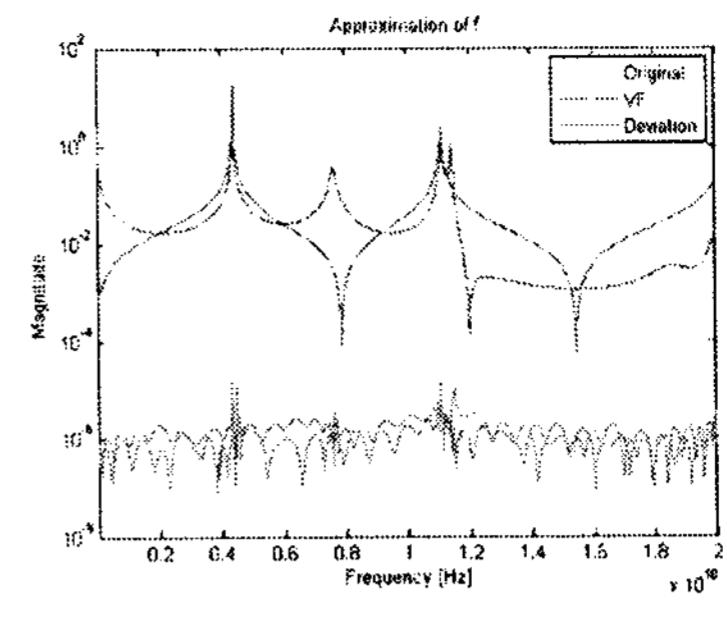


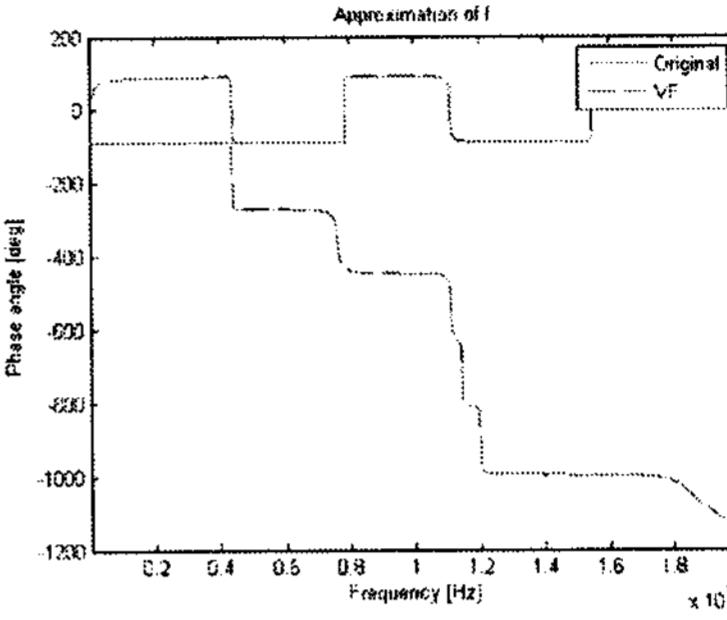
그림 5. 접지 면에 3 개의 슬롯이 있는 마이크로 스트립 선로
Fig. 5. Microstrip with 3 slots in ground to extracting an equivalent circuit model

그림 5에서 $\epsilon_r = 10.2$, $TanD = 0.0023$, 그리고 두께가 0.0254[mm]인 기판이 사용되었다. 그림 5의 구조를 CST MWS로 해석을 한 후 Passivity Enforcement 옵션을 이용하여 $[S]$ 정보를 추출하였다. 추출한 $[S]$ 를 $[ABCD]$ 로 변환한 후 AFS 및 VF를 이용하여 유리함수로 근사한 결과를 그림 6에 나타내었다. 그림 6의 유리 함수 결과를 이용 Matlab에서 구한 S 파라미터 결과가 그림 7, 8에 나와 있다. 또한 유리함

수 근사의 주파수 대역내외의 Stable 특성을 유지하기 위해서 Passivity Enforcement 알고리즘이 적용되었다.[8] 그림 9, 10은 ADS를 이용한 등가회로의 주파수 응답 및 TDR 해석 결과이다. 등가회로와 EM 해석의 주파수 해석 결과가 잘 일치함을 볼 수 있고 10[GHz]까지 통과 대역인 TDR 입력파형 신호 인가했을 때의 지연 특성을 볼 수 있었다. 이는 등가회로 모델이 접지 면에 3개의 슬롯이 있는 마이크로 스트립 선로의 전자기적 특성을 재현 할 수 있음을 보여준다.

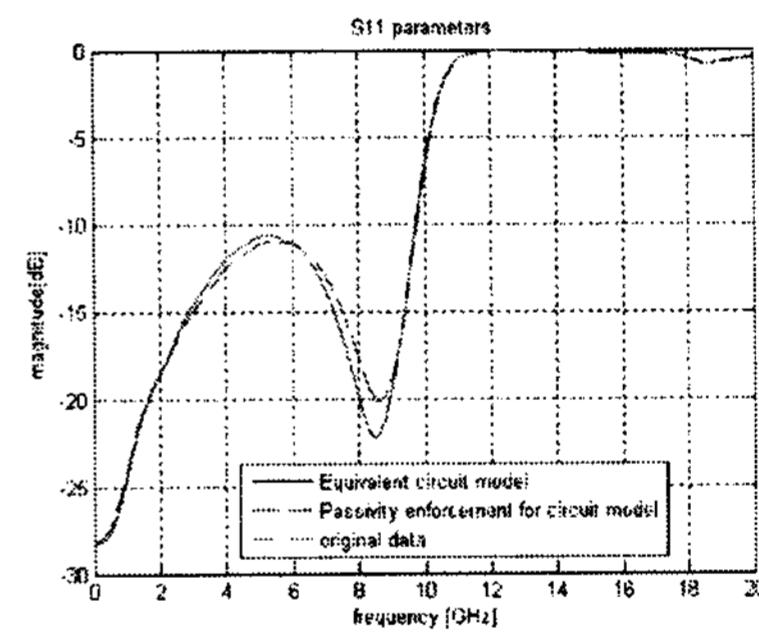
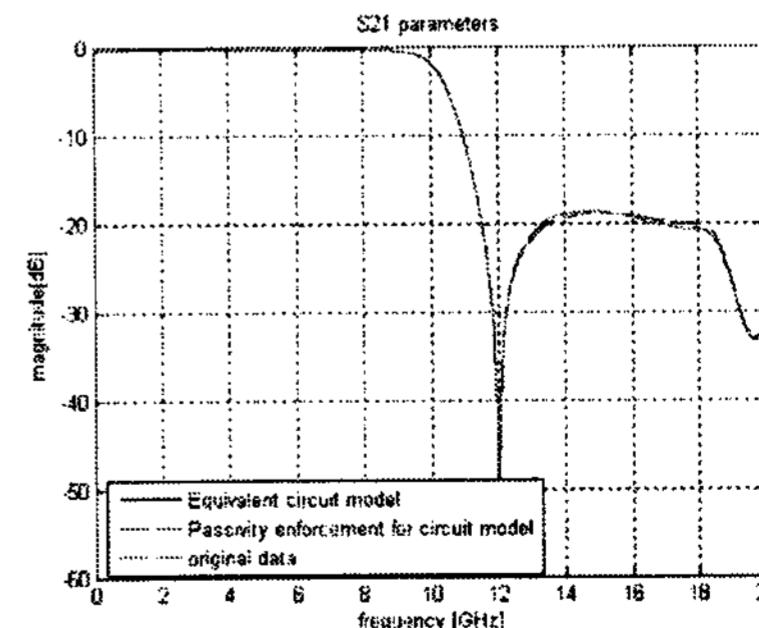


(a) Magnitude



(b) Phase

그림 6. 그림 5에 AFS 및 VF를 적용한 유리함수 근사 결과
Fig. 6. Rational function approximation by ASF and VF

그림 7. 유리함수 근사를 이용한 S_{11} Fig. 7. S_{11} using rational function approximation그림 8. 유리함수 근사를 이용한 S_{21} Fig. 8. S_{11} using rational function approximation

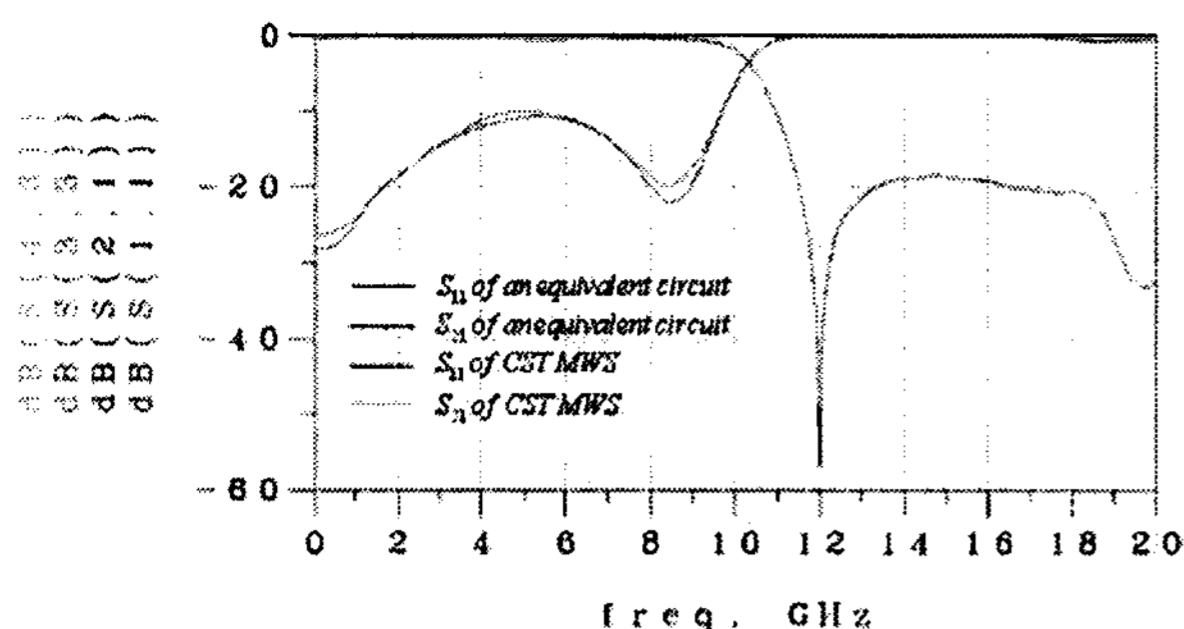


그림 9. 등가회로 모델과 EM 해석의 S_{11}, S_{21} 비교

Fig. 9. Comparison with an equivalent circuit and EM simulation using ADS and CST MW

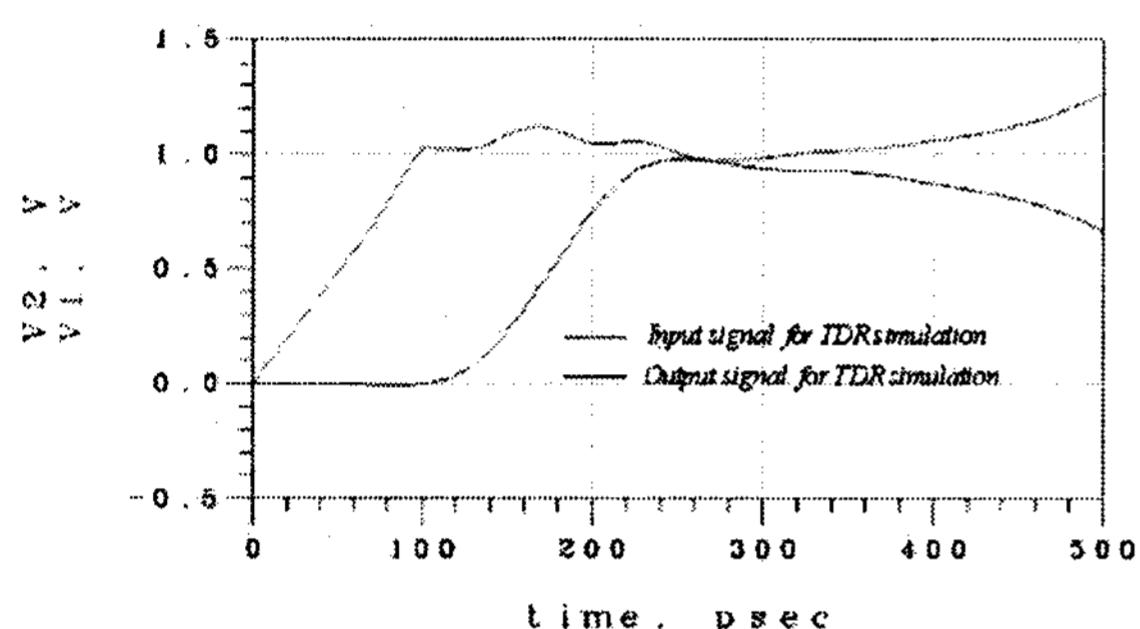


그림 10. 등가회로 모델의 TDR 해석 결과

Fig. 10. TDR simulation result of Equivalent circuit

V. 결론

접지 면에 3개의 슬롯이 있는 마이크로 스트립 선로의 0.01[GHz] ~ 20[GHz] 주파수 해석 결과에 유리 함수 근사화 방법인 VF와 AFS 방법을 적용하여 등가회로를 구현 하였다. EM 해석 결과와 등가회로 모델의 주파수 영역 해석 결과가 유사함을 확인 할 수 있었고 시간영역에서는 지연 특성을 확인 할 수 있었다. 3차원 EM 해석 대신에 등가회로 모델을 이용하여 EMI/EMC 분석을 할 경우 해석 시간을 단축 시킬 수 있을 것으로 사료된다. 향후 Passivity 알고리즘을 시간 영 역 해석에 적용할 경우 최근 주요 이슈인 신호 무결성 분석에 사용할 될 수 있을 것으로 사료된다.

참고문헌

- [1] Sung Hwan Mn, Swaminathan. M, "Construction of broadband passive macromodels from frequency data for simulation of distributed interconnect networks," *IEEE Trans. Electromagnetic compatibility*, vol. 46, no.4 pp. 544-558, Nov, 2006.
- [2] Antonini.G, Scogna.A.C, Orlandi.A, Ricchiuti.V, Sellli.G, Luan.S, Drewniak. J.L, "Validation of circuit extraction procedure by means of frequency and time domain measurement," *Electromagnetic compatibility 2005. EMC International Symposium on*, vol. 1, pp. 45-50, Aug., 2005.
- [3] Kwang Lim Choi, Nanju Na, Madhavan .S, "Characterization of Embedded Passive Using Macromodels in LTCC Technology", *IEEE Trans. components, packaging, and manufacturing tech.*, vol. 21, no.3, Aug, 1998.
- [4] Mekonnen.. Y.S, Schutt-Aine.J, Jilin Tan, Kumar. C Milosevic.D, "Combining rational interpolation with the vector fitting

method", *Electrical Performance of Electronic Packaging, 2005. IEEE 14th Topical Meeting on*, pp. 51-54 ,Oct, 2005.

- [5] T. Dhaene.J. Ureel, N. Fache, D.De Zutter "Adaptive frequency sampling algorithm for fast and accurate S-parameter modeling of general planar structures", *IEEE MTT-S int. Microwave Symp. Dig.*, pp. 1427- 1430, May, 1995.
- [6] Bjorn Gustavsen, Adam.S, "Rational approximation of frequency domain responses by vector fitting", *IEEE Trans on Power Delivery*, vol. 14, no.3 , July, 1999.
- [7] Giulio Antonini, "SPICE Equivalent Circuit of Frequency-Domain Responses", *IEEE Trans on Electromagnetic compatibility*, vol. 45, no.3, pp.502-512, Aug, 2003.
- [8] Bjorn Gustavsen, "Enforcing Passivity for Admittance Matrices Approximated by Rational Function", *IEEE Trans on Power Systems*, vol. 16, no.1, pp.97-104, Feb. 2001.

오상배

2003년 중앙대학교 전자전기 공학부 졸업. 2005년~ 현재 중앙대학교 공과대학원 석사과정 재학중. 관심분야는 EMC/EMI, 통신 시스템



고재형

2004년 중앙대학교 전자전기공학부 공학사. 2006년~현재 중앙대학교 전자전기공학부 석사과정 중. 관심분야 : RF 소자, RFIC 응용회로.



김형석

1985년 서울대학교 전기공학 공학사. 1987년 서울대학교 전기공학 공학 석사. 1990년 서울대학교 전기공학 공학박사 1990~2002 순천향대학교 정보기술공학부 부교수. 1997~1998 R.P.I 미국 방문 교수. 2002~현재 중앙대학교 전자전기공학부 교수. 관심분야 : 전자장 및 수치해석, RF 및 마이크로웨이브 소자 해석 및 설계, IT-SoC응용 회로, 전력 IT



한형석

1986년 서울대학교 제어계측 공학사 1988년 서울대학교 제어계측공학석사 1993년 서울대학교 제어계측 공학박사 1993~1997 순천향대학교 제어계측 공학과 조교수 2004-2005 UCI 미국 방문 교수 1997~현재 경원대학교 전자전기정보공학부 교수, 관심분야 : 센서응용 시스템, 잉크젯제어시스템, 디스플레이 구동시스템

