

기능성 능동 부하를 이용하여 선형성이 향상된 직접 변환 송수신기용 믹서의 설계

Design of Direct Conversion Transceiver Mixer with Functional Active Load for Linearity enhancement

홍남표*, 김도균, 정인일, 최영완
(Nam-Pyo Hong, Do-Gyun Kim, In-Il Jung and Young-Wan Choi)

Abstract : 최근 이동통신을 이용해 다양한 서비스를 제공하기 위하여 멀티 밴드, 멀티 채널의 송수신기를 단일칩화 하기 위한 연구가 활발히 진행되고 있다. CMOS 집적 회로 기술은 가격 경쟁력이 높고 집적도가 높아 멀티 밴드, 멀티 채널 송수신기를 집적화하기에 적합하다. 그러나 0.18 μm 이하의 채널 길이를 갖는 CMOS 집적 회로는 1.8 V 이하의 낮은 공급 전압을 제공함으로써 높은 이득을 갖는 mixer의 구현이 어렵고, mixer에서 발생하는 2, 3차 상호 변조에 의한 왜곡으로 선형성이 문제가 된다. 이런 문제점을 해결하기 위해서 기능성 능동부하를 적용하여 선형성을 향상한 Direct Conversion Down Mixer를 설계 분석 하였다.

Keywords: Direct conversion down mixer, linearity, Functional Active Load(FAL), conversion gain,

I. 서론

최근 무선 이동 통신 분야의 눈부신 발전에 힘입어 상용화된 무선 단말기들은 점차 저가격, 저전력 및 경량화에 목표를 두고 멀티 밴드, 멀티 채널의 서비스를 제공하는 송수신기 개발이 진행되고 있다.

이런 요구들의 해결 방법으로 다양한 RF 소자 기술이 개발되고 있으며, 이 중에서 실리콘 CMOS 기술은 지속적으로 소자의 크기를 축소하여, 높은 차단주파수와 최대 공진 주파수를 가지게 된다. 이런 CMOS 기술은 낮은 구동전류, 높은 잡음저항, 그리고 높은 기판 농도에 의한 초고주파의 전류누설 등의 단점을 가지나, 다른 RF 소자 기술에 비해서 낮은 전력 소모, 높은 집적도, 그리고 낮은 생산원가 등의 장점을 가지므로 RFIC (고주파집적회로) 설계에 널리 사용되고 있다.

또 다른 해결 방안으로 무선 이동 통신 단말기를 구성하고 있는 RF와 IF부의 칩 수를 줄이기 위하여 기존에 사용되고 있는 헤테로다인(Heterodyne) 구조에서 RF 신호를 직접 기저대역(Base-band)으로 주파수 변환하여 신호를 처리하는 호모다인(Homodyne) 구조 즉, 직접 변환(Direct conversion) 방식에 대한 연구가 활발히 진행되고 있다.

무선 이동 통신 단말에서 사용되고 있는 헤테로다인 구조는 수신 감도 및 신호의 혼선 방지 특성이 우수한 반면에 고주파 신호를 중간주파수 신호로 변환한 후 다시 기저대역으로 변환하기 때문에 많은 부품을 사용하며, 능동 필터의 사용이 많아 칩의 크기가 커지는 문제점이 있다. 반면에 고주

파 신호를 기저대역신호로 직접 변환하는(direct conversion) 방식을 이용하면 부품의 사용이 적으며 능동 필터의 수도 줄일 수 있는 장점을 갖는다. 그러나 직접 변환 방식을 사용함에 따라서 국부 발진(Local Oscillator) 신호의 누설 및 self-mixing에 의한 DC-오프셋 문제 및 2차 상호 변조에 의한 수신 특성 저하 등 헤테로다인 구조에서는 고려되지 않았던 문제들을 해결해야만 한다.

본 논문에서는 CMOS 기술을 기반으로 직접 변환 방식 송수신기에 적용할 수 있는 주파수 하향 변환기를 설계하였다. 주파수 하향 변환기 설계에 있어서 고려해야 할 중요 지표들은 변환 이득, 선형성, 잡음 지수, 전력 소비 등이 있다. 그러나 이런 특성 사이에는 trade-off 관계가 존재하기 때문에 동시에 모든 특성들을 향상시키는 데는 어려움이 따른다. 이들 특성 중에서 선형성은 무선 이동 통신 단말기의 송수신기 설계에 있어서 중요한 지표로 작용한다. 이때 직접 변환 방식에서 발생하는 비선형성 문제점을 해결하기 위한 방안으로 기능성 능동 부하를 이용한 직접 변환 주파수 변환기를 설계하였다. 이 기능성 능동 부하는 직접 변환 방식에서 발생하게 되는 비선형의 문제점을 해결 할 수 있으며, 주파수 변환기에서 선형성의 지표인 IIP2 (Input 2nd order Intercept Point) 와 IIP3 (Input 3rd order Intercept Point)의 향상을 볼 수 있었다. [1], [2]

II. 본론

1. 기능성 능동 부하 (Functional Active Load) 설계

그림 1은 기능성 능동 부하의 회로도이다. 기능성 능동 부하는 2개의 PMOS로 구성되어 있다. 이때, 기능성 능동 부하를 살펴보면 M1은 CMOS 다이오드라 불리는 gate와 drain 단자를 연결하게 되어 다이오드와 유사한 동작 특성을 보인다. 이때 M1은 항상 포화 영역에서 동작을 하게 된다. M2는 CMOS의 동작영역인 차단, 선형, 포화 영역들 중 하나로 동

* 책임저자(Corresponding Author)

홍남표, 김도균, 정인일, 최영완 : 중앙대학교 전자전기공학부
(hnplop@gmail.com, kdk2327@gamil.com, eenili@nate.com, ychoi@cau.ac.kr)

작 할 수 있도록 gate 전압의 변화를 준다. 이때 M2에 인가 되는 gate 전압의 변화에 따라 각각의 PMOS에 흐르게 되는 전류와 전압의 값이 변화를 갖게 되는 특징이 있다. [3]

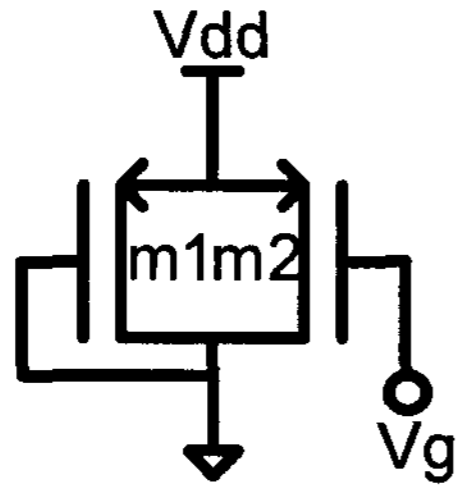


그림 1. 기능성 능동 부하.
Fig. 1. Functional Active Load (FAL).

2. 직접 변환 수신기용 믹서 설계

그림 2는 일반적인 double-balanced mixer의 구조이다. 이 주파수 혼합기는 LO단에 연결되어 있는 4개의 소자 (M1, M2, M3, M4)가 LO의 주기에 따라서 CMOS를 ON/OFF하여 differential switching stage 역할을 담당한다. M5와 M6은 drive stage로 RF의 주기에 따라서 ON/OFF의 역할을 하며 컨덕턴스 양에 의하여 RF주파수와 LO주파수를 혼합하는 역할을 하고 있다. [4]

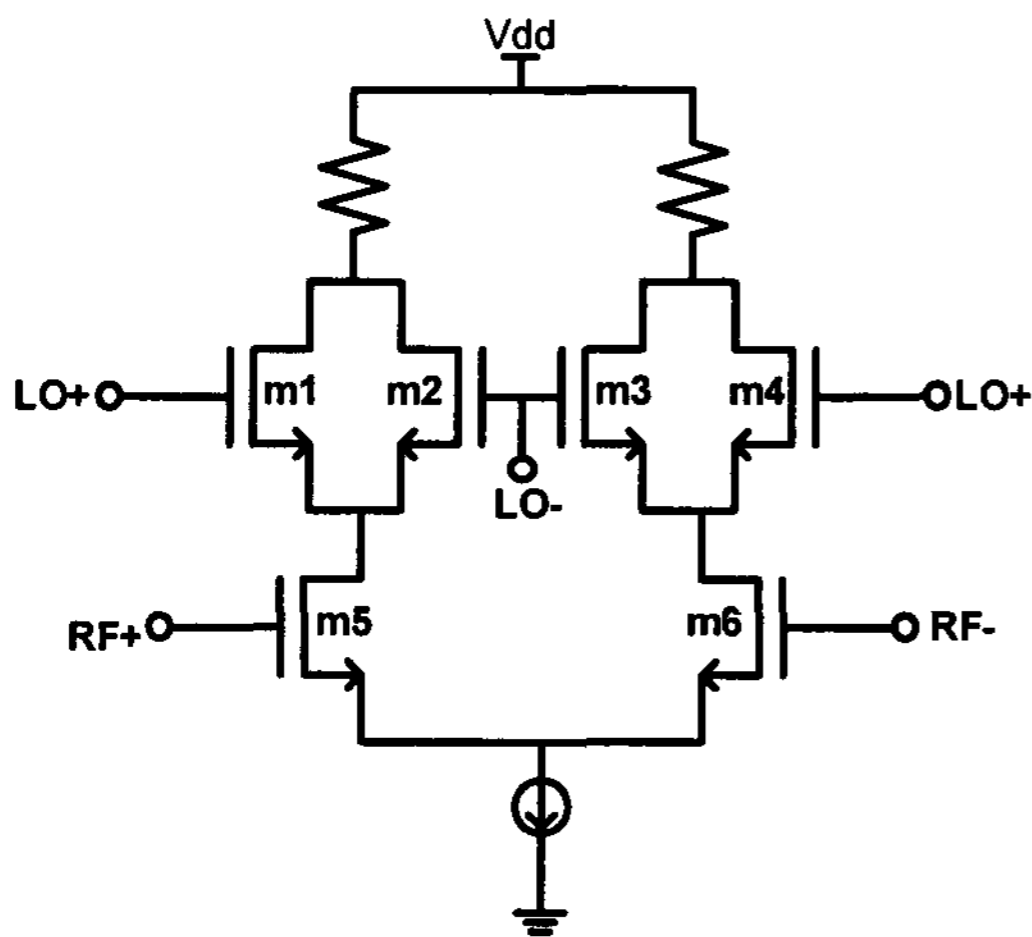


그림 2. Double balanced 믹서.
Fig. 2. Double balanced mixer.

그림 3는 직접 변환 방식의 수신기 중에서도 mixer에서 발생되어 큰 문제점을 야기하는 flicker noise를 줄여주기 위한 방법으로 double balanced mixer의 switching stage 와 drive stage 사이에 inductor를 연결하여 주었다. Mixer에서 flicker noise가 발생하게 되는 원인은 고주파 동작시 발생하는 기생 capacitor 성분 때문이다. 이때 가장 좋은 방법으로 switching stage와 drive stage의 width의 크기를 작게 가져가서 기생 capacitor 성분을 줄여주는 것이다. 하지만 CMOS의 특성상 flicker noise는 소자의 크기에 반비례하는 특징을 갖기 때문에 inductor를 연결하여 LC공진을 이용하여 해결한다. [5]

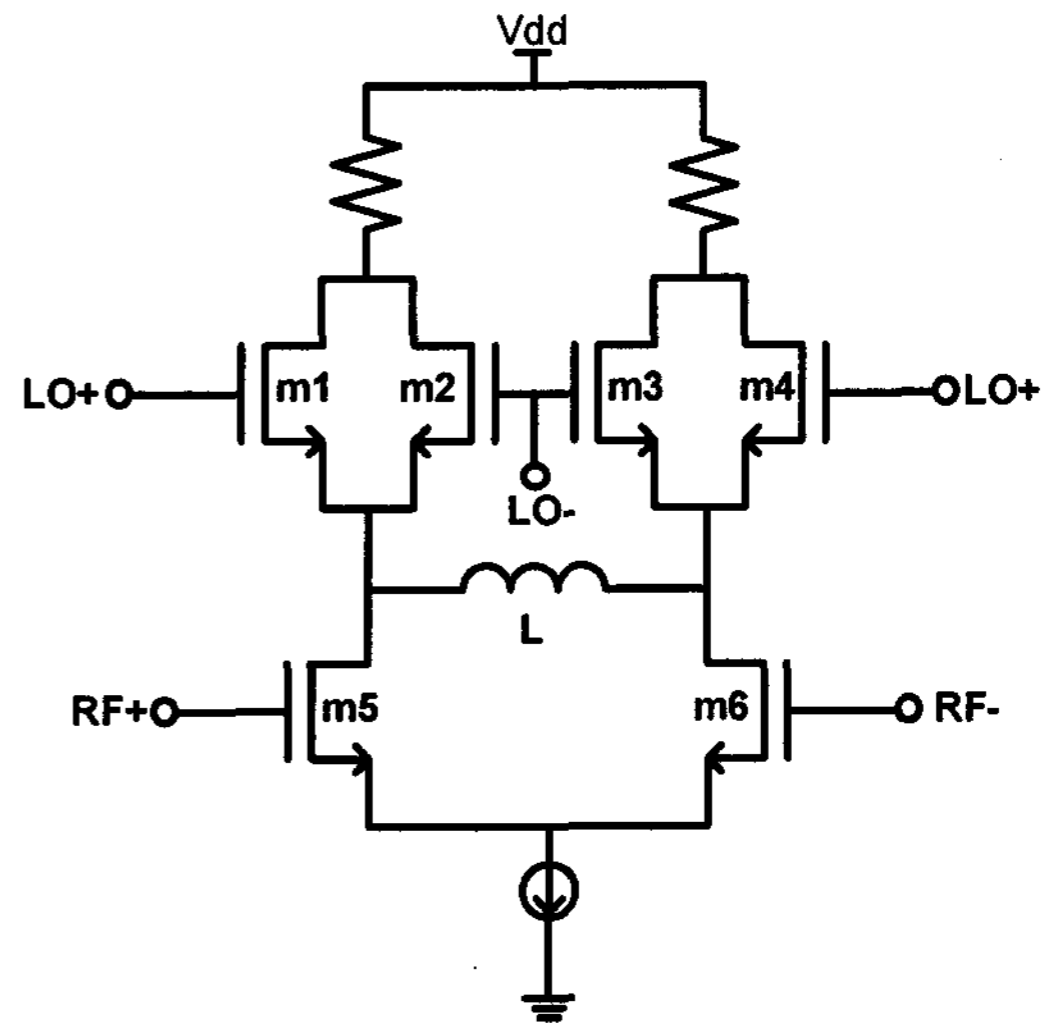


그림 3. 공진 인덕터를 포함한 Double balanced 믹서.
Fig. 3. Double balanced mixer with resonating inductor.

그림 4는 공진 인덕터를 포함한 mixer의 IIP3에 대한 시뮬레이션 결과이다.

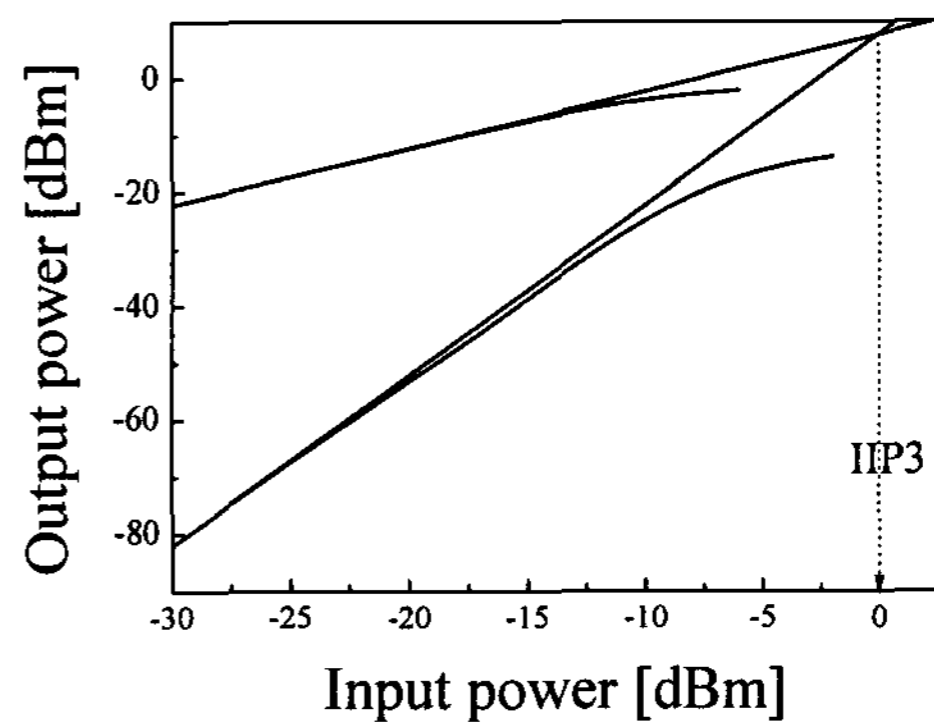


그림 4. IIP3 시뮬레이션.
Fig. 4. Simulation IIP3 of the mixer with resonating inductor

그림 5는 기능성 능동 부하를 이용한 믹서로써 double balanced mixer의 구조에 inductor를 사용하여 변환 이득과 flicker noise의 성능 향상을 얻을 수 있었고, 2개의 PMOS를 사용한 기능성 능동 부하를 mixer의 부하로 이용함으로써 선형성을 향상 시켰다.

Mixer에 있어서 크게 문제가 되는 부분은 2, 3차 상호 변조에 의해서 발생하는 비선형성에 의해서 발생하는 수신 특성의 저하이다. 이런 문제점을 해결하기 위한 방법으로 기능성 능동 부하를 이용한 double balanced mixer를 제안하였고, 기능성 능동 부하의 gate의 전압을 변화 시킴으로써 double balanced mixer에서 발생하였던 2, 3차 상호 변조에 의한 왜곡을 억제할 수 있다. 시뮬레이션 결과 기능성 능동 부하의 gate 전압의 변화가 mixer 성능의 변화를 갖게 되는 것을 확인 할 수 있었다.

따라서 기능성 능동 부하를 이용한 double balanced mixer는 2, 3차 상호 변조에 의한 왜곡을 억제하게 되어 주파수 변

환기의 선형성 지표인 IIP2, IIP3 의 높은 선형성을 얻을 수 있게 되었다.

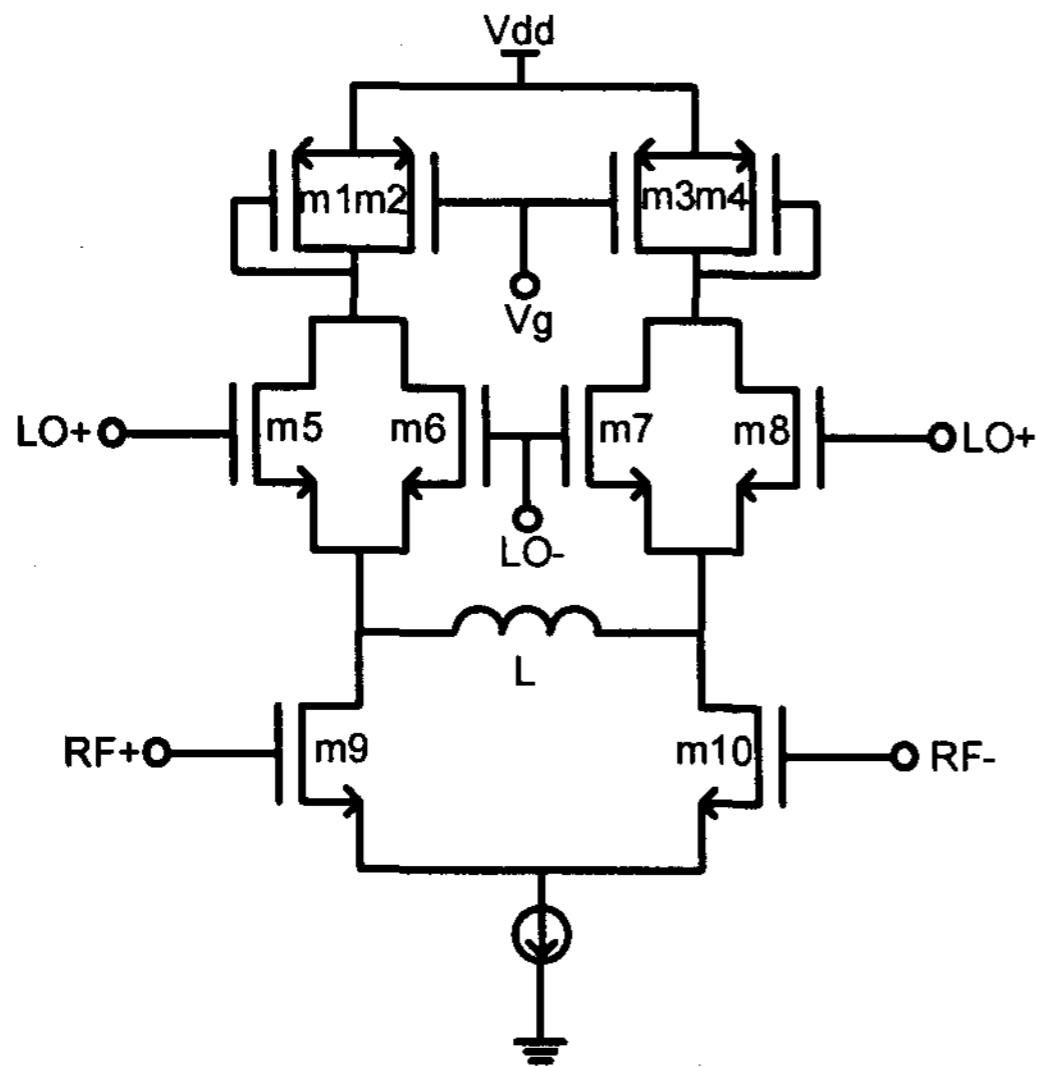


그림 5. 기능성 능동 부하를 이용한 믹서.
Fig. 5. Double balanced mixer with FAL.

그림 6은 기능성 능동 부하를 이용한 double balanced mixer의 IIP3에 대한 시뮬레이션 결과이다.

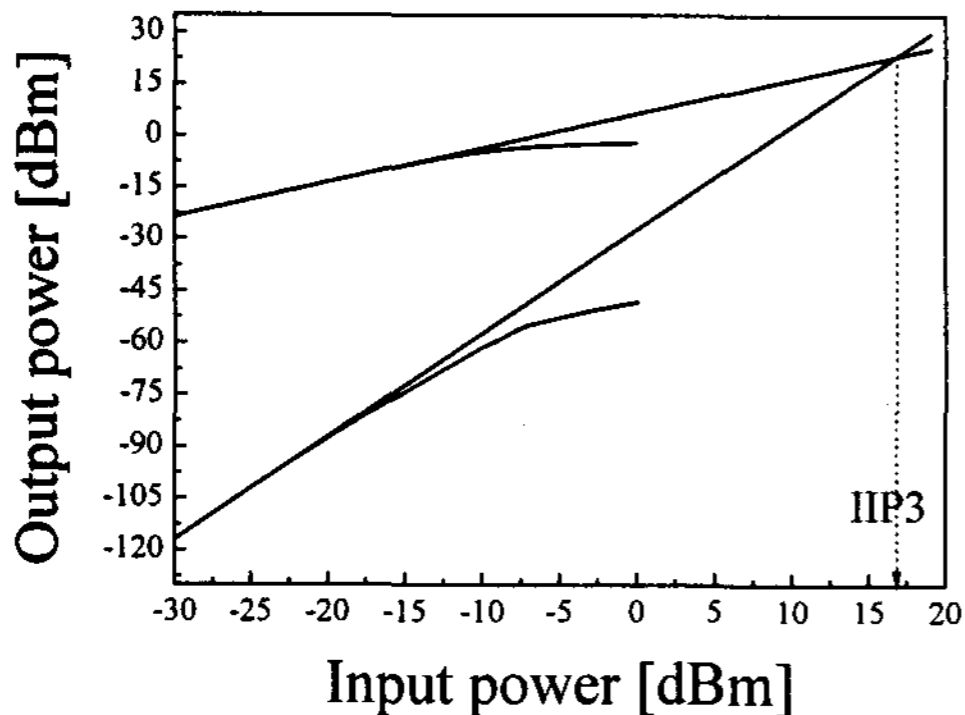


그림 6. 기능성 능동 부하를 이용한 믹서의 IIP3 시뮬레이션.
Fig. 6. Simulation IIP3 of the mixer with FAL.

표 1은 3종류의 double balanced mixer에 대한 각각의 시뮬레이션 결과이다.

표 1. 3종류의 믹서의 시뮬레이션.

Table 1. Simulation of three Mixers.

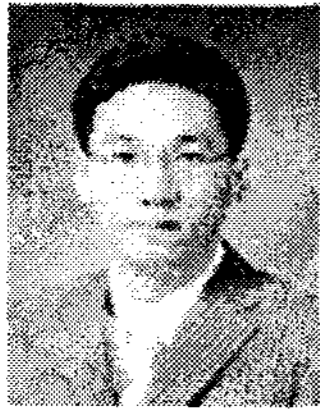
Topology	Conversion Gain [dB]	IIP2 [dBm]	IIP3 [dBm]
Gilbert cell Mixer	5.1	29.2	-0.4
Gilbert cell Mixer with inductor	7.79	29.9	0.0
Gilbert cell Mixer with FAL	6.4	63.5	16.8

III. 결론

본 논문에서는 직접 변환 수신기에서 사용할 주파수 변환기의 성능 지표인 변환 이득, NF (Noise Figure), 선형성을 향상시키기 위해서 double balanced mixer 구조에 기능성 능동 부하의 inductor를 이용하여 설계하였다. Inductor를 이용하여 변환 이득과 flicker noise를 향상 시켰으며, 기능성 능동 부하로 대처함으로써 선형성을 향상 시켰다. 설계에 사용된 공정은 삼성 0.18 μm CMOS 공정을 이용하였다. 현재 칩 제작 중에 있어 Fab-out 후에 실험을 예정하고 있다.

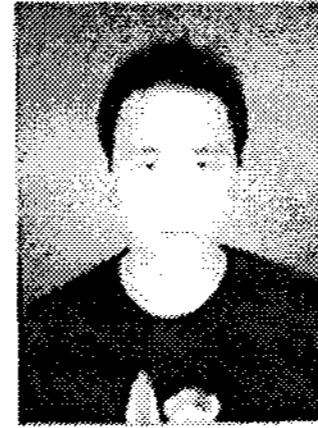
참고문헌

- [1] A. A. Abidi, "Direct-Conversion Radio Transceivers for Digital Communication," IEEE J. Solid-State Circuits, Vol. 30, no. 12, pp. 1390-1409, Dec. 1995.
- [2] B. Razavi, "Design Considerations for Direct-Conversion Receivers," IEEE J. Solid-State Circuits, Vol. 44, no. 6, pp. 428-435, Jun. 1997.
- [3] Do-Gyun Kim, Woon-Kyung Choi, Hyung-Won Kang, In-II Jung, and Young-Wan Choi, "Linear Trans-Impedance Amplifier with Functional Active Loads for Analog Optical Communication systems," Proceedings of SPIE, vol. 6476, (2007).
- [4] B. Razavi, "RF microelectronics," Prentice-hall, 1998.
- [5] H. Darabi and A. A. Abidi, "Noise in RF-CMOS Mixers: A Simple Physical Model," IEEE J. Solid-State Circuits, vol. 35, no. 1, pp. 15-25, Jan. 2000.



홍 남 표

2007년 중앙대학교 전자전기공학부 (공학사). 2007년~현재 중앙대학교 일반대학원 석사과정 재학중. 관심 분야는 CMOS IC Design, RF communication.



김 도 균

2003년 중앙대학교 전자전기공학부 (공학사). 2005년 중앙대학교 전자전기공학부(공학석사). 2005년~현재 중앙대학교 일반대학원 박사과정 재학중. 관심분야는 RFIC, CMOS IC Design.



정 인 일

2006년 중앙대학교 전자전기공학부 (공학사). 2006년~현재 중앙대학교 일반대학원 석사과정 재학중. 관심 분야는 RF 시스템 및 CMOS 회로 설계.



최 영 완

1985년 서강대학교 전자공학과 (공학사). 1987년 SUNY at Buffalo, 전기 및 컴퓨터 공학과(공학석사). 1992년 SUNY at Buffalo, 전기 및 컴퓨터공학과 (공학박사). 1992년~1995년 한국전자통신연구원 (ETRI), 선임연구원. 1995년~ 현재 중앙대학교 전자공학과 교수. <주관심분야: Microwave-Photonics, Optical interconnection, 광스위칭 시스템 및 소자>