

고밀도 강유전체 메모리 소자 제작 시 발생하는
(Bi,La)₄Ti₃O₁₂ 커패시터의 불량 분석

김영민, 장건익, 김남경*, 염승진*, 흥석경*, 권순용**
충북대학교, *하이닉스반도체(주), **충주대학교

**Failure Analysis of Ferroelectric (Bi,La)₄Ti₃O₁₂ Capacitor
in Fabricating High Density FeRAM Device**

Young-Min Kim, Gun-Eik Jang, Nam-Kyeong Kim*, Seung-Jin Yeom*, Suk-Kyoung Hong*, and Soon-Yong Kweon**
Chungbuk National Univ., *Hynix Semiconductor Inc., **Chungju National Univ.

고밀도 FeRAM (Ferroelectric Random Access Memory) 소자를 개발하기 위해서는 강유전체 물질을 이용한 안정적인 스택형의 커패시터 개발이 필수적이다. 특히 (Bi,La)₄Ti₃O₁₂ (BLT) 강유전체 물질을 이용하는 경우에는 낮은 열처리 온도에서도 균질하고 높은 잔류 분극 값을 확보하는 것이 가장 중요한 과제 중의 하나이다. 불행히도, BLT 물질은 a-축으로는 약 50 $\mu\text{C}/\text{cm}^2$ 정도의 높은 잔류 분극 값을 갖지만, c-축 방향으로는 4 $\mu\text{C}/\text{cm}^2$ 정도의 낮은 잔류 분극 값을 나타내는 등의 강한 비동방성 특성을 보인다. 따라서 BLT 박막에서 각각 입자들의 크기 및 결정 방향성을 세밀하게 제어하는 것은 무엇보다 중요하다. 본 연구에서는 16 Mb의 1T/1C (1-transistor/1-capacitor) 형의 FeRAM 소자를 BLT 박막을 적용하여 제작하였다. 솔-겔 (sol-gel) 용액을 이용하여 스핀코팅 법으로 BLT 박막을 증착하고, 후속 열처리 공정을 RTP (rapid thermal process) 공정을 이용하여 수행하였다. 커패시터의 하부 전극 및 상부 전극은 각각 Pt/IrOx/Ir 및 Pt을 적용하였다. 반응성 이온 에칭 (RIE: reactive ion etching) 공정을 이용하여 커패시터를 형성시킨 후, 32k-array (unit capacitor: 0.68 μm) 패턴에서 측정한 스위칭 분극 ($dP=P^*-P^+$) 값은 약 16 $\mu\text{C}/\text{cm}^2$ 정도이고, 웨이퍼 내에서의 균일도도 2.8% 정도로 매우 우수한 특성을 보였다. 그러나 단위 셀들의 특성을 평가하기 위하여 bit-line의 전압을 측정한 결과, 약 10% 정도의 커패시터에서 불량이 발생하였다. 그리고 이러한 불량 셀들은 매우 불규칙적으로 분포함을 확인할 수 있었다. 이러한 불량 원인을 파악하기 위하여 양호한 셀과 불량이 발생한 셀에서의 BLT 박막의 미세구조를 분석하였다. 양호한 셀의 BLT 박막 입자들은 불량한 셀에 비하여 작고 비교적 균일한 크기를 갖고 있었다. 이에 비하여 불량한 셀에서의 BLT 박막에는 과대 성장한 입자들이 존재하고 이에 따라서 입자 크기가 매우 불균질한 것으로 확인되었다. 또 이러한 과대 성장한 입자들은 거의 모두 c-축 배향성을 나타내었다. 이상의 실험 결과들로부터, BLT 박막을 이용하여 제작한 FeRAM 소자에서 발생하는 불규칙한 셀 불량의 주된 원인은 c-축 배향성을 갖는 과대 성장한 입자의 생성임을 알 수 있었다. 즉 BLT 박막을 이용하여 FeRAM 소자를 제작하는 경우, 균일한 크기의 입자 및 c-축 배향성의 입자 억제가 매우 중요한 기술적 요소임을 알 수 있었다.

감사의 글: 본 연구는 산업자원부의 지역혁신센터사업 (RIC)의 지원에 의해 수행되었습니다.