

# 600V급 4H-SiC Normally-off JFET의 Simulation 특성

김상철

한국전기연구원 재료응용연구단

## Simulation characteristics of 600V 4H-SiC Normally-off JFET

Sangcheol Kim

KERI, Advanced Materials & Application Research Division

**Abstract :** 탄화규소반도체소자는 wide band-gap 반도체 재료로 고전압, 고속스위칭 특성이 우수하여 차세대 전력반도체소자로 매우 유망한 소자이다. 이러한 물리적 특성으로 전력변환소자인 고전압 MOSFET 소자를 개발하기 위한 연구가 활발히 진행되고 있다. 그러나 MOS 소자에서 가장 중요한 게이트 산화막의 특성이 소자에 적용하기에는 그 특성이 많이 취약한 상태이다. 따라서 이러한 단점을 해결하여 고전압 전력변환소자로 적용하기 위하여 게이트 산화막이 필요없는 JFET 소자가 많이 연구되고 있다. 본 논문에서는 JFET 소자를 normally-off type으로 동작시키기 위하여 게이트의 구조, 도핑농도 및 게이트 폭을 조절하여 simulation을 수행하였다. 게이트의 농도 및 접합깊이에 따라 normally-on 또는 off 특성에 큰 영향을 미치고 있으며 게이트 트렌치구조의 깊이에 따라라도 영향을 받는다. 본 simulation 결과 최적의 트렌치 깊이, 폭 및 농도로 소자를 구성하여  $1.3\text{m}\Omega\text{cm}^2$ 의 온-저항 특성을 얻을 수 있었다.

**Key Words :** 4H-SiC, JFET, Normally-off, Simulation

### 1. 서론

탄화규소반도체는 고전압, 고속스위칭 응용분야에서 매우 매력적인 소재이다. 특히 최근에 환경 문제와 결부되어 전기자동차, 하이브리드 자동차, 및 연료전지 자동차 등의 친환경자동차의 요구가 급증하고 있다. 이러한 친환경자동차는 배터리에 충전된 에너지를 동력원에 전달하기 위하여 전력변환용 고전압 반도체소자가 필수적이다. 자동차의 제한된 영역에 전력변환시스템을 장착하기 위해서는 시스템의 크기가 작아져야 하며 또한 고온의 환경에서 방열특성이 우수해야 한다. 탄화규소 반도체는 wide band-gap 물질로 실리콘 소자에 비해 고전압화가 용이하며 높은 전류밀도 특성으로 소형화가 가능하다. 또한 방열특성이 우수하고 고온에서도 특성저하가 적어 300°C 이상의 온도에서도 동작이 가능하다.

본 논문에서는 4H-SiC JFET소자의 전기적 특성을 simulation 하였으며 특히 전력변환시스템에 적용하기 위하여 normally-off type의 소자 구조를 얻기 위한 구조변수를 추출하였다.

### 2. 본론

#### 2.1 소자의 구조

그림 1에 제안된 4H-SiC JFET 소자의 구조를 나타내었다. 이론적인 계산결과 및 항복전압 simulation을 통해

드리프트층의 두께 및 농도는  $6\mu\text{m}$ 와  $5 \times 10^{12}/\text{cm}^3$ 이고 기판의 농도는  $5 \times 10^{19}/\text{cm}^3$ 인 4H-SiC 웨이퍼를 기준으로 하였다.

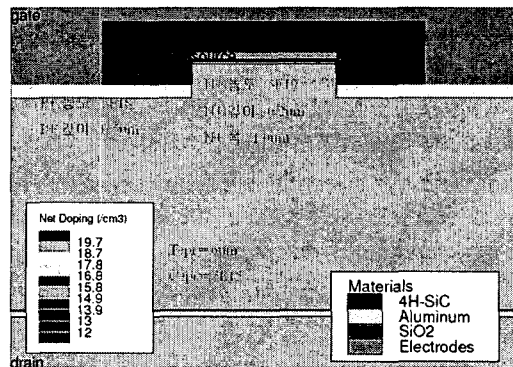


그림 1. 제안된 4H-SiC VJFET소자의 단면도

#### 2.2 Simulation 결과

그림 2에 4H-SiC VJFET 소자의 항복전압 특성을 나타내었다. Source 폭을  $0.6\mu\text{m}$ 에서  $2\mu\text{m}$ 로 변화시키면서 항복전압 특성을 관찰하였다. 그림에서 normally-off 특성을 갖기 위해서는, 즉 게이트에 전압이 인가되지 않은 상태에서 600V 이상의 항복전압을 얻기 위해서는 source의 폭이  $0.7\mu\text{m}$ 이하가 되어야 하며 이론적인 항복전압과 실제 제작된 소자의 항복전압차이를 고려할 경우 설계 마진을 고려하여 800V 이상으로 할 경우  $0.6\mu\text{m}$  이하의 폭으로

설계되어야 한다. 이때의 항복전압은 양쪽의 게이트 영역의 공핍층이 만나면서 발생하는 punch-through 항복 현상이다.

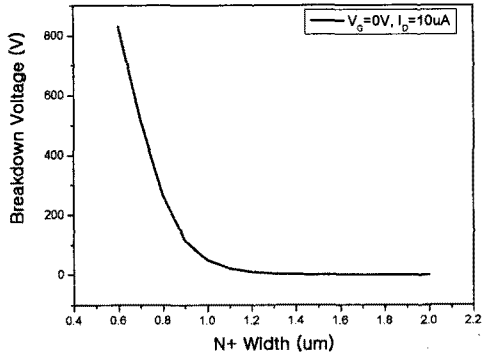


그림 2. N+ source 폭에 따른 항복전압 변화.

그림 3에 N+ source의 폭에 따른 VJFET소자의 IV특성 simulation 결과를 나타내었다. 그림에서 N+ source의 폭이 넓을수록 IV 특성은 현저히 좋아지나 normally-on 특성에 접근한다. 즉, 소자를 off 시키기 위해서는 항상 게이트에 음의 전압을 인가해 주어야 한다. 이 경우 회로 구성이 복잡해지고 응용상에 제약을 받게 된다. 따라서 SiC VJFET소자의 normally-off 특성을 얻기 위해서는 N+ source의 폭을 0.6um 이하로 조절해야 한다. 이상의 결과는 앞에서의 항복전압 simulation 결과와도 일치한다.

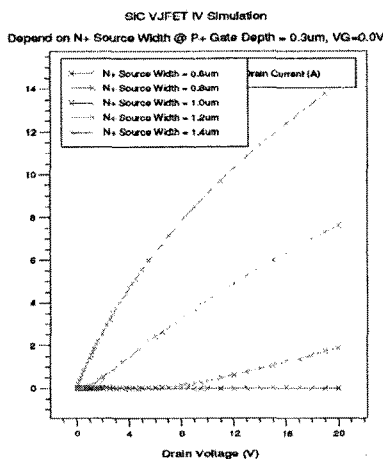


그림 3. N+ 폭에 따른 IV 특성변화.

또한 P+ 게이트의 접합깊이에 따라서도 IV 특성에 영향을 미친다. P+ 게이트의 접합깊이를 깊게 할수록 공핍영역이 넓게 확장되어 source와 drain 사이의 전류흐름을 방해한다. 따라서 normally-off 특성을 얻기 위해서는 게이트 접합깊이를 깊게 하는 것이 유리하다. 그러나 탄화규소의 경우 확산법에 의해 pn접합을 형성하기는 불가능하다. 따라서 이온주입을 통해 접합을 형성하는데 일반적으로 웨이퍼의 온도를 500℃ 이상의 고온으로 유지하면서 수백 keV~MeV의 주입에너지를 사용해야 하므로 웨이퍼

표면에 큰 손상층을 형성하게 되어 정상적인 소자 동작에 영향을 미치게 된다. 또한 이온주입 후 1600℃ 이상의 고온에서 활성화 공정을 거치는 과정에 표면이 거칠어지는 현상이 발생되므로 매우 조심스럽게 접근해야 한다. 그림 4에 P+ 게이트 접합깊이에 따른 SiC VJFET의 IV 특성을 나타내었다.

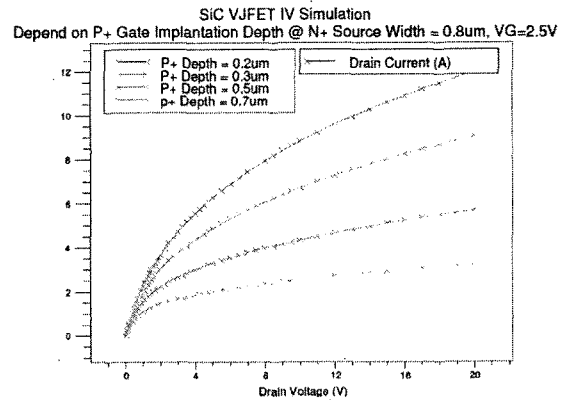


그림 4. P+ 게이트 접합깊이에 따른 IV 특성 변화.

### 3. 결론

본 논문에서는 전력변환장치에 응용하기 위한 탄화규소 VJFET소자의 normally-off 특성을 얻기 위한 simulation을 수행하였다. 이상의 simulation 결과를 종합하여 normally-off 특성을 얻기 위해서는 P+ 게이트의 접합을 깊을수록 유리하나 실험적인 결과와 비교하면 0.5um 정도의 깊이가 필요하고 N+ source의 농도는 1E19/cm<sup>3</sup> 이상, 폭은 0.6um 이하로 설계 및 제작되어야 한다. Simulation된 VJFET 소자의 온-저항특성은 1.3mΩcm<sup>2</sup>으로 매우 낮은 값을 얻었다.

### 감사의 글

본 논문은 산업자원부 차세대신기술개발사업의 SiC 반도체기술개발사업의 일환으로 수행되었으며, 이에 감사드립니다.

### 참고 문헌

- [1] L. Cheng, J. R. B. Casady, M. S. Mazzola, V. Bondarenko, R. L. Kelley, I. Sankin, J. N. Merrett, and J. B. Casady: Material Science Forum, Vols. 527-529 (2006) pp. 1183-1186
- [2] Jian H. Zhao, Petre Alexandrov, Yuzhu Li, Kuang Sheng, Ramon Lebron-Velilla: Material Science Forum, Vols. 527-529 (2006) pp. 1191-1194
- [3] Sei-Hyung Ryu, Anant Agarwal, James Richmond, John Palmour, Nelson Saks, and John Williams, IEEE Electron Device Letters, Vol. 23, No. 6, p. 321, June, 2002