

Oxy-nitride막질 증착조건에 따른 Cell Current Instability 개선 연구

정영진*, 김진우*, 박영혜*, 김대근*, 정태진*, 노용한†

*삼성전자 System LSI사업부,

†성균관 대학교 정보통신 공학부 마이크로소자 Lab

Study on improvement of cell current instability

Young-jin Jeong*, Jin-woo Kim*, young-hea Park*, Dae-gn Kim*, Tae-jin Jeong*, Yong-han Roh†

*Samsung Electronics Co.,Ltd System LSI Business

†School of Information and Communication Engineering, SungKyunKwan University

Abstract: 반도체 공정에서 사용되는 IL막질 중 oxy-nitride(SiON) film은 contact etch stopper, photo공정을 위한 ARL(anti-reflection layer) 그리고, 후속공정의 plasma damage에 대한 blocking layer로서의 역할을 담당하며 많은 공정에 널리 사용되고 있다. 그러나 막질 자체의 불완전성(trap site, dangling bond)에 의해 cell current instability(CCI) 특성을 악화 시킬 수 있어 이에 대한 원인규명 및 대책이 요구되었다. 본 연구는 미국 S社 super flash memory에서 oxy-nitride막질 증착 시의 gas flow량에 따른 CCI 특성변화를 연구하고 최적의 공정조건을 제시하고자 한다.

Key words: oxy-nitride, SiON, flash memory, retention, cell current instability

1. 서론

미국 S社의 super flash memory는 nor-type split gate cell로서 source에 인가된 high voltage 및 word line에 인가된 Vcc에 의해 channel hot injection 방식으로 program('0' state)되며 erase('1' state)시에는 word line에 인가된 high voltage가 floating gate tip부근의 field를 집중시키고 이에 F-N tunneling을 발생시켜 floating gate에 존재하는 electron을 방출시키는 방식으로 동작하게 된다.

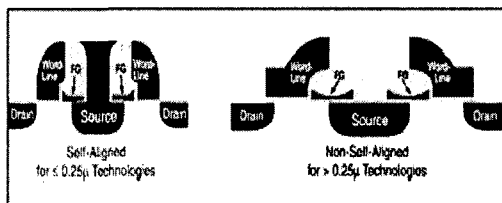


그림 1. Super Flash memory 단면도

일반적인 nor-type flash memory에서 data retention불량은 random particle 및 contamination species등의 source에 의해 의도하지 않은 charge loss 혹은 gain이 발생하며 주로 high temperature retention bake와 같은 평가에 의해 관측되고 screen되지만 본 논문에서 언급된 cell current instability는 보다 짧은(수초~1분)시간동안 floating gate 부근의 charge변화가 발생하여 일반적인 procedures로는 screen이 어렵다는 관점에서 일반적인 data retention과 구분 되었다. 이러한 cell current instability불량을 유발하는 원인으로

oxy-nitride film이 주목되었다. super flash memory에서의 SiON film은 초기 IL막질에 증착되어 다량의 hydrogen과 silicon dangling bond를 가지고 있고 이로 인한 charge trap site를 제공하는데 여기서 생성되는 positive mobile charge는 program 및 erase 후에 floating gate에 존재하는 electron 및 hole에 의한 electric field에 의해 빠르게 floating gate 부근으로 또는 외부로 이동할 수 있다.(그림 2)

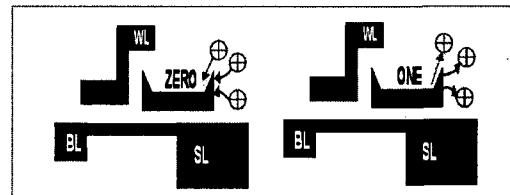


그림 2. mobile charge의 이동

즉, CCI현상에서의 빠른 cell current의 변화는 이러한 positive mobile ion의 이동에 의해 발생한다고 볼 수 있다.

2. 실험

2-1 SiON 조성변경 실험

SiON film은 SiH₄, NH₃, N₂O의 gas를 사용하여 PECVD방식으로 증착되며, 이 중에서 주로 SiH₄이 charge trap site제공에 중요한 역할을 한다. SiH₄는 silicon dangling bond를 제공하므로 SiON증착 공정에서 SiH₄ flow rate을 감소시키고, N₂O를 증가시켜, silicon dangling bond를 감소시키면 어느 정도

charge trap 개선에 효과가 있고 이에 cell current instability 현상을 감소시킬 수 있다는 가정에서 실험이 진행되었다.

표 1. SiON 증착 실험조건(gas flow비)

	조건1	조건2	조건3
SiH ₄	1	0.7	0.4
N ₂ O	1	1	2.5
NH ₃	1	0.3	1

일반적인 SiON 증착시의 SiH₄ gas flow비를 1에서 0.4까지 변화 시키고 이에 따라 N₂O, NH₃을 조정하여 시료제작을 진행하였으며 또한, cell current변화를 측정할 수 있는 test조건을 별도로 set-up(그림 3)하여 평가하는 동시에 F.T.I.R spectrum을 이용하여 각 조건 별 Hydrogen 및 bonds를 평가 하였다.

```

Apply Erase → Read Ir1
→ Bake
→ Do weak Program
→ Read Ir0
→ Bake
→ Read Ir0 and calculate 0->1 drift
    
```

그림 3. cell current변화를 평가하기 위한 test flow

3. 결과 및 고찰

SiH₄ gas의 비가 1과 0.4일경우의 F.T.I.R spectrum 결과는 그림 4와 같다. SiH₄의 gas flow비가 1일 경우에 graph에서 보이던 Si-H peak가 0.4의 조건에서는 거의 사라진 것이 확인되었으며 이는 SiH₄의 감소로 인해 hydrogen뿐만 아니라 상대적으로 silicon 농도가 감소했기 때문으로 보인다.

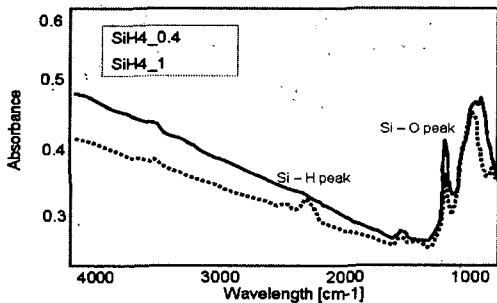


그림 4. SiH₄조건별 F.T.I.R spectrum

또한, 그림 3의 test flow에 따라 cell current의 변화를 각 조건 시료에 대해 monitor한 결과 그림 5에서 보는바와 같이 SiH₄_1조건의 경우 cell current drift가 최고 2.3uA까지 나타내는데 반해 SiH₄_0.4조건의 경우 0.3uA로 상당히 개선된 값을 나타내었다. 즉, SiH₄ gas flow량 감소에 의해 Cell current instability 수준을 기존대비 약 20% 수준으로 개선시킬 수 있

었다.

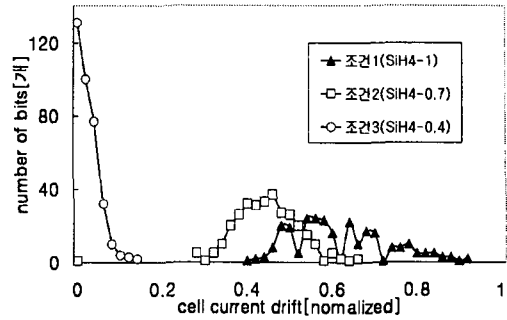


그림 5. 조건별 cell current drift결과

4. 결론

본 연구에서는 공정에서 일반적으로 널리 사용되는 SiON막질 증착시의 gas flow량에 조건변화에 의한 cell current instability의 개선에 대해 실험을 진행하였다. F.T.I.R spectrum결과, SiH₄의 비율을 줄이고 N₂O의 비율을 늘린 조건일수록 Si-H peak가 줄고 Si-O peak가 증가하였으며 이에 Positive mobile charge에 의한 cell current instability불량을 개선시키는 효과를 얻을 수 있었다. 하지만 개선된 조건에서도 여전히 미량의 current drift현상이 존재하며 이에 charge trap site감소 및 positive mobile charge 최소화를 위한 조건 최적화 연구는 추가적으로 이루어져야 할 것으로 보이나 실질적으로 기존의 SiON막질 자체의 역할 때문에 공정 flow상 막질을 skip하는 것은 매우 어렵다는 현실이 존재하여 SiON막질은 사용하면서도 CCI를 개선해야 하는 제약이 따르게 될 것이다.

참고 문헌

- [1] Hidefumi Sato, Hiromitsu Kato, Yoshimichi Ohki :Electrical properties in silicon oxynitride and Silicon nitride prepared by plasma enhanced chemical vapor deposition, IEEE
- [2] Sung-hyung Park, Hi-deok Lee and Key-min Lee : Dependence of plasma Process Induced Damage on the Transistor Gate area ,
- [3] H.shin et al, IEDM ,pp 467-470,1993
- [4] S.R.nariani,et al, ICMTS,pp93-95,1995
- [5] H.McCulloh,B.O'connel,S.Drizlikh,and D.Brisbin: Reducing FHDP plasma Induced damage with Silicon-Rich-oxide and Oxynitride barrier layer, IEEE, 2004