

## 전기화학 기계적 연마를 이용한 Cu 배선의 평탄화

정석훈\*, 서현덕\*, 박범영\*, 박재홍\*, 이호준\*, 오지현\*, 정해도\*\*  
 부산대학교 기계공학부 정밀가공시스템 전공\*, 부산대학교 기계공학부\*\*

### Planarization of Cu interconnect using ECMP process

Suk-Hoon Jeong\*, Heon-Deok Seo\*, Boum-Young Park\*, Jae-Hong Park\*, Ho-Jun Lee\*, Ji-Heon Oh\*, Hae-Do Jeong\*\*  
 Precision Manufacturing Systems Division, School of Mechanical Engineering, Pusan National University\*,  
 School of Mechanical Engineering, Pusan National University.\*\*

**Abstract :** Copper has been used as an interconnect material in the fabrication of semiconductor devices, because of its higher electrical conductivity and superior electro-migration resistance. Chemical mechanical polishing (CMP) technique is required to planarize the overburden Cu film in an interconnect process. Various problems such as dishing, erosion, and delamination are caused by the high pressure and chemical effects in the Cu CMP process. But these problems have to be solved for the fabrication of the next generation semiconductor devices. Therefore, new process which is electro-chemical mechanical planarization/polishing (ECMP) or electro-chemical mechanical planarization was introduced to solve the technical difficulties and problems in CMP process. In the ECMP process, Cu ions are dissolved electrochemically by the applying an anodic potential energy on the Cu surface in an electrolyte. And then, Cu complex layer are mechanically removed by the mechanical effects between pad and abrasive. This paper focuses on the manufacturing of ECMP system and its process. ECMP equipment which has better performance and stability was manufactured for the planarization process.

**Key Words :** ECMP, Cu, Planarization

### 1. 서론

반도체 디바이스 제조에서의 구리 배선 공정은 이중 다마신(dual damascene) 공정으로 진행된다. 일반적으로 구리를 도금하는 공정인 전기도금 공정은 하부의 패턴 형상에 따라 증착되는 것이 일반적인 특징이며 이러한 상대단차가 클수록 평탄화를 위한 구리의 화학 기계적 연마(CMP :chemical mechanical polishing) 공정에서 연마 제거량은 증가하게 된다. CMP 공정에서의 연마율(MRR:material removal rate)을 증가하기 위하여 높은 압력을 가하게 되며 이를 통하여 연마패드(polishing pad)의 굽힘(banding) 변형 및 강력한 산화제(oxidizer)의 영향성 때문에 웨이퍼 내 연마불균일도(WIWN:within wafer non-uniformity) 문제로 인한 디싱(dishing)과 에로전(erosion)과 같은 결함들이 증가하게 되는 원인이 되어졌다[1]. 이러한 결함들을 감소시키기 위하여 낮은 압력에서 연마가 이루어지는 전기화학적 개념을 도입한 전기화학 기계적 연마(ECMP:electrochemical mechanical polishing) 공정이 출현하게 되었다[2]. ECMP 공정은 전기화학적 용해(dissolution) 및 기계적 가공 요소를 통한 연마 메커니즘을 통한 연마가 이루어진다. 이러한 메커니즘을 기본적 인 ECMP 공정 특성에 대하여 연구하였다.

### 2. ECMP 원리

ECMP 공정은 전기화학적 반응을 이용하여 복합층(complex layer)을 형성시킨 후 부드러운 패드를 이용하

여 생성된 막을 제거하는 개념이다. 구리 웨이퍼(wafer) 표면에는 에노드(anode), 정반(platen)에는 캐소드(cathode) 포텐셜(potential)을 인가하고, 그 사이에는 전기적 통로 역할을 하는 전해질(electrolyte)로 채워져 구리 표면층에 전기화학적 반응이 일어난다. 이때 구리 표면은 전해액으로의 용해(dissolution) 현상과 구리 표면층의 패시베이션(passivation) 막을 형성하는 현상이 동시에 발생한다. 이러한 패시베이션 막은 구리와 전해액의 전기화학 작용으로 인하여 산화구리(Cu oxide) 또는 복합층을 형성시켜 구리의 CMP 공정보다 낮은 마찰력으로도 연마 공정이 가능하게 한다. 또한 낮은 압력 공정으로 인하여 패드와 접촉하는 부분만 패드의 기계적 가공에 의하여 제거되며 패드가 닿지 않는 부분은 패시베이션 막에 의해 보호되어 단차를 감소시키며 디싱과 에로전을 최소화 할 수 있다. 이러한 ECMP 공정은 연마 입자를 사용하지 않기 때문에 연마 시 표면에 스크래치(scratch)나 입자 오염을 유발하지 않는 장점이 있다. 또한 과도한 연마에 의한 디싱이나 에로전도 최소화 할 수 있으며, 전해액의 재사용으로 인한 소모품비를 절감할 수 있는 장점이 있다.

### 3. ECMP 공정의 평탄화 특성

#### 3.1 실험 조건

ECMP 공정 특성을 알아보기 위하여 표 1과 같은 실험조건으로 ECMP 공정을 실시하였다.

표 1. ECMP 실험 조건

Table 1. Conditions of ECMP experiment

Pressure	70 ,140 ,210 g/cm <sup>2</sup>
Velocity (Head/Platen)	30/30, 60/60, 90/90 rpm
Current Density	6, 13, 19 mA/cm <sup>2</sup>
Pad type	IC 1400 K groove
Material	4 inch Cu wafer (15000 Å)

그리고 ECMP 공정에 사용된 전해액은 인산(H<sub>3</sub>PO<sub>4</sub>)을 기본으로 하여 다른 역할을 하는 첨가제를 첨가한 어플라이드 매트리어얼스(Applied material)사의 미국 특허를 기준으로 제조되었다[3].

3.2 실험 결과

각 실험 방법으로 구리 웨이퍼를 사용하여 실험을 진행하였다. ECMP 공정의 평가 기준은 창민테크놀로지사(changmin technology)의 4-point probe로 면저항(sheet resistance)을 측정하여 재료 제거율과 연마불균일도의 두 가지 측정 항목으로 평가하였다.

그림 1은 압력에 따른 재료 제거율 및 연마불균일도를 나타내었다.

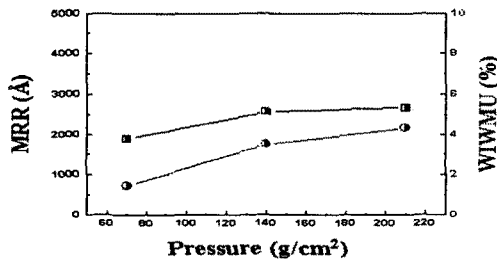


그림 1. 압력에 따른 MRR 및 WIWNU  
Fig. 1. MRR and WIWNU for variable pressures

ECMP 공정에서 재료 제거율은 압력 및 속도에 큰 영향을 받지 않는 것을 알 수 있다. 그림 2는 전류밀도에 따른 재료 제거율 및 연마불균일도를 나타내었다.

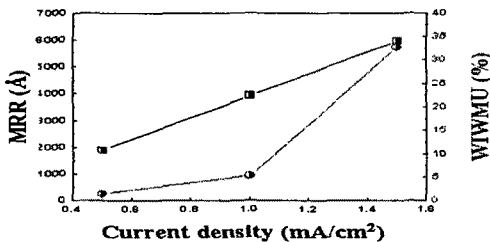


그림 2. 전류밀도에 따른 MRR 및 WIWNU  
Fig. 2. MRR and WIWNU for variable current densities

그림 2에서 보는 것과 같이 재료 제거율은 전류밀도에 정비례하는 것을 볼 수 있다. 즉, 패러데이의 방정식에서 전류밀도가 증가할수록 재료 제거율도 비례하여 증가하는 것을 알 수 있다.

4. 결론

본 연구는 전기화학 및 기계적 원리를 적용한 ECMP 공정의 특성을 알아보았다. ECMP 공정은 전류밀도에 의하여 재료 제거율이 결정되는 패러데이 방정식이 성립된다. 이는 EMCP 공정에서 전류밀도가 증가할수록 이에 비례하여 재료 제거율이 증가하는 것이며, 본 연구로써 확인을 하였다. 그러나 웨이퍼에 에노드 포텐셜을 공급하기 위하여 웨이퍼의 일정 부분을 항상 노출시키는 소편심 형식으로 장비가 제작되어 압력으로 인한 패드 끝단의 불균일한 변형 및 웨이퍼 내의 불균일한 전류 프로파일에 의하여 불균일도를 증가시킨 것으로 생각된다. 또한 패드 상에서 웨이퍼와 정반 사이에서 전기장 및 전해액의 통로 역할을 하는 홀의 분포가 불균일하여 불균일도의 증가를 가져다준 것으로 생각된다. 앞으로 연마불균일도를 감소할 수 있는 장비의 개선 및 공정 개선에 대한 연구가 이루어져야 할 것으로 보인다.

감사의 글

본 연구는 한국과학재단 특정기초연구(R01-2006-000-11275-0) 및 과학기술부/한국과학재단 국가핵심연구센터사업(R15-2006-022-01003-0) 지원으로 수행되었음.

참고 문헌

- [1] Economiks. L, Wang. X, Sakamoto. X, Ong. P, Naujok. M, Knarr. R, Chen, L, Moon. Y, N대. S, Salfelder. J, Duboust. A, Manens. A, Lu. W, Shrauti. S, Liu. F, Tsai. S, and Swart. W, "Integrated electro-chemical mechanical planarization (Ecmp) for future generation device technology", Proceedings of the IEEE 2004 International, Interconnect Technology Conference 2004, p. 233-235, 2004.
- [2] Feng Q Liu, Tianbao Du, Alain Duboust, Stan Tsai, and Wei-Yung Hsu, "Cu Planarization in Electrochemical Mechanical Planarization", J. Electrochem. Soc, p. 153, C377, 2006.
- [3] Bunyan Michael H, "Method and composition for fine copper slurry for low dishing in ECMP", US patent, 20,040,248,412, 2004.