

나노급 CMOSFET을 위한 Ni-Co 합금을 이용한 Ni-silicide의 열안정성 개선

박기영, 장잉잉, 정순연, 이세광, 종준, 이가원, 왕진석, 이희덕
 충남대학교 공과대학 전자공학과

Thermal Stability Improvement of Ni-silicide Using Ni-Co alloy for Nano-Scale CMOSFET Technology

Kee-Young Park, Ying-Ying Zhang, Soon-Yen Jung, Shi-Guang Li, Zhong Zhun,
 Ga-Won Lee, Jin-Suk Wang and Hi-Deok Lee

Dept. of Electronics Engineering, Chungnam National University, Yuseong-Gu, Daejeon 350-764, Korea

Abstract : In this paper, Ni-Co alloy was used for improvement of thermal stability of Ni silicide. The proposed Ni/Ni-Co structure exhibited wide temperature window of rapid thermal process. Sheet resistance as well as cross-sectional profile showed stable characteristics in spite of high temperature annealing up to 700°C for 30min. Therefore, the proposed Ni/Ni-Co structure is highly promising for highly thermal immune Ni silicide for nano-scale CMOSFET technology.

Key Words : Ni-Co alloy, nickel silicide, thermal stability, nano-scale CMOSFET

1. 서론

Salicide (Self-aligned silicide) 기술은 집적회로 공정에서 CMOSFET (Complementary Metal Oxide Semiconductor)의 Gate와 Source/Drain의 면저항과 RC 지연을 감소시킴으로서 소자의 성능을 개선하기 위해 사용 되는 중요한 기술이다[1-2]. 기존에 주로 사용되고 있는 Co-silicide는 선풍에 따른 면저항 의존성과 높은 열안정성을 가진 반면에 Silicide 형성 시에 Si의 소모율이 커서 누설전류가 증가하는 등 100nm 이하 Nano CMOS에서 부적합한 특성을 보인다. 이러한 단점을 보완하기 위해 Nickel silicide의 연구가 활발히 진행 중이다[3]. Ni-silicide는 증착한 Ni이 거의 모두 Si과 반응하기 때문에 Si의 양을 정확히 조절 할 수 있을 뿐 만 아니라 형성된 silicide의 두께가 매우 얇아 Nano CMOS 기술에 매우 적합한 특성을 보이지만 급속 열처리 공정에서 산소와의 결합은 응집현상을 유발 시키고 접합에서의 누설전류가 증가하는 문제점이 있고 이후 후속공정에서 면저항이 큰 NiSi₂로 상변이 되거나 응집현상이 나타나 계면특성의 열화가 보이는 등 열안정성 측면에서 큰 문제점을 보이고 있다[4-5]. 따라서 본 논문에서는 Ni의 열안정성을 확보하기 위해 Co가 10% 포함된 Ni-Co 합금을 사용하여 열안정성 및 면저항과 표면 거칠기를 개선시키고자 하였다. 더욱이 기존의 연구되고 있는 Ni-silicide와(Ni, Ni/Co) 새로운 적층 구조의 silicide(Ni/Ni-Co)를 비교 분석하여 Ni-Co 합금을 이용한 silicide가 Nano-scale CMOS 기술에 적용 가능함을 확인 하였다.

2. 실험

본 실험을 위하여 p-type Si wafer를 사용하였다. 금속 박막을 증착하기 전에 DI water로 희석시킨 HF 용액 (HF : DI = 1 : 100) 에서 30초간 자연 산화막을 식각 하고 RF magnetron sputter를 사용하여 기본 진공도 (base pressure) 및 증착 진공도 (working pressure)를 각각 5×10^{-7} 및 3×10^{-3}

Torr에서 Ni (10nm), Ni/Co (9/1nm), Ni-Co (10nm), Ni/Ni-Co (5/5nm) 각각에 대하여 증착을 하였다. Ni-silicide 형성을 위해 급속 열처리(RTP :Rapid Thermal Process)를 기본 진공도 3×10^{-2} Torr에서 30초간 실시하였으며, silicide 형성 후 반응하지 않은 금속은 H₂SO₄ : H₂O₂ (4:1) 용액에서 선택적으로 식각 하였다. 형성된 Ni Silicide의 열안정성 분석 실험을 위하여 Silicide가 형성이 가장 잘된 RTP 500 °C 조건에서의 시편을 고순도 질소 (N₂, 99.9%) 분위기에서 추가로 고온 열처리 (후속열처리)를 Furnace에서 600~700 °C에서 30분간 열처리 하였다. 증착된 금속의 두께 및 급속 열처리 온도에 따른 Silicide의 단면특성과 두께 확인을 위해 FE-SEM (Field Emission Scanning Electron Microscopy, 한국 기초 과학 지원 연구원 전주 분소, 모델명 (S-4700))을 사용 하였다.

3. 결과 및 검토

급속 열처리 후 형성된 silicide의 면저항을 RTP 온도의 함수로 그림 1에 나타내었다.

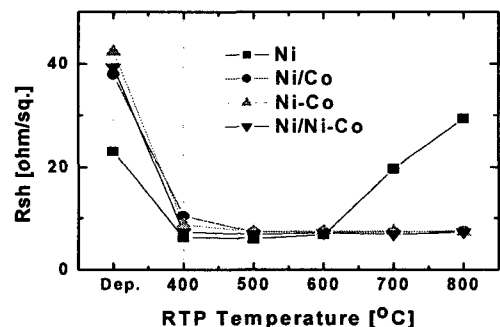


그림 1. 급속 열처리(RTP)후 면저항 특성

Ni 단일구조와 Ni-Co 합금을 이용한 구조 모두 500°C에서 가장 낮고 안정된 10 ohm/sq.이하의 면저항을 확보

할 수 있었으며 Ni 단일구조에서의 면저항은 600°C 이상 부터 급격히 증가 하는 것을 확인 할 수 있었다. 면저항 데이터는 silicide의 두께와 매우 밀접한 관계를 가지고 있기 때문에 정확한 Ni Silicide의 두께를 확인하기 위하여 FE-SEM을 통하여 확인한 이미지를 그림 2에 나타내었다. 그림 2의 단면 확인 결과 모든 구조에서 고르게 silicide가 형성이 된 것을 확인 할 수 있다.

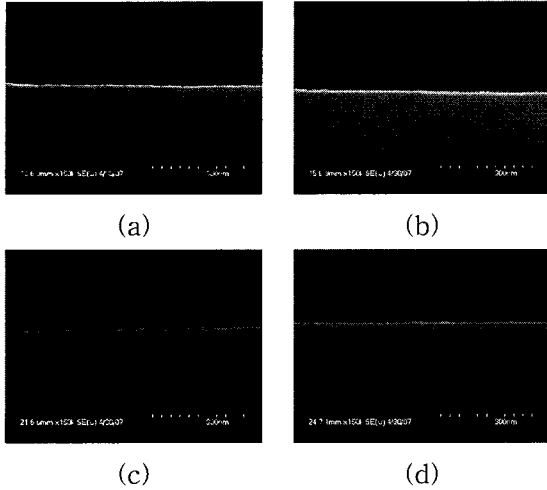


그림 2. 급속 열처리(RTP500°C)후의 FE-SEM 단면 특성 (a) Ni (b) Ni/Co (c) Ni-Co (d) Ni/Ni-Co

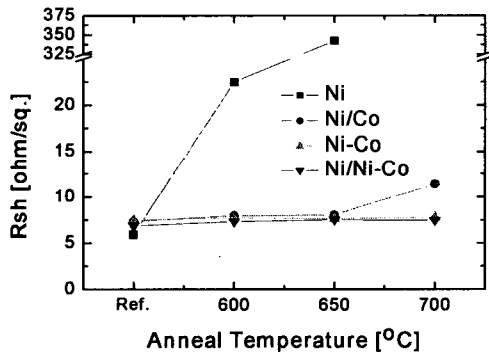


그림 3. 후속 공정 열처리(Anneal)후 면저항 특성

가장 낮은 면저항을 가진 급속 열처리 500°C에서의 시편을 사용하여 후속 공정 열처리 후 면저항 특성을 그림 3에 나타내었다. 급속 열처리 후 각 구조에 열안정성에 대한 특성을 확인할 수 있었다. Ni의 경우 600°C 이후 급격히 NiSi₂로의 상변이가 일어났으며 Ni/Co 구조에서는 700°C에서 면저항이 증가하는 현상을 볼 수 있다. 그에 반해 Ni-Co alloy를 사용한 구조에서는 후속 공정 열처리 과정에서 면저항의 특성이 크게 바뀌지 않은 것을 확인하였다. 그림 4에서는 후속 공정 열처리 후 FE-SEM 단면 이미지이다. Ni의 경우 열처리 후 600°C에서 표면의 상태는 매끄럽고 좋기는 하나 응집 현상이 많이 발생하였고 Ni/Co의 경우에는 열처리 후 700°C에서 응집현상이 발생하였다. 따라서 응집현상이 면저항 증가에 큰 영향을

미치는 것을 확인 할 수 있었다. Ni-Co의 경우 열처리 후 700°C에서 응집현상을 찾아볼 수는 없었으나 Ni에 비하여 표면이 조금 고르지 못한 것을 확인할 수 있었다. 따라서 Ni를 사용한 구조보다 Ni-Co 합금을 사용한 구조에서 바람직한 특성을 확인 할 수 있었다.

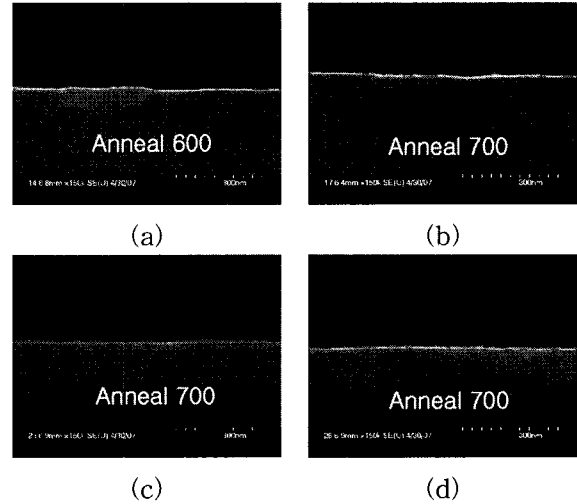


그림 4. 후속 공정 열처리(Anneal)후 FE-SEM 단면 특성 (a) Ni (b) Ni/Co (c) Ni-Co (d) Ni/Ni-Co

4. 결론

본 논문에서는 Ni 단일구조와 Ni-Co 합금과의 비교를 통하여 Ni-silicide의 특성과 열안정성에 대하여 연구하였다. Ni-Co 합금을 이용한 구조(Ni-Co, Ni/Ni-Co)가 Ni 단일구조와 다층 구조인 Ni/Co 보다 우수한 열 안정성을 나타냄을 확인 하였다. 특히 FE-SEM을 통하여 확인한 결과 Ni/Ni-Co 적층 구조는 단일구조의 Ni-Co 보다 Ni Silicide와 실리콘 기판 사이의 계면이 더 균일한 것을 확인하였다. 따라서 Ni-Co 합금을 이용한 단일구조와 적층구조의 silicide는 Nano-scale CMOSFET 기술에 적용 가능함을 확인 하였다.

참고 문헌

- [1] T. Shibata, K. Hieda, M. sato, M. Konaka, R. L. M. Dang, and H. Iizuka, IEDM Tech. Dig. p.647, 1981.
- [2] H. I wai, T. Ohguro, and S.I. Ohmi, Microelectron. Eng., vol. 60. p.157, 2000.
- [3] J. P. Lu, D. Miles, J. Zhao, A. Gurba, Y. Xu, C. Lin, M. Hewson, J. Ruan, L. Tsung, R. Kuan, T. Grider, D.Mercer, and C. Montgomery. IEDM Tech. Dig. p.371, 2002.
- [4] M. Tinani, A. Mueller, Y. Gao, E. A. Irene, Y. Z. Hu and S. P. Tay, J. Vac. Sci. Technol. B Vol. 19, No.2, p.376, 2001.
- [5] J. A. Kittl et al. Microelectronic Engineering 70, p.158, 2003.