

[KV11] KJJVC 용 VLBI 상관 서브시스템 개발 현황

오세진¹, 노덕규¹, 염재환¹, 강용우¹, 정현수¹, 변도영¹, 손봉원¹

¹한국천문연구원 전파천문연구부

2006년도부터 한일공동VLBI상관기(Korea-Japan Joint VLBI Correlator; KJJVC) 개발이 진행되고 있다. KJJVC 시스템은 크게 여러 재생기 시스템의 동기처리를 수행하는 Raw VLBI Data Buffer(RVDB) 시스템, 상관처리를 수행하는 VLBI 상관서브시스템, 상관결과를 저장하는 데이터 아카이브 시스템, 그리고 제어 및 운용 소프트웨어로 구성된다. 상관서브시스템은 각 안테나에서 기록된 관측 데이터의 자기상관 및 상호상관을 계산하여 측정하는데, 이 때 일정 주파수 간격으로 각각의 상관값을 구하게 되므로 분광기와 같은 기능을 수행한다. 현재 VLBI 상관 서브시스템은 VSOP-2를 포함하여 8Gbps급, 16관측국, 8192 채널의 데이터를 상관처리할 수 있도록 설계·제작될 예정이다. 본 발표에서는 지금 까지 진행된 VLBI 상관 서브시스템의 개발현황에 대해 간략히 소개하고자 한다.

[KV12] 1비트 및 2비트 자기상관기 개발과 시험제작

염재환¹, 노덕규¹, 오세진¹, 김광동¹, 이창훈¹, 강용우¹, 정구영¹

¹한국천문연구원

일반적으로 디지털상관기는 천문관측을 통해 획득한 데이터를 처리한 후 우주전파 영상합성을 하기 위한 핵심적인 기술이다. 일반적으로 디지털상관기는 디지털신호처리에서는 많이 사용되고 있지만 전파천문용 디지털상관기 개발은 국내에서는 연구결과가 거의 없는 실정이다. 따라서 국내에서 독자적인 상관기술 확보와 제작경험을 쌓기 위하여 간단한 논리연산(비트)을 이용하여 자기상관기를 개발하였다. 본 연구에서 개발한 디지털 상관기는 X-NOR 연산의 1비트 및 2비트용 자기상관기이며, FPGA chip에 VHDL 언어를 이용하여 상관처리 보드를 시험·제작하였다. FPGA는 Xilinx사의 XC3S1500을 사용하였으며, 150 만 시스템 게이트(system gate)와 784kbit의 RAM을 가지고 있다. 본 발표에서는 지금까지 개발한 자기상관기와 이를 이용한 실험결과에 대해 간략히 소개하고자 한다.