

시리얼 인터페이스 확장 및 SEU 보상을 위한 FPGA 다중 디지털 데이터 처리 시스템 개발

최영훈¹, 류정환², 이병훈¹, 장영근¹

¹한국항공대학교 우주시스템연구실

²(주)세트렉아이

저 비용으로 개발되는 초소형 위성의 경우 개발비용을 줄이기 위해서 상용제품(COTS; Commercial-Off-The Shelf)을 많이 사용하는 추세이며, 실제 위성을 운용하고 데이터를 수집 처리하는 명령 및 데이터 처리계(C&DH; Command and Data Handling)도 상용 컨트롤러를 중심으로 설계 및 개발되고 있다. 그러나 상용 컨트롤러는 그 기능이 제작사의 규격에 따라 한정되어 있기 때문에 다양한 인터페이스를 갖는 위성 개발에 적용할 경우 별도의 인터페이스 회로 구성이 필수적이다. 하지만 추가적인 회로 설계의 경우 우주환경에 대한 신뢰성이 문제가 발생하며, 나아가 추가된 회로로 인해 시스템이 복잡해지고 크기가 커지며 제작 및 유지에 더 큰 문제가 발생한다. 따라서 상용 컨트롤러가 지원하지 못하는 다수의 디지털 인터페이스를 쉽게 확장할 수 있고 SEU 보상을 지원하며 소형으로 개발 가능한 추가 회로가 필요하다. 이를 위해서 FPGA(Field Programmable Gate Array)를 이용한 다중 디지털 데이터 처리 시스템(MDDCS; Multi Digital Data Control System)을 개발하였다. 개발 언어로 VHDL(Very High Speed Integrated Circuits Hardware Description Language)을 사용하였으며 Actel의 A3P1000에 구현하였다.