

## 반도체 세정 공정평가를 위한 저비용 나노입자 오염장치 개발

손일룡, 김태곤\*, 유영삼\*, 박진구\*†

한양대학교 바이오나노공학과; \*한양대학교 재료화학공학과  
(jgpark@hanang.ac.kr†)

반도체 소자의 미세화가 진행됨에 따라 수율과 신뢰성 측면에서 파티클과 금속입자와 같은 불순물 제거의 중요성이 강조되고 있다. 파티클 및 금속 불순물 등의 오염은 소자의 성능과 수율을 좌우하는 중요한 요소가 되고 있으며 고집적화에 따른 세정공정의 빈도도 증대되어 현재 제조공정의 많은 부분을 차지하고 있다. 이와 같이 점점 세정공정의 중요성이 대두됨에 따라 새로운 세정공정 개발을 위하여 많은 연구가 이루어지고 있다. 하지만 이러한 연구를 하기 위해서는 오염물을 일정한 양으로 균일하게 조절하여 오염시킬 수 있어야 한다.

나노입자를 오염 시키는 방법은 오염물질을 직접 wafer 위에 뿌려주거나, spin coating 방법을 이용하는 방법이 있다. 하지만 위의 공정들은 입자의 오염 정도를 조절하기 힘들며, 또한 균일하게 오염시키기 힘들다는 문제점이 있다. 그리고 반도체 세정평가를 위해 판매되고 있는 오염장치는 매우 비싸며 연구실에서 보유하기가 어렵다. 이러한 문제점들을 극복하고 연구실 차원에서 정량의 나노입자를 손쉽게 오염시킬 수 있는 장치를 개발하였다.

본 장치는 aerosol atomizer와, diffusion dryer를 이용하여 선택적으로 dry와 wet 방식으로 오염시킬 수 있도록 구성되었다. 오염입자의 농도와 분무 시간, Gas flow rate에 따라 오염되는 정도를 조절하도록 하였다. wafer의 전면적 뿐만 pattern mask를 이용하여 국부적으로 오염시킬 수 있는 장점이 있다. 또한 국부적으로 오염시킬 수 있도록 방안을 마련하였다. 실험은 유기 입자인 PSL particle (300 nm)과, 무기 입자인 Silica particle (500 nm) 입자를 사용하였다. Particle의 측정은 Particle scanner (Surfscan6200, Tencor, USA)를 사용하였다.

PSL particle은 10 ppm 농도로 10초당 3400개의 particle의 증가를 측정하였다. Silica particle는 100 ppm에서 10초당 1800개씩 증가하는 것을 측정하였으며 여러 차례 실험을 통하여 재현성을 확인하였다. 각각 사이즈의 범위 내에서 균일한 오염과 pattern mask를 사용하여 국부적으로 오염을 시킬 수 있었다.

**Keywords:** 오염, 세정

## Fabrication and Characterization of the Point-Contacted Amorphous/Crystalline Heterojunction Silicon Solar Cells

육영우, 윤경훈\*, 이정철\*, 김상균\*\*, 김동환†

고려대학교 신소재공학부; \*한국에너지기술원; \*\*광주과학기술원  
(donghwan@korea.ac.kr†)

Amorphous silicon (a-Si:H)-crystalline silicon (c-Si) heterojunction solar cells have attracted much attention because of their various advantages, such as simple fabrication steps, low process temperatures and a high thermal stability. Among various heterojunction types, HIT (heterojunction with intrinsic thin-layer) cells have confirmed high efficiencies (>20%) and high open-circuit voltages (>710 mV). One of the critical issues in obtaining highly efficient heterojunction solar cells is to obtain an abrupt and uniform interface with a low defect density. It is known that passivating the a-Si/c-Si interface is a key factor for determining the overall solar cell performance, by improving the open-circuit voltage and the fill factor. However, it is very difficult to obtain a high-quality a-Si:H/c-Si interface, due to the residual impurities on the c-Si wafer and the ion bombardment during the plasma deposition of the a-Si:H.

In this work, we fabricated point-contact (n) a-Si:H / (p) c-Si and (p) a-Si:H/ (n) c-Si heterojunction solar cells passivated by SiO<sub>2</sub> layer in nearly most area (>80%) to minimize the interface defect and investigated the electrical and optical properties in the point contacted cells between emitter and base. The point contacted heterojunction solar cells between emitter and base showed good electrical and optical properties, which means that this new structure can be applied on various types of solar cell.

**Keywords:** Si heterojunction, solar cells, point-contact