

Electroforming 공정으로 제작된 유기전계효과트랜지스터(OFET)의 특성평가 Characteristic Assessment of Organic Field Effect Transistor using Electroforming Process

*이상일¹, 표창률¹, 김대용¹, 백병선¹, 김종석¹, #전병희²*S. I. Lee¹, C. R. Pyo¹, D. Y. Kim¹, B. S. Baek¹, J. S. Kim¹, #B. H. Jeon²(bhjeon@probepin.com)¹ (주)새한마이크로텍, ² 인덕대학 기계설계

Key words : Electroforming, OFET(Organic Field Effect Transistor), photolithography

1. 서 론

전도성 유기 반도체를 이용한 전자소자의 발상은 1940년대부터 시작되었으나 1977년에 단순한 공액성 유기 고분자인 폴리아세틸렌이 반도체 특성을 나타내고, 도핑하면 금속의 전기 전도도를 가질 수 있다는 연구결과가 보고되면서 새로운 전기전자재료로서 전도성 유기 반도체에 대한 연구가 활발히 시작되었다. 80년대 이후 OTFT 특성은 새로운 유기 반도체 물질의 발견과 트랜지스터 제작 기술의 발전에 힘입어 놀라운 발전을 거듭해왔다. 대표적인 유기 반도체 물질로는 thiophene oligomer¹, poly-thiophene², polyalkylthiophene³ 그리고 pentacene⁴ 등을 들 수 있다. 유기 반도체 물질이 응용되어 제작된 소자는 저온공정이 가능하므로 기존에 사용하고 있는 glass 나 실리콘 웨이퍼 기판이 아닌 가볍고 투명하며 유연한 소재의 기판으로 제작이 용이하다. 더 나아가 플라스틱 기판뿐 아니라, 경량의 종이로도 응용이 가능하여 display 소자를 저가로 생산하는 것을 가능하게 할 것이고 나아가 스마트 카드, RFID(radio frequency identification) tag, inventory tag와 같은 분야에 저가의 접적회로를 제공할 것이다.

접적회로의 생산단계를 낫추기 위해서는 생산 공정의 단순화가 이루어져야 한다. 현재 수행되고 있는 반도체 공정은 수많은 공정과 고가의 장비가 사용되고 있어, 생산되는 반도체의 단가를 높이고 있다. 본 논문에서는 공정의 단순화와 저가격화를 위하여 전주도금(electroforming)으로 스템퍼(stamper)를 제작하여 임프린트(imprint)방식으로 소스(source)와 드레인(drain) 패턴을 진행하였고, 제작된 패턴 위에 유기 고분자를 사용하여 유기전계효과트랜지스터(OFET)를 제작하여, 트랜지스터의 성능을 측정하였다.

2. 실 험

2.1 전주도금 전해액 농도

전해액의 농도에 따른 convection-diffusion변화량을 알아보기 위해 Potentiostat/Galvanostat (EG & G PARC : PAR Model 273)을 사용하였다. 작업전극 (working electrode)과 상대전극(counter electrode)으로는 백금판을 사용하였고, 기준전극(reference electrode)은 포화 카로멜 전극[saturated calomel electrode (SCE)]을 사용하였다. 측정에 사용된 장치의 개략도를 Fig. 1에 나타내었다.

전주도금에 사용되는 전해액으로 셀파민산 니켈욕(nickel sulfate bath)이 사용되었고, Table 1에 전해액의 조성을 나타내었다. 전해액 중 셀파민산의 농도는 300~700g/l로 변화를 주었고, 임계전류밀도 (limiting current density)를 측정하여 최적의 전해액 농도를 선별하여 전주도금을 수행하였다.

Table 1 Composition of nickel sulfamate solution

Composition	Density(g/l)
Nickel sulfate[Ni(SO ₃ NH ₂) ₂ 4H ₂ O]	300~700
Boric acid(H ₃ BO ₃)	40
Nickel chloride(NiCl ₂ 6H ₂ O)	1

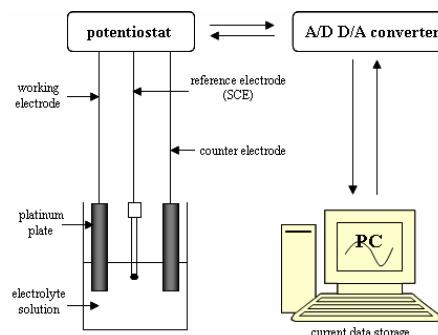


Fig. 1 Three electrode configuration for CV measurement

2.2 소자제작

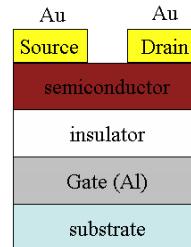


Fig. 2 Top contact structures of organic FET device

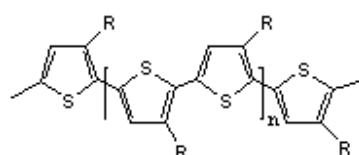
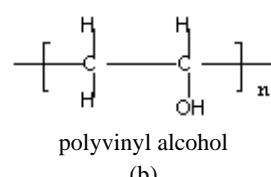
poly-3-hexylthiophene (RR-P3HT)
(a)polyvinyl alcohol
(b)

Fig. 3 Structures of (a) semiconductor (b) insulator used in this study

소자는 Top contact 방식으로 제작되었고(Fig. 2), 기판으로는 PI(polyimide) film이 사용되었다. 소스-드레인 전극과 게이트 전극 박막을 형성하기 위해서 금속(Au, Al)을 열증착으로 기판위에 패턴하였다. 게이트 전극으로는 Al(99.99%)을 사용하였고, 1×10^{-6} torr의 진공에서 수행하였다. 소스-드레인 전극은 Au(99.99%)로 증착되었고, 1×10^{-6} torr의 진공에서 박막을 형성하였다. 전극의 두께는 100~300nm, 표면저항은 0.1~1Ω/sq로 측정되었다. 절연체층과 활성층의 박막은 스픬 코팅방법을 사용하여 형성되었다.(Fig. 3) PVA/H₂O (7wt%)를 절연체로 사용하여 박막을 형성하였다. 형성된 박막은 α-step을 이용하여 측정한 결과 1.0μm의 두께를 나타내었다.

Regioregular poly(3-hexylthiophene)[P3HT]는 Aldrich Chemical company로부터 구입하였다. 활성층에 적용한 P3HT의 저분자부분과 불순물은 메탄올과 헥산으로 추출하였고⁵, 나머지 부분은 클로로포름으로 추출하여 정제 후 진공건조 시켰다. 2.0mg/ml로 농축시킨 P3HT 용액은 0.45 μm pore size PTFE membrane filter로 여과하였다. 여과된 용액을 사용하여 1500rpm으로 30초 동안 회전하여 박막을 형성한 후, 70~130°C, 10~150min 동안 건조하였다. 형성된 박막의 두께는 100~300nm를 나타내었다.

소스-드레인 전극에 대한 전압의 인가 및 드레인 전류의 동시 측정을 위하여 Kethley 617 Programmable Electrometer를 사용하였고, 게이트 전극에 대한 전압의 인가에 전원공급기(power supply TOE 8841)를 사용하였다.

3. 결론

3.1 전해액의 임계전류밀도 측정

전해액 농도에 따른 전류밀도의 변화를 Fig. 4에 나타내었다. 그래프의 곡선에서 볼 수 있듯이 전위가 계속해서 음의 방향으로 증가하면 집단이동효과(mass transfer effect)가 지배적인 인가가 되어 전류가 포화되는 양상을 볼 수 있다. 이를 Tafel region이라 하며 음극에서 반응하는 금속이온이 반응을 지속적으로 유지할 만큼 충분히 빠른 속도로 전극 표면에 도달하지 못하기 때문이다.

셀파민산니켈의 농도가 300~500g/l으로 짙어질수록 임계전류밀도는 증가함을 나타내다가, 500g/l를 정점으로 이 이상의 농도에서는 임계전류밀도가 감소하는 경향을 관찰할 수 있었다.

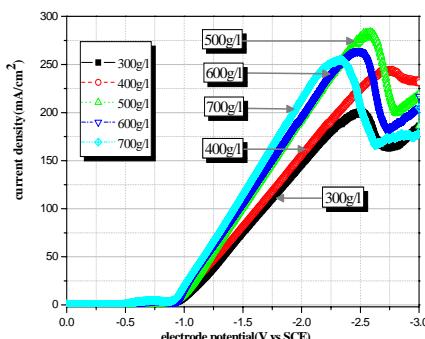


Fig. 4 The Steady-state I-E characteristics at a following concentration of electrolyte

3.2 전류밀도 변화에 따른 전주도금 두께 측정 및 I-V 곡선

전류밀도가 증가함에 따라 도금두께가 증가하는 것을 관찰할 수 있었으며, 이는 도금층의 표면이미지 측정으로 알 수 있었다. 전류밀도에 따른 도금층의 SEM 이미지를 Fig. 5에 나타내었고, 측정된 SEM은 10000배율에서 관찰하였다. 저 전류밀도에서는 이온의 방전이 서서히 일어나고, 따라서 핵의 성장속도는 새로운 핵의 생성 속도보다 우수하므로 전착물의 결정은 거칠고 크게 성장하고, 전류밀도가 높을수록 핵의 성장속도는 커져서 전착은 미세한 결정이 되는 것으로 보고 되어있다⁶. 전류밀도 변화에 따른 도금두께 변화를 Fig. 6에 나타내었다.

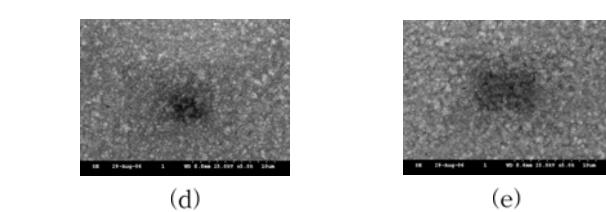
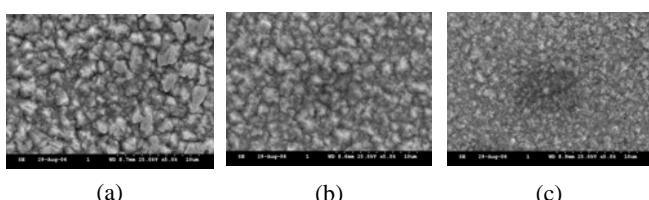


Fig. 5 SEM morphology of nickel plate on PI substrates at a following current density of (a) 1A/dm², (b) 3 A/dm², (c) 5 A/dm², (d) 8 A/dm², (e) 9 A/dm²

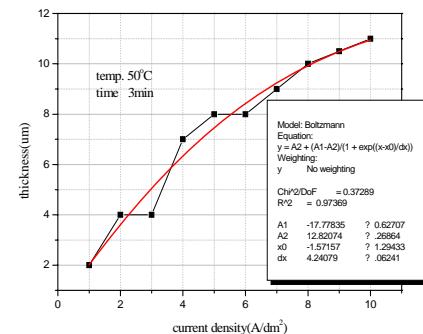


Fig. 6 Thickness data as a function of current density

Fig. 7은 PI film 기판 위에 제작된 소자의 I-V 곡선을 나타낸 것이다. 활성층의 경화조건을 80°C, 150min으로 하여 소자를 제작하였고, 게이트 전극에 5V에서부터 -30V까지 5V간격으로 전압을 가해주었다. 포화영역의 V_{DS} 는 -10V에서 측정하였으며, 계산된 이동도는 $7.5 \times 10^{-2} \text{ cm}^2/\text{Vs}$ 로 측정되었고, 문턱전압은 2.7V, Ion/off 비는 2.9×10^2 로 측정되었다.

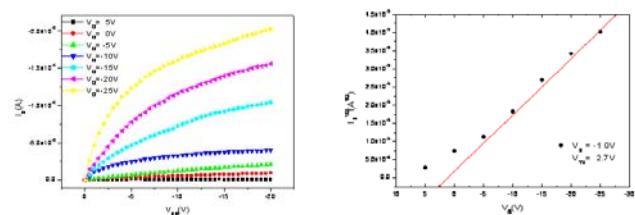


Fig. 7 I-V characteristics of FETs using organic semiconductor. (80°C, 150min)

후기

본 논문은 산업자원부 2005-13호 우수제조기술연구센터(Advanced Technology Center)의 지원에 의해 수행되었습니다.

참고문헌

1. G. Horowitz, D. Fichou, X. Peng, Z. Xu and F. Garnier, Solid State Commun., vol. 72, pp. 381-384, 1989
2. A. Tsumura, H. Koizuka, T. Ando, Appl. Phys. Lett., vol. 49, pp. 1210-1212, 1986
3. H. Sirringhaus, N. Tessler, and R. H. Friend, Science, 280, 1741 (1998)
4. Y. Y. Lin, D. J. Gundlach, T. N. Jackson, IEEE Electron Device Lett., vol. 18, 609-608 (1997)
5. K. Kaneto, J. Nakajima, M. Nakagawa, Wataru Takashima, Thin Solide Films 438 (2005) 195
6. 도금기술편람편집위원회(1989), 기전연구사, pp. 58~62