

고효율 Boost DC-DC 변환기를 위한 Line Regulation 향상에 대한 연구

두수연, 정성연, 정진일, kwackjeald
한양대학교 반도체 연구실

A Study On The Improved Line Regulation For High Efficiency Boost DC-DC Converter

Doo Suyeon, Jeong Seongyeon Chung Jinil, Kwack Kaedal
Hanyang University Semiconductor Lab.

Abstract - In recent, portable information and communication terminals such as a notebook computer, an electronic pocketbook, a hand personal computer(PC) have been regards as the leading role in the coming next generation portable multimedia terminals which have hi-directional wireless data communication capability and can receive information and communication services such as electronic mail, database searching, and electronic shopping at anytime and anyplace. Therefore, in this paper, the circuit is simulated by 0.35um memory process used Current Limit for Boost DC-DC converter. Supply voltage 2.5V~3.3V, output voltage 5V, Clock Frequency 1MHz, output current 200mA and line regulation decreased 12.46%.

KHz까지 변한다. 또한 PFM방식은 클럭 발생회로가 필요 없고, 인덕터 전류는 불연속으로 흐르는 불연속전류 모드이고, 외부 로드(Load)가 적을 때 적당한 방식이나 리플과 도통손실이 큰 약점이 있다. PWM방식은 주기가 항상 일정하고 외부로드에 따라 듀티사이클(Duty Cycle)이 달라지고, 인덕터 전류는 연속적으로 흐르는 연속 전류 모드이고, 외부 로드가 많을 때 적당한 방식이나, 자체 클럭 회로와 에러앰프 회로 등이 필요하여 PFM방식보다 복잡한 약점이 있으나, 리플이 적고 효율이 향상되는 강점이 있다. 본 논문은 PWM 제어 회로 방식의 Boost DC-DC Converter를 구현하였다. 다음은 Boost DC-DC Converter의 Parameter 값이다.

<표1> Boost DC-DC Converter의 각 Parameter

Parameter	Design spec
Voltage	Supply 2.5V~3.3V => Output(Max) 5V
Output current	200mA
Efficiency	> 90%
Line Regulation	> 2%/A
Load Regulation	> 2%/V
Frequency	1MHz

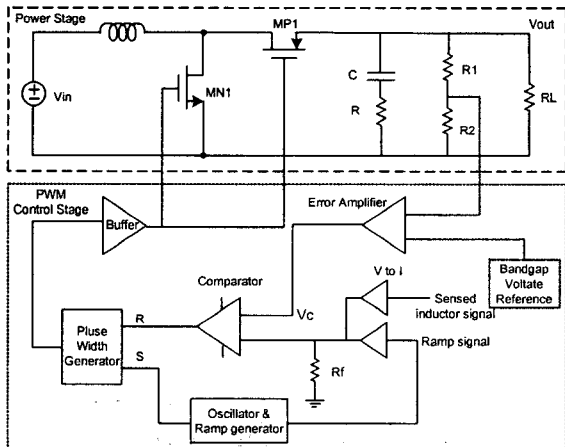
1. 서 론

반도체 집적회로 기술의 비약적인 발전으로 전자기기의 소형화가 이루어지면서 노트북 컴퓨터나 전자수첩, 휴대전화 등으로 대표되는 휴대기기의 보급이 급속하게 확대되어 가고 있다. 이들 휴대형 기기 내에서 여러 종류의 소자가 사용되기 때문에 전지의 단일 전압은 DC-DC 컨버터를 탑재해 각 디바이스가 필요로 하는 전압으로 전력을 공급해야 한다. 이와 같은 배경 하에서 휴대기기의 소형, 경량화와 고기능화, 사용시간의 연장을 실현하기 위한 수단으로 소형, 고효율의 DC-DC 컨버터에 대한 요구가 급속하게 진행되고 있다. 본 논문에서는 Comparator를 이용하여, Boost DC-DC컨버터의 Line Regulation 향상에 대해 다룬다. 기존의 구조에 Line Regulation 보상 회로 Block 을 추가하고, 그 특성이 향상됨을 시뮬레이션을 통해 확인 하였다.

2. 본 론

2.1 Boost DC-DC Converter의 구성

Boost type 컨버터는 출력전압이 입력전압보다 높아지는 형태로, 그림 1은 일반적인 Boost DC-DC 컨버터의 구조이다.



<그림 1> 일반적인 Boost DC-DC Converter의 구조

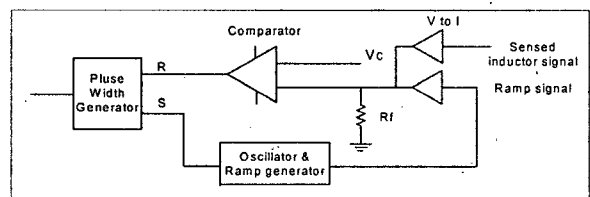
Boost DC-DC 컨버터를 제어하는 방식은 크게 PFM(Pulse Frequency modulation)방식과 PWM(Pulse Width Modulation)방식으로 나눌 수 있다. PFM방식은 주기가 일정하지 않고 출력전압이나 인덕터 전류에 의하여 주기가 결정된다. 미리 결정되어있는 인덕터 전류보다 많이 흐르는 스위치를 "OFF"시켜 에너지전달을 중지한다. PFM방식의 주기는 이런 식으로 해서 수십KHz에서 수백

2.2 기존의 Boost DC-DC Converter

Boost DC-DC컨버터는 크게 Power Stage 와 Control Stage로 나눌 수 있다. Power Stage는 Inductor, 스위치소자, 캐패시터 및 저항으로 구성되어 있다. 스위치 시간에 따라 Inductor 양단의 전류가 증가와 감소를 반복한다. Inductor의 전류는 원래 순간적으로 변화할 수 없어서 전류가 증가 할 때는 양단 전압이 플러스이고, 전류가 감소할 때는 양단전압이 마이너스가 된다. 스위치 소자가 "ON"시 Inductor 양단전압이 플러스가 되어 에너지가 출력단으로 넘어가지 않고 충전되고, "OFF"시는 Inductor 양단전압이 마이너스가 되어 출력단에서 보면 입력 전원과 인덕터 양단전압이 합친 전압으로 보여서 출력단의 전압이 입력단의 전압보다 증가한다. 이러한 스위치의 "ON/OFF"시간의 비율 Duty Ratio라고 하며, 일반적으로 Boost Converter에서 Duty Ratio와 Vout 과의 관계는 아래 식과 같다.

$$V_{OUT} = \frac{1}{1-D} V_{IN}$$

그러므로 2.5V 입력 시 Vout 5V 출력이 나오기 위해서는 Duty Ratio가 50% 가 되어야 한다. 또한 3.3V 입력 시 Vout 5V 출력이 나오기 위해서는 Duty Ratio가 34% 가 되어야 한다.



<그림 2> 기존의 Boost DC-DC Converter의 구조

그러나 2.5V 입력 시 Duty Ratio가 50% 가 되어 Vout 5.05V 출력이 나왔지만 3.3V 입력 시 Vout 5V 출력보다 높은 5.56V 정도의

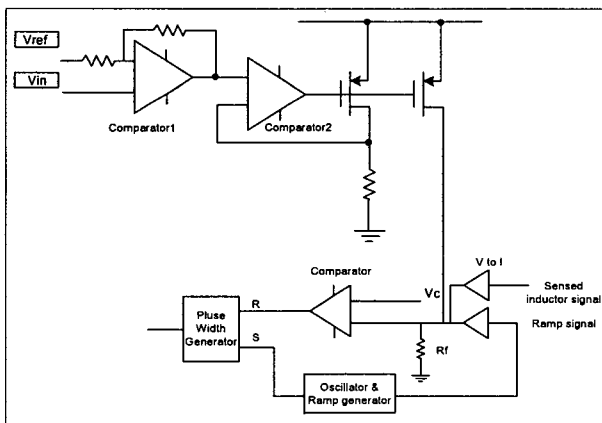
출력이 나왔다. 이것은 Line regulation이 12.64%를 의미하며 목표했던 2% 미만을 넘어서는 값이다. 참고로 Line regulation은 입력 전압의 변동에 대한 출력 전압의 변동 전압의 의미하는 Parameter로써 이 변동 폭이 작을수록 안정적인 DC-DC Converter 의미한다. Vout 5V 출력보다 높은 5.56V 출력은 이론적으로 Duty Ratio가 59%가 되었을 때의 값이다. 3.3V 입력 전압 인가 시 5V의 Vout 출력 값을 얻기 위해서는 Duty Ratio가 34%로 유지 되도록 해야 한다. 그러나 Control Stage의 Error Amplifier의 출력을 입력으로 받아 Duty Ratio를 만들어 내는 Comparator에서 2.5V 입력 시에는 Sensing 된 Vout 값을 Vref 값과 비교하여 MN1과 MP1의 Switch의 "ON", "OFF"를 적절히 Control 할 수 있는 Duty Ratio를 만들어 냈지만 그 이상의 입력 전압에서는 각 입력에 맞는 Duty Ratio가 생성 되지 않게 되었다. 그리하여 입력 전압이 증가 할수록 출력 전압도 따라 증가하여 Line Regulation이 높아짐을 알 수 있었다. 그리하여 안정된 Vout 출력을 얻어 Line Regulation을 향상시키기 위한 보정 회로를 다음과 같이 제안 하였다.

2.3 제안 된 Boost DC-DC Converter

기존의 Duty Ratio가 생성되는 원리는 Comparator의 입력으로 Error Amplifier의 출력과 Vout이 Sensing 된 signal과 Ramp signal이 더해진 signal이 입력으로 들어간다. 그래서 Vout이 목표 spec인 5V가 될 때까지는 MN1 switch가 "ON"되고 MP1 switch는 "OFF" 되게 된다. 그러나 Vout 출력이 5V를 넘어서는 순간 MN1 switch는 "OFF"되고 MP1 switch를 "ON" 되게 된다. 그러나 Comparator에 입력으로 들어가는 Vc 값이 Ramp signal과 비교 될 때 DC 전압 값이 낮아 34%의 Duty Ratio를 만들어 내지 못했다.

본 논문에서는 Comparator의 입력신호 인 Error Amplifier의 출력과 또 다른 입력 신호 인 Vout이 Sensing 된 signal과 Ramp signal이 더해진 입력 신호가 비교 되어 Duty Ratio 생성 시 input에 의한 DC current를 offset으로 Comparator 입력으로 넣어주어 Duty ratio를 보정하였다. 그리하여 2.5V 전압이 입력 될 때는 원래 대로 50% Duty ratio를 생성하게 되고 2.5V보다 높은 전압이 인가 될 때는 Vref와 입력 전압을 비교하여 Duty ratio를 생성할 때 보정해줄 DC current 값이 각 입력 단계에 따라 추가 입력 되게 되었다.

그림 3은 제안된 Boost DC-DC Converter의 구조이다.

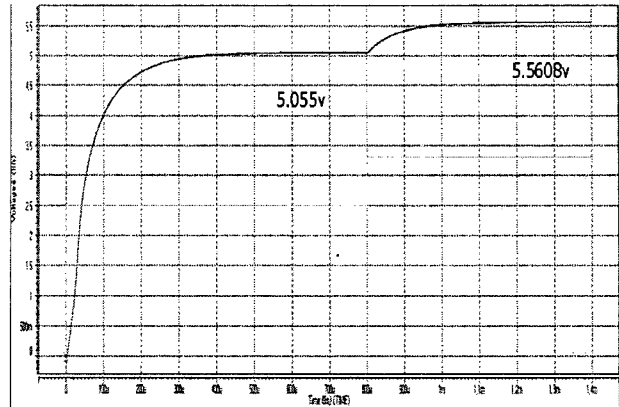


〈그림 3〉 제안된 Boost DC-DC Converter의 구조

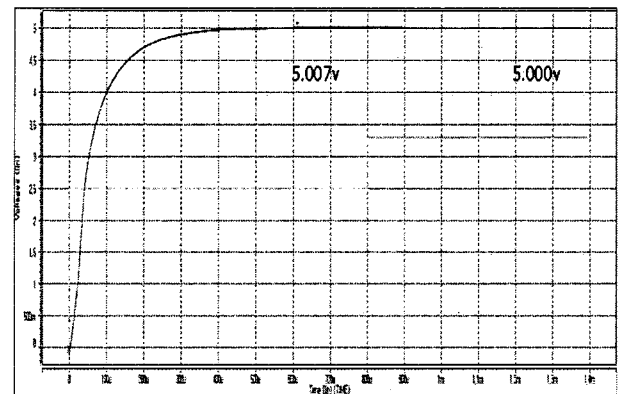
2.4 Simulation 결과

본 논문에서는 simulation 구현을 위하여 Hynix 0.35um 공정을 사용하였다. 그림 4는 기존의 Boost DC-DC Converter의 simulation 결과이다. 2.5V 입력 시 Vout이 약 5.055V 출력되었지만 3.3V 입력 시 출력 전압이 5.5608V로 Line Regulation이 12.64%가 나왔다.

그림 5는 기존의 Boost DC-DC Converter에 Line Regulation 보상 회로를 첨부하고 얻은 simulation 결과이다. 2.5V 입력 시 Vout이 5.007V 출력 되었고 3.3V 입력 시 출력 전압이 5.000V로 Line Regulation값이 0.18%가 되었다. 이는 기존의 Boost DC-DC Converter 보다 Line Regulation이 향상된 결과이다.



〈그림 4〉 기존의 Boost DC-DC Converter의 simulation 결과



〈그림 5〉 제안된 Boost DC-DC Converter의 simulation 결과

3. 결 론

본 논문에서는 기존의 Boost DC-DC Converter 구조에서 입력 전압이 2.5V에서 3.3V로 높아지면 출력 전압도 함께 높아지는 문제점을 보완하기 위하여 Duty Ratio를 보정하는 새로운 Boost DC-DC Converter를 제안 하였다. 기존의 Boost DC-DC Converter에서는 Line Regulation이 12.64%가 나와서 목표 spec 2%를 초과 하였다. 하지만 입력 값에 따라 DC current를 offset으로 추가하는 제안된 Boost DC-DC Converter에서는 Line Regulation값이 0.18% 얻을 수 있었다. 이것은 기존의 구조와 비교하여 Line Regulation이 12.46% 감소한 결과이다.

그 결과 안정된 출력 전압을 얻게 됨으로써 소형 휴대용 단말기나 전자 기기의 전압 원으로써 응용 시 고효율의 Boost DC-DC Converter의 장점을 갖게 되었다.

4. Acknowledgements

이 연구(논문)은 한국소프트웨어진흥원에서 주관하는 IT-SoC 핵심 설계인력 양성 산업의 지원을 받아 수행 하였습니다.

[참 고 문 헌]

- [1] C. F. Lee and P. K. T. Mok, "A monolithic current mode CMOS DC-DC converter with on-chip current-sensing technique," IEEE J. Solid-State Circuits, vol. 39, no. 1, pp. 3-14, Jan. 2004.
- [2] Chi Yat Leung, Philip K. T. Mok. "A 1-V Integrated Current - Mode Boost Converter in Standard 3.3/5-V CMOS Technologies", IEEE JOURNAL OF SOLID-STATE CIRCUITS, VOL.40, NO.11, NOVEMBER 2005
- [3] H.Pooya Forghani-zadeh, "A Lossless, Accurate, Self-Calibrating Current - Sensing Technique for DC-DC Converter," IEEE 2005
- [4] Yuan bing, Lai Xinquan, Wang Hongyi, Wang Yi, "The Design of a Start-up Circuit for BOOST DC-DC Converter with Low Supply Voltage", IEEE 2005
- [5] Robert W.Erickaon. "Fundamentals of Power Electronics Second Edition,"