

나노 CMOS 소자를 위한 SOI 기판에서의 Ni-Silicide 특성 연구

김지영¹, 김초롱¹, 최승화¹, 황숙현¹, 임재영¹, 류혁현^{1*}, 이원재², 정순연², 이희덕², 김인점³,
강석준³, 육형상³

¹인제대학교 나노공학과, ²충남대학교 전자공학과, ³실트론(주) 기술연구소

Nickel-silicide는 나노 CMOS 소자에 적합한 물질 중 하나로 연구되어 지고 있다. Silicon 소비율이 작고, 낮은 비저항을 가진다는 장점을 가지고 있으나, 후속 공정에서 열 안정성이 취약하다는 단점을 가지고 있어 이를 극복하기 위한 많은 연구가 진행 중이며 고속 소자용으로 많은 연구가 이루어지고 있는 SOI (Silicon On Insulator) 기판에서의 silicide 특성 연구 역시 많은 연구가 필요한 상황이다. 본 연구에서는 bulk Si 기판이 아닌 buried oxide (BOX) 두께 150nm 위에 Si 두께 60nm를 가지는 SOI 기판을 사용하여 400~700°C에서 30초 동안 급속 열처리(Rapid Thermal Process)를 진행하여 형성한 NiSi의 특성 분석을 실시하였다. NiSi의 열 안정성과 silicide 형성 온도 변화에 따른 특성을 관찰하고 Ni 구조와 TiN capping layer를 가지는 Ni 구조에서의 NiSi 면 저항 (sheet resistance)을 측정하였다. Silicide의 열 안정성 특성 평가를 위해 후속 고온 열처리를 500, 550, 600°C에서 각각 30분간 실시하고 면 저항 특성 변화를 조사하였으며 주사전자 현미경 (Field Emission Scanning Electron Microscope)과 XRD (X-Ray Diffraction) 등을 이용하여 분석을 실시하였다. NiSi는 고온 열처리 500, 550°C일 경우 면 저항의 변화가 미미하였으나 600°C일 경우 면 저항이 급격히 증가하였고 agglomeration이 발생하는 것을 관찰할 수 있었다.