

## 낸드 플래시 메모리 상에서 효율적인 MR-트리 위한 지연 연산 기법

이현승<sup>o</sup> 송하윤 김경창

홍익대학교 컴퓨터 공학과 객체지향시스템 연구실

lhseung<sup>o</sup>@oodb.cs.hongik.ac.kr, hayoon@wow.hongik.ac.kr, kckim@wow.hongik.ac.kr

### Delay operation techniques for efficient MR-Tree on Nand flash memory

Hyun Seung Lee<sup>o</sup>, Ha Yoon Song, Kyung-Chang Kim

Object-Oriented System Lab, Department of Computer Engineering, Hongik University

낸드 플래시 메모리는 유비쿼터스 및 모바일 환경에 적합한 비휘발성, 휴대성, 저전력 소모 등의 특성으로 인해 다양한 분야의 저장장치로 이용되고 있으며 효율적인 이용을 위한 많은 연구가 진행되고 있다. 플래시 메모리는 읽기 속도에 비해 쓰기 연산 속도가 느리며 덮어쓰기 연산이 지원되지 않아 소거 연산이 있고 페이지 단위로 이루어지는 읽기, 쓰기 연산에 비해 소거 연산은 블록 단위로 이루어진다. 이에 따라 반복된 쓰기 연산과 인덱스의 수정은 소거 연산의 필요 횟수를 증가시켜 속도 면에서의 성능 저하뿐만 아니라 제한된 소거 횟수를 갖는 플래시 메모리의 수명을 단축시키는 결과를 준다. 따라서 플래시 메모리 상에서 저장 데이터에 대한 효율적인 접근 및 관리를 위한 인덱스 기법의 적합한 활용을 위해서는 쓰기연산으로 인한 성능 저하를 줄일 수 있는 방법이 요구된다.

모바일 환경에서 이용할 수 있는 멀티미디어 데이터베이스 시스템을 위한 인덱스로써 공간 데이터 액세스가 가능한 R-트리의 검색 성능을 향상 시킨 MR-트리는 메인 메모리 데이터베이스 시스템에서 캐쉬 미스를 줄이고 중간 노드의 이용률을 높임으로써 연산 성능을 높일 수 있는 특성을 가진다. R-트리는 모든 리프 노드들의 높이가 같은 균형 트리의 형태를 지니나, MR-트리[1]는 서브 트리들 사이의 높이를 불균형 할 수 있고 그 차이는 최대 1 이하를 유지하도록 한다. 또한 분할 발생 시 삽입 경로 상에 빈 엔트리를 지닌 노드가 존재할 경우에만 분할을 상위 노드로 전달하며 삭제의 경우에도 선택적으로 재삽입 여부를 판단한다. MR-트리는 중간 노드(Internal node), 리프 노드(Leaf node), 그리고 반-리프 노드(Half-leaf node)로 구성되며, 반-리프 노드는 리프 노드들과 데이터 객체에 대한 엔트리들을 모두 지니는 노드를 의미한다. 이러한 구성으로 중간 노드 엔트리들을 100%에 가깝게 사용하여 트리의 높이와 중간 노드 엔트리의 MBR(Minimum Bounding Rectangle)을 줄여주는 특성을 가진다.

본 논문에서는 검색 성능이 좋은 MR-트리를 활용하여 낸드 플래시 메모리 기반에서 효율적인 동작을 위한 지연 연산 기법을 제안하였다. MR-트리의 노드 크기를 낸드 플래시 메모리의 쓰기 연산 단위에 맞추고 인덱스 수정 연산 시 노드 크기만큼 지연 연산하여 쓰기 연산으로 인한 플래시 메모리에서의 추가적인 비용을 줄이고 연산 횟수를 줄여 인덱스 성능을 향상 시킬 수 있다.

MR-트리에서 검색 사각형의 크기가 작을수록 높은 검색 성능을 보이며 검색 시간이 최소 상태에 도달하는 노드 크기는 256 바이트에서 512 바이트에 해당된다. 이보다 더 작으면 트리의 높이 증가로 인해 검색 시간이 늘어나고 노드 크기가 더 커지면 노드 크기가 커져도 접근해야 하는 노드의 수는 크게 줄어들지 않고, 캐쉬 미스의 수는 점점 증가하므로 조금씩 검색 시간이 증가하는 것을 알 수 있다. 때문에 좋은 검색 성능을 활용 하면서 플래시 메모리의 연산 단위를 고려하기 위해서는 플래시 메모리의 섹터 크기에 해당하는 512 바이트를 노드 크기로 이용하는 것이 적합하다.

MR-트리를 플래시 메모리에 적용함에 있어 본 논문이 제안한 지연 연산 기법은 섹터크기보다 작은 노드 엔트리에 대한 삽입, 삭제, 검색 연산 등의 수정 동작에 대해 연산 결과를 바로 적용하지 않고 일정

크기만큼 지연 수행하는 것으로 플래시 메모리에 대한 접근 횟수를 줄이면서 플래시 메모리 연산 단위를 고려하는 방식이다. 이는 빠른 데드 페이지 증가와 프리 페이지 소모를 막고 전체 연산 속도를 향상 시킴으로써 소거 연산 횟수를 줄일 수 있다. 또한 플래시 메모리 연산단위와 동일한 노드 크기를 이용함으로써 지연 연산 시 한 노드에 대한 정보를 분산시키지 않고 그대로 쓸 수 있어 한 노드에 대한 정보를 쉽게 관리할 수 있다.

실험에서 각 노드 크기별 삽입, 검색 연산의 지연 연산 유무에 따른 누적 연산 수행 시간을 비교하였는데 섹터 크기에 따른 지연 연산 시 가장 좋은 성능을 보임을 확인할 수 있다.

향후 연구로 플래시 메모리에 쓰기 연산이 집중될수록 성능 저하 및 플래시 메모리의 수명 저하를 가져올 수 있음을 확인하고, MR-트리의 노드 크기를 섹터 크기에 맞추고 요구 되는 페이지를 고려하여 [7] 플래시 메모리의 웨어레벨링의 성능 향상시킬 수 있는 MR-트리 최적화 및 트리 연산 수정을 최소화하는 플래시 메모리에 적합한 트리를 연구할 계획이다.

- 참고문헌 -

- [1] Kyung-Chang Kim and Suk-Woo Yun. MR-Tree : A cache-conscious main memory spatial index structure for mobile GIS. In *Web and wireless geographic information systems, 4th international workshop (W2GIS 2004)*, pages 167--180, 2004.
- [2] Chin-Hsien Wu, Li-Pin Chang, and Tei-Wei Kuo. An efficient B-tree layer for flash memory storage systems. *The 9th, International conference on Real-Time and Embedded Computing systems and Applications.(RTCSA)*, 2003.
- [3] Chin-Hsien Wu, Li-Pin Chang, and Tei-Wei Kuo. An efficient R-tree implementation over flash-memory storage systems. In *Proceeding of the 11th ACM international symposium on Advances in geographic information systems*, 2003.
- [4] Eran Gal and Sivan Toledo. Algorithms and data structures for flash memories. In *ACM Computing Surveys(CSUR)*, pages 138--163, 2005.
- [5] 남정현, 박동주, 플래시 메모리 상에서 B-트리 설계 및 구현. *정보과학회논문지:데이터베이스*, 34(2), 2007
- [6] SAMSUNG NAND flash SLC-small block. In "<http://www.samsung.com/global/business/semiconductor/productInfo.do?fmly id=158&partnum=K9F1208R0C&&ppmi=1157>", 2007.
- [7] Chanik Park, Jeong-Uk Kang, Seon-Yeong Park, and Jin-Soo Kim. Energy aware demand paging on Nand Flash-based embedded storages. In *Proceedings of IEEE/ACM international symposium on Low Power Electronics and Design(ISLPED)*, 2004.