

PSIM 모델을 이용한 플라이백 변환기 해석 및 설계

장성록, 정재진, 김대근, 최지연, 조혜민, 이현영, 정경수
 경북대학교 전자전기 컴퓨터 학부

Analysis and Design of Flyback Converter Using PSIM Model

Sungroc Jang, Jaejin Jeong, Daekeun Kim, Jieyeon Choi, Hyemin Cho, Hyounyoung Lee, Kyeungsoo Jeong
 Kyungpook National University

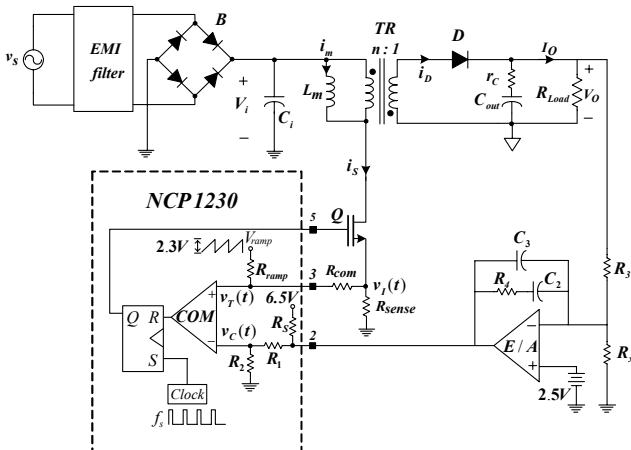
Abstract - 본 논문에서는 PSIM 모델을 이용하여 오프라인 전류모드 제어 플라이백 변환기의 동특성 해석과 제어기 설계방법을 제시하였다. 제시된 PSIM 모델은 시간영역 모델을 사용하기 때문에 구조가 간단하여 이용하기가 쉬우며 정확성이 높다는 장점이 있다. 그리고 110V~220V 오프라인 전원을 입력하여 10V/5A의 출력을 가지는 50W 플라이백 변환기를 설계 제작하여 실험을 통해 확인하였다.

1. 서 론

100W 이하의 직류-직류 변환기들 중에서 플라이백 변환기는 최소의 구성요소로 설계, 제작이 가능하며 전원단의 전기적인 절연, 다중출력 등의 장점을 가지고 있기 때문에 많이 쓰이고 있다. 또한, 전류모드제어가 가지는 장점으로 인하여 대부분 감지저항을 사용하여 피크전류모드제어를 하는 기법을 많이 사용하고 있다. 비록 전류모드제어 플라이백 변환기의 설계와 관련된 많은 논문과 연구가 있으나, 소신호 모델을 이용하여 시뮬레이션 하여야하므로 실제 현장의 개발자가 사용하기에는 어려운 실정이다. 그래서 본 논문에서는 구조적으로 이해하기가 쉬운 시간영역 모델을 응용하여 변환기의 주파수 응답을 얻는 기법을 사용한다. 이 기법이 가지는 장점은 변환기의 정확한 소신호 모델을 모르더라도 주파수 응답 분석을 가능하게 해주는 것이다. 이 기법을 제시된 PSIM 시간영역 모델에 적용하여 변환기의 동특성 분석, 제어기 설계, 구동평가 등을 하였다. 그리고 현재 산업계에서 많이 사용하는 PWM IC 구조를 가지고 있는 NCP1230 IC를 선정하여 50W 전류모드제어 플라이백 변환기의 실험을 통해 시뮬레이션 결과와 비교 검증하였다.

2. 본 론

2.1 구조와 동작원리



〈그림 1〉 오프라인 전류모드제어 플라이백 변환기의 구조

$V_s = 110 \sim 220 V_{ac}$, $V_o = 10 V$, $R_{Load} = 2 \Omega$, $C_i = 68 \mu F$, $L_m = 1.5 mH$, $T_R : 62 : 6 \text{ turns ratio on PQ2625}$, $Q : STP7NB80$, $D : MBR20100$, $f_s = 65 kHz$, $r_c = 0.04 \Omega$, $C_{out} = 911.4 \mu F$, $R_{ramp} = 18 k \Omega$, $R_{com} = 6.35 k \Omega$, $R_{sense} = 0.67 \Omega$, $R_s = 20 k \Omega$, $R_1 = 55 k \Omega$, $R_2 = 25 k \Omega$, $R_3 = 763 \Omega$, $R_4 = 10 k \Omega$, $R_x = 253$, $C_2 = 21.54 nF$, $C_3 = 4.66 nF$

그림 1은 설계 제작된 오프라인 전류모드제어 플라이백 변환기의 전체 구조를 나타내며 하단에는 각 부품의 종류와 값을 표시하였다. 오프라인 전원을 사용하므로 EMI 필터가 필요하며, 220Vac의 경우 정류회로

를 거쳐 310V가 플라이백 변환기의 입력전압으로 들어가게 된다. 설계를 위해 플라이백 변환기의 입력전압 V_i 를 직류전압 310V로 정하고 진행한다. 본 논문에서 사용하는 전류제어 기법은 인덕터나 혹은 스위치에 흐르는 전류를 감지저항으로 감지하여 제어정보로 이용하는 피크 전류 모드제어 기법을 사용한다. 따라서 on-time 동안 스위치 Q 를 거쳐 흐르는 전류 i_s 를 이용한다. i_s 는 감지저항 R_{sense} 를 통해 전압 $v_r(t)$ 로 바뀌게 되고 이 전압이 NCP1230 내부의 R_{com} 저항을 통해 PWM 회로로 입력되어 제어정보를 제공하게 된다. 그리고 C_2 , C_3 , R_3 , R_4 와 연산 증폭기는 전류모드제어 경우 일반적으로 사용하는 2극점 1영점의 보상기를 구성한다. 이때 연산증폭기는 출력전압 regulation을 위해서 개루프 이득이 커야 하므로 우수한 연산증폭기를 내장하고 있는 UC3825의 내부 연산증폭기를 사용 하였다. 그리고 정확한 해석을 위해서 트랜스포머의 자화인덕턴스(L_m), 출력 커패시터(C_{out})의 커패시턴스, $esr(r_c)$ 값들은 PSM1735 임피던스 분석기를 사용하여 정확한 값을 측정하였다. 그리고 한 가지 주목할 것은 NCP1230 내부에 존재하는 고정 저항들(R_{ramp} , R_s , R_1 , R_2)이다. 뒷장에 언급하겠으나, 제어기 설계시 추가적으로 내부저항으로 인한 소신호 모델을 고려해주어야 정확한 해석을 할 수 있다는 점을 유념할 필요가 있다. 끝으로 언급하지는 않았으나, 전원단의 설계는 플라이백 변환기의 동작원리에 따라서 이론적으로 분석하고 PSIM 시뮬레이터를 통해 확인한 결과를 바탕으로 트랜스포머, 스위치, 다이오드 등을 선정하였다.

2.2 제어기 설계와 해석

제어기를 설계하기 위해서는 첫 번째로 전류루프만 연결된 제어대 출력 전달함수에 관한 정보를 먼저 알아야 한다. 제어대 출력 전달함수가 정해지면 전류루프를 설계하고 그 다음 전압루프를 설계한다. 설계순서는 다음과 같다.

2.2.1 전류루프만 연결된 제어대 출력 전달함수

전류루프만 연결된 제어대 출력 전달함수 $G_{vci}(s) = \hat{v}_o(s) / \hat{v}_c(s)$ 로서 식 (1)과 같이 소신호 모델로부터 유도될 수 있다. K_{vc} 는 저주파수 이득이며, ω_p 는 소신호 모델로부터 유도된 저주파수이나 전류루프 설계시 꼭 알아야 하는 정보는 아니므로 언급하지 않는다. 이때 ω_{rhp} , ω_{esr} , ω_n 은 전압루프 설계시 필요한 정보로서 각각 식 (2), (3), (4)와 같으며 Q_p 는 damping ratio로서 식 (5)와 같이 표현된다.

$$G_{vci}(s) = \frac{\hat{v}_o(s)}{\hat{v}_c(s)} = K_{vc} \frac{\left(1 - \frac{s}{\omega_{rhp}}\right) \left(1 + \frac{s}{\omega_{esr}}\right)}{\left(1 + \frac{s}{\omega_p}\right) \left(1 + \frac{s}{Q_p \omega_n} + \frac{s^2}{\omega_n^2}\right)} \quad (1)$$

$$\omega_{rhp} \cong \frac{(1-D)^2}{D} \frac{R}{L_m/n^2} \quad (2) \quad \omega_{esr} = \frac{1}{r_c C} \quad (3) \quad \omega_n = \frac{\omega_s}{2} = \frac{2\pi f_s}{2} \quad (4)$$

$$Q_p = \frac{1}{\pi(m_c D' - 0.5)} \quad \text{with } m_c = 1 + \frac{S_c}{S_n} \quad (5)$$

수식(5)의 $D' = 1 - D$ 로서 D 는 duty ratio를 뜻하며 본 논문에선 0.25의 값을 가진다. 그리고 S_c 는 외부랩트전원의 기울기, S_n 은 $S_n = (V_s/L_m)R_s$ 로서 on-time 동안 감지된 전류의 기울기를 뜻한다. 그리고 R_s 는 current sense network gain 으로 표현된다.

2.2.2 전류루프의 설계

일반적으로 전류모드제어 변환기의 경우 $D > 0.5$ 인 경우 sub-harmonic oscillation이 발생하여 변환기가 불안정해질 수 있다. 그래서 변환기가 안정하게 동작하도록 하기 위해서 감지된 스위치 전류신호에 추가적으로 외부랩트전원의 신호를 추가하여 제어에 사용한다. 이렇게 하면 외부

램프전원의 기율기가 전류루프가 연결된 변환기의 제어대 출력 전달함수의 스위칭 주파수의 절반인 $f_s/2$ 에서 피킹(peaking)을 결정하여 변환기의 안정도에 영향을 끼치므로 외부램프전원의 기율기를 설계하는 것은 전류루프의 설계시에 중요하다.

전류루프 설계의 가장 최적화된 방법은 식 (1)의 분모에 있는 2차함수의 damping을 충분히 주는 것이다. 이렇게 하기 위해서 $0.5 < Q_p < 1.5$ 가 되게끔 설계한다. 그리고 설계시에 R_{sense} 에서 소모되는 ohmic loss를 최소화하고 NCP1230의 3번 단자에서 입력될 수 있는 전압이 최대 1V라는 것을 고려한다. 이제 식(5)와 $R_{com}, R_{sense}, R_{ramp}$ 를 고려하고 설계하면 그림 1에 표시된 것과 같이 정해진다. 이때 $Q_p=0.6, R_i=0.5, R_{sense}=0.67$, 유효한 외부램프전원은 0.6V, ohmic loss는 17mW가 되며 NCP1230의 3번 단자가 받아들일 수 있는 전압 범위(0.7V<1V)도 만족하게 된다. 이때 NCP1230은 2.3V의 외부램프전원을 내장하고 있어 R_{com} 저항을 조절하면 원하는 외부램프전원의 기율기를 얻을 수가 있다. R_i 설계시 한가지 주의 할것은 NCP1230 내외부저항 $R_{com}, R_{sense}, R_{ramp}$ 때문에 R_i 와 R_{sense} 의 값이 같지 않다는 것이다.

2.2.3 전압루프의 설계

전압루프의 설계는 식(1)에서 표현된 $G_{vci}(s) = \hat{v}_o(s)/\hat{v}_c(s)$ 전달함수의 영점과 극점에 관한 정보를 바탕으로 하여 2극점 1영점 보상기를 다음과 같은 순서에 따라서 진행한다.

- 전원단 ω_o 주파수의 0.5 ~ 0.8배 위치에 ω_{zc} 를 놓는다.

$$(\omega_o \approx (1-D)/\sqrt{(L_m/n^2)C_{out}})$$

- 식 (2), (3), (4)에서 주어진 $\omega_{esr}, \omega_{rhp}, \omega_s/2$ 중에서 가장 작은 값을 가지는 주파수에 ω_{pc} 를 놓는다.

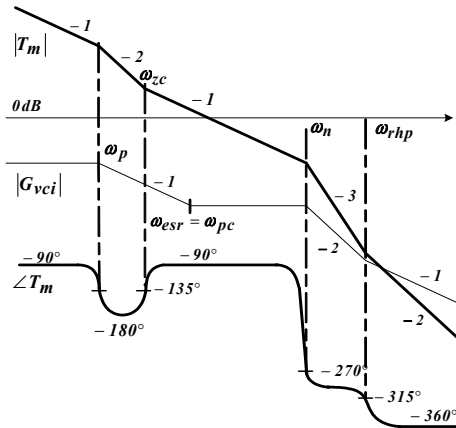
- 저주파수 이득 K_v 를 조절하여 페루프 성능과 상대 안정도를 적절히 조절 한다.

그리고 설계를 위해 케환단을 구성하는 $F_v(s) = \hat{v}_c(s)/\hat{v}_o(s)$ 전달함수에 대한 표현식을 유도하면 식 (6), (7)과 같으며, 이때 저주파수 이득 K_v 는 NCP1230의 내부저항 R_s, R_1, R_2 로 인한 효과를 같이 고려하여 표현한 것이다.

$$F_v(s) = \frac{K_v (1+s/\omega_{zc})}{s (1+s/\omega_{pc})} \quad (6)$$

$$K_v = \frac{R_2}{R_1+R_2} \frac{1}{R_3(C_2+C_3)}, \omega_{zc} = \frac{1}{R_4 C_2}, \omega_{pc} = \frac{1}{R_4 \frac{C_2 C_3}{C_2+C_3}} \quad (7)$$

설계는 $\omega_{zc} = 4642.7r/s, \omega_{esr} = \omega_{pc} = 26124.1r/s, K_v = 15.625$ 로 되었으며, 루프이득 $T_m(s) = G_{vci}(s)F_v(s)$ 로서 근사적인 보드선도를 그림 2에 나타내었다. 이때 '-1'표시는 -20dB/dec를 나타낸다.



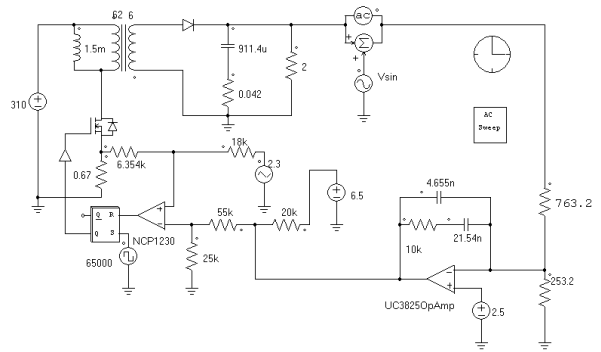
〈그림 2〉 루프이득의 보드선도

그림 2로부터 근사적으로 예상되는 f_c (crossover frequency)가 -90도인 대역에 걸쳐 있으므로 위상여유가 우수할 것이라고 판단할 수가 있다.

2.3 PSIM 모델

그림 3은 오프라인 전류모드 제어 플라이백 변환기의 PSIM 모델로서 루프이득에 대한 주파수 응답을 측정하기 위해 나타내었다. 이 모델은 PSIM 시간영역 모델에 'ac sweep' 기능을 추가한 것으로서 그림 1에서 나타낸 전체 구조와 거의 비슷하여 손쉽게 이용가능하다는 장점을 가진다. 이것은 'ac sweep' 기능의 추가여부에 따라서 시간영역 분석과 주파수 응답 분석이 가능하다는 것을 뜻한다.

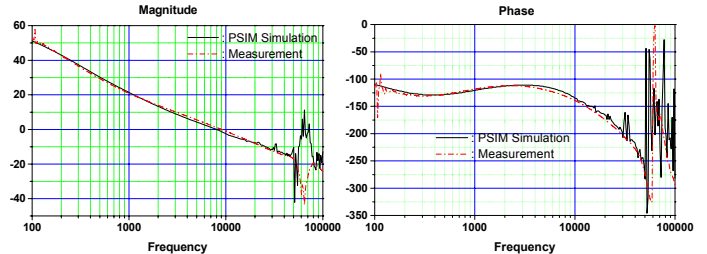
Non-isolated Flyback Converter with Current-Mode Control



〈그림 3〉 루프이득 측정을 위한 PSIM 모델

2.4 PSIM 모델의 검증

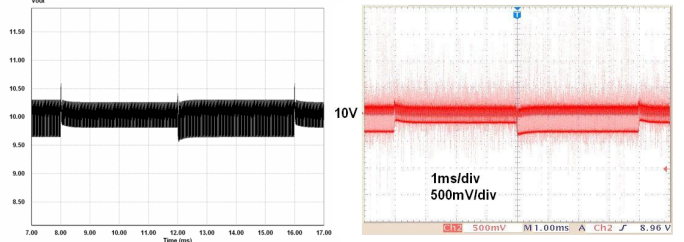
그림 4는 제시된 PSIM 모델을 이용하여 루프이득을 시뮬레이션 한 것과 실제 제작된 변환기의 실험 자료로서 둘의 결과가 같다는 것을 볼 수 있다. 실험자료의 120Hz대역에서 나타나는 잡음은 오프라인 전원을 사용하기 때문이며, 스위칭 주파수의 절반인 37.5kHz에서 나타나는 잡음은 전류모드 제어의 샘플링 효과로 인하여 나타나는 현상이다. PSIM 시뮬레이션 결과는 이러한 실제 측정시에 나올 수 있는 샘플링 효과를 그대로 반영하고 있음을 알 수가 있다.



〈그림 4〉 PSIM 시뮬레이션과 측정결과의 루프이득 비교

그림 4로부터 f_c 와 위상여유를 분석하면 다음과 같다. f_c 의 경우 PSIM 시뮬레이션은 8kHz이고 실험자료는 8.9kHz에 위치한다. 위상여유는 PSIM 시뮬레이션이 55도이고 실험자료는 약50도를 가진다. 이를 통해서 페루프 성능이 우수할 것이라 예측 할 수가 있다.

그림 5는 출력전압의 계단부하응답을 나타낸 것이다. 제시된 PSIM 시간영역 모델을 변형하여 부하저항을 2Ω에서 1.111Ω으로 4ms마다 바꾸어 가며 시뮬레이션 한 것과 전자부하를 이용하여 5A에서 9A로 4A의 변화를 4ms마다 주어 실험한 결과의 비교를 1ms/div, 500mV/div으로 나타내었다.



〈그림 5〉 PSIM 시뮬레이션과 측정결과의 계단부하응답 비교

출력전압의 계단부하응답은 변환기의 출력저항과 관계가 있어서 출력 저항의 전달함수의 극점들 중에서 ω_{zc} 가 전체 변환기의 시간응답속도를 결정짓는 우세근이 된다. 출력전압 계단부하응답에서 ω_{zc} 에 의해 결정되는 이론적인 정착시간은 $3/\omega_{zc}$ 로서 0.65ms가 되어 PSIM 시뮬레이션, 실험자료의 정착시간과 일치한다. 전체적으로 둘의 결과가 동일하며, 루프이득 분석시 예측한 것과 같이 우수한 페루프 성능을 가진다.

3. 결 론

제시된 PSIM 시간영역 모델을 이용하여 변환기의 시간영역응답, 주파수 응답, 계단부하응답을 해석할 수가 있었으며, 해석결과 높은 정확성과 사용의 용이성을 가진다는 것을 실험결과와 비교하여 확인할 수 있었다.

“본 논문은 2007년도 경북대학교 초일류 모바일 디스플레이산업 인력양성사업에 의하여 지원되었음.”

참고 문헌

- [1] "NCP1230 Literature Pack", ON Semiconductor, 2001.
- [2] R. B. Ridley, "A new continuous-time model for current-mode control", IEEE Trans. Power Electronics, vol.6, pp. 271-280, Apr. 1991.