

## 플라즈마 디스플레이 패널의 표시방전 휘도특성

이영수, 이중현, 이정섭, 이규성, 염정덕  
 숭실대학교 공과대학 전기공학부

### Luminance Characteristics of Sustain Discharge for the Plasma Display Panels

Youngsu Lee, Joonghun Lee, Jeongseop Lee, Kyuseong Lee, Jeongduk Ryeom  
 Dep. of Electrical Engineering, Soongsil University

**Abstract** - 본 연구에서는 sustain 펄스의 개수와 폭의 변화에 따른 sustain 방전의 휘도특성을 측정하였다. 실험을 위하여 PDP 구동실험장치에 사용하는 디지털 시스템과 고전압 펄스 driver 회로부를 개발하였다. 실험결과, 1TV-field 동안 인가되는 sustain 펄스의 개수가 증가할수록 휘도는 완만한 포화곡선을 나타내며 증가하였고 펄스의 폭이 좁아질수록 휘도가 증가하였다. 그리고 펄스폭에 대한 휘도의 증가 정도는 펄스의 개수가 증가할수록 컸다.

각 펄스의 전압은 DC 파워서플라이에서 조절한다. 본 연구에서는 설계된 구동펄스에 따라 X, Y 전극에 연결하는 driver 회로를 개발하였으며 FPGA에 스위칭 타이밍 펄스를 프로그래밍하는 디지털 시스템을 개발하였다. 광출력은 Hamamatsu Photonics사의 광센서 및 증폭기 C6386을 사용하고 출력 파형을 오실로스코프로 측정하였으며 휘도는 Konica Minolta사의 CHROMA METER CS-200을 사용하여 측정하였다.

#### 1. 서 론

최근에 들어서 수평 주사선수 1080라인을 가지는 full high density television (FHD) TV에 대한 수요가 급증하고 있는 가운데, 평판 디스플레이의 선두주자 격인 liquid crystal display (LCD)는 FHD의 고화질을 앞세워 대화면에서 plasma display panel (PDP)의 아성을 여지없이 무너뜨려가고 있다. 현재 PDP의 경우, 제조공정 측면에서는 FHD PDP를 제조할 수 있는 기술들이 속속들이 개발되고 있으나 구동기술 측면에서는 아직 완전한 FHD 품질을 만족시키지 못하고 있다. 이는 대화면 평판 TV 시장에서 PDP가 LCD 대비 열세가 되는 중요한 원인인 동시에 PDP의 생존에도 커다란 영향을 미치고 있다.

PDP는 원리적으로 화상정보가 표시될 화소를 선택하는 address 기간과 표시발광을 유지시키는 sustain 기간이 독립적으로 존재하므로 화질 향상, 해상도 증가등의 원인에 의해 address 기간이 증가하면 상대적으로 sustain 기간이 감소하여 밝기가 저하된다. 일반적인 PDP에서는 PDP의 화소에 벽전하를 축적시켜 화상정보를 기억시키는 address 기간과 벽전하가 축적된 화소만 표시방전을 유지시키는 sustain 기간으로 나누어져 있다.

#### 2. 본 론

##### 2.1 종래 구동기술의 문제점

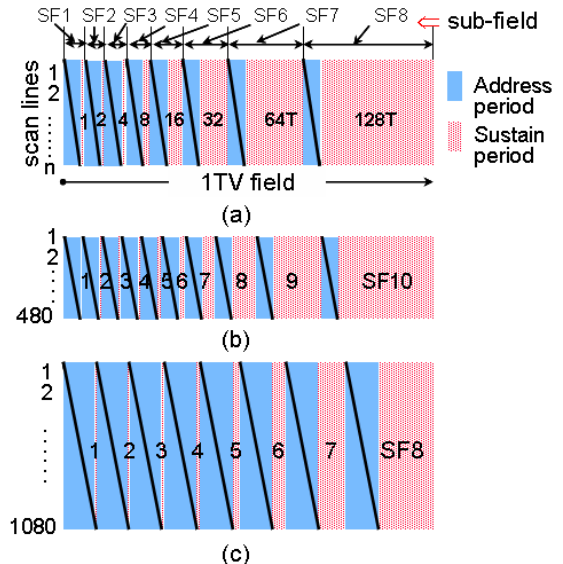
그림 1의 (a)는 종래 구동기술인 address-display separated (ADS) 구동기술의 1 TV-field 타이밍도이다.[1] PDP는 화상의 밝기를 각 bit로 나누어 표시하는 디지털 구동을 하고 이 각 bit에 대응되는 밝기를 시간 순차적으로 표시하여 계조를 표현하는 시분할 계조구현 방식을 사용한다. 그림에서 보면 1 TV-field는 각 bit에 대응하는 밝기를 가지는 sub-field들의 조합으로 구성되어 있고, 각 sub-field의 구동 타이밍은 PDP의 화소에 벽전하를 축적시켜 화상정보를 기억시키는 address 기간과 벽전하가 축적된 화소만 표시방전을 유지시키는 sustain 기간으로 나누어져 있다.

종래의 구동 기술에서 그림 1의 (b)와 같이 표시하고자하는 계조수가 증가하여 sub-field의 개수가 증가하거나 (c)와 같이 고해상도 구현을 위해 수평 주사선수가 증가하면 address에 필요한 시간이 증가하므로 상대적으로 sustain 기간이 감소한다. 이 sustain 기간의 감소는 휘도의 감소를 가져오므로 종래 구동기술에서 표시할 수 있는 계조수와 수평 주사선수에는 한계가 있다.

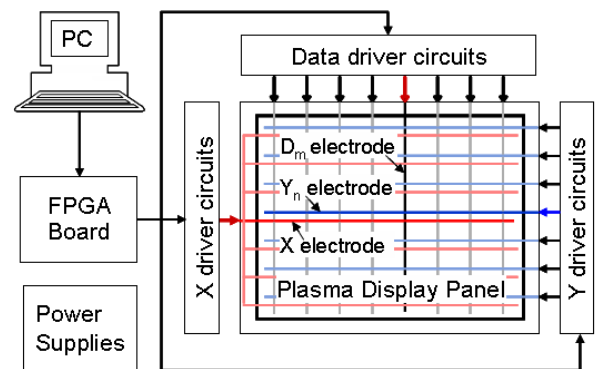
이러한 문제점을 극복하기 위하여 sustain 펄스의 주파수를 가변하거나, address 펄스의 폭을 좁혀 고속구동을 하거나, interlace 주사를 하여 유효 수평주사선수를 줄이는 기술 등이 연구되고 있다.[2][3][4]

##### 2.2 PDP 구동실험장치

그림 2는 본 연구에 사용한 PDP 구동실험장치의 구성도이다. 실험용 PDP는 상용화되어 있는 3전극 면방전 AC구동형 PDP[5]와 동일한 구조로 되어 있다. PDP의 각 전극에는 여러개의 전력용 FET 스위칭장치로 구성된 고전압 펄스 발생회로가 연결되어 있다. 이 고전압 드라이버 회로의 펄스 타이밍은 FPGA 회로에 설계된 디지털 논리회로로 제어하며



<그림 1> 종래 기술의 문제점

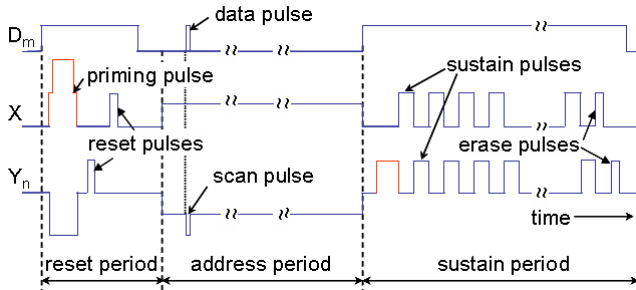


<그림 2> PDP 구동실험장치의 구성도

##### 2.3 실험 방법

그림은 실험에 사용된 구동 펄스의 타이밍도이다. 실험에 사용된 구동 방식은 ADS 구동방식을 수정하여 사용하였으며 X와 Y 전극에 priming 전압을 인가하여 priming 방전을 일으킨 후 address 기간 없이 sustain 펄스를 인가하여 sustain 방전만을 유지시켜 그 휘도를 측정하였다. sustain 펄스의 주기는 12μs이며 이때 1 TV-field동안에 인가되는 sustain 펄스의 펄스 개수를 100개부터 1200개까지 100개 단위로 증가시

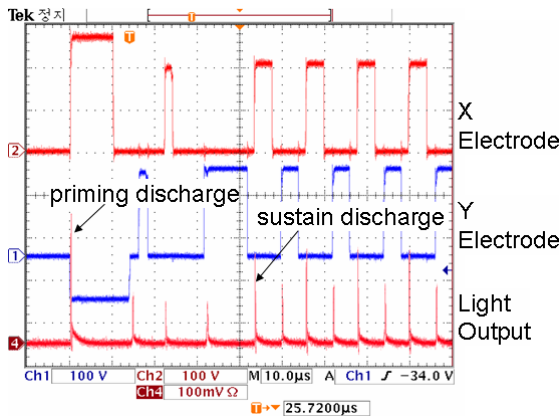
키면서 휘도를 측정하였다. 또한 동시에 sustain 펄스의 폭을 0.5 $\mu$ s부터 5.5 $\mu$ s까지 0.5 $\mu$ s 간격으로 증가시키면서 그때의 sustain 방전의 휘도를 측정하였다.



<그림 3> 실험에 사용된 PDP 구동 타이밍도

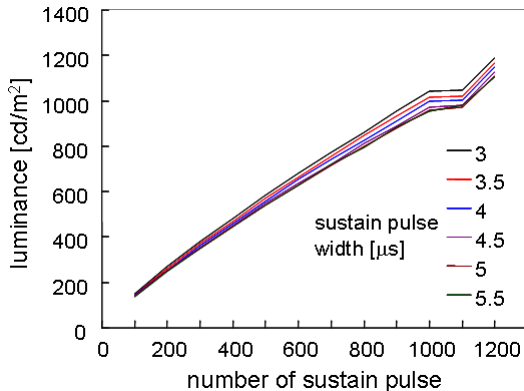
**2.4 실험 결과 및 검토**

그림 4는 실제로 패널로부터 측정된 방전의 광출력이다. 그림에서 priming 방전이 일어나고 난후 과잉 축적된 벽전하들에 의한 자기소거 방전이 일어나고 있는 것을 알 수 있다. 이후 한번의 방전으로 벽전하가 다시 축적되고 이 벽전하로 인해 sustain 방전이 일어나고 유지된다. 그림에서 첫 번째 sustain 펄스는 폭을 10 $\mu$ s로 넓혔는데 이는 충분히 벽전하가 축적되어 sustain 방전이 안정적으로 지속되게 하기 위한 것이다. 또한 그림에서 X, Y 전극의 sustain 방전 광출력이 비대칭인 것은 패널의 X, Y 전극이 구조가 다른데 기인한 것이다.



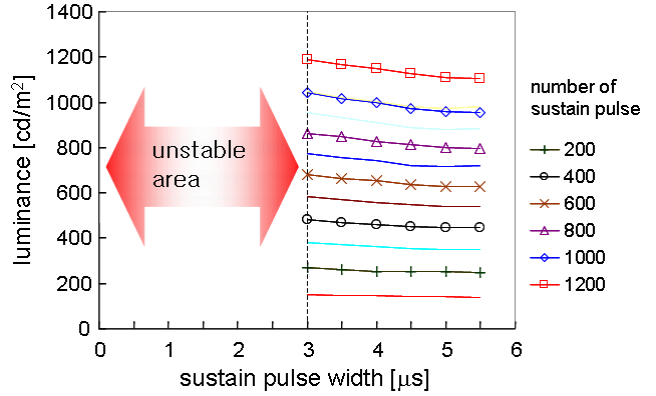
<그림 4> 측정된 광출력 파형

그림 5는 1 TV-field 동안의 sustain 펄스 수를 변화시키면서 그때의 휘도를 측정한 것이다. sustain 방전에서 휘도는 펄스의 개수가 증가함에 따라 거의 선형적으로 증가하나 아주 완만하게 포화특성을 보인다. 그러므로 실험결과로부터 sustain 펄스의 개수와 휘도가 비례한다고 할 수 있다. 여기서 펄스의 개수가 1100개일 때의 휘도가 그 밖의 펄스 개수일 때의 휘도에 비해 차이가 있는데 이 부분은 재실험을 통하여 재검증할 필요가 있다.



<그림 5> sustain 펄스의 개수와 휘도와의 관계

그림 6은 sustain 펄스의 폭을 변화시키면서 그때의 휘도를 측정한 것이다. 그림에서 보인 것과 같이 sustain 펄스의 폭이 3 $\mu$ s 이하에서는 방전이 불안정하여 동일한 방전전압으로 안정된 sustain 방전을 유지시키기 어려웠다. 그러므로 동일한 전압조건에서 sustain 방전이 안정되는 3 $\mu$ s 이상의 펄스폭에 대해서만 휘도를 측정하였다. 측정결과에서 보면 휘도는 펄스의 폭이 좁아질수록 증가하고 그 증가폭은 인가되는 펄스의 개수가 많을수록 커졌다. 이는 펄스의 폭이 좁아질수록 sustain 펄스의 주파수 성분이 고주파가 되어 방전전류 증가에 도움이 되는 것으로 추론되나 이 부분은 향후 좀 더 세밀하게 측정하여 평가될 필요가 있다.



<그림 6> sustain 펄스의 폭과 휘도와의 관계

**3. 결 론**

본 연구는 수평 주사선수 1080개를 갖는 FHD PDP의 휘도저하 문제를 해결하기 위한 대책 중의 하나인 가변 sustain 구동기술에 대한 기본 자료를 얻기 위한 것으로, sustain 펄스의 개수와 펄스폭의 변화에 따른 휘도특성을 측정된 것이다. 실험에서 PDP 구동실험장치를 사용하기 위하여 본 연구에서는 설계한 구동 펄스 타이밍에 맞는 디지털 시스템을 개발하였고, 각 전극에 인가하는 고전압 펄스의 driver 회로부를 개발하였다. sustain 펄스 조건과 휘도특성의 관계를 측정결과, 1TV-field 동안 인가되는 sustain 펄스의 개수가 증가할수록 휘도는 완만한 포화곡선을 나타내며 증가하였고 펄스의 폭이 좁아질수록 휘도가 증가하였다. 그리고 펄스폭에 대한 휘도의 증가 정도는 펄스의 개수가 증가할수록 커졌다. 이러한 부분은 향후 좀 더 자세히 실험하여 그 원인을 분석할 필요가 있다.

**[참 고 문 헌]**

[1] S.Kanagu, et al., "A 31-in.-Diagonal Full-Color Surface-Discharge ac Plasma Display Panel", SID 92 DIGEST, pp.713-716, 1992.  
 [2] M.Takeuchi, et al., "The Peak Luminance Enhancement Technology with Maintaining Stable Driving", IDW'02, pp.745-748, 2002.  
 [3] E.Heo, et al., "Technology for the World Largest 80-in. Full-HD PDP", IDW'04, pp.905-908, 2004.  
 [4] M.Shibata, et al., "High-Luminance 42-in. Full High-Definition PDP", SID 06 DIGEST, pp.159-162, 2006.  
 [5] Y.Sano, et al., "A Full-Color Surface-Discharge ac Plasma TV Display", SID 91 DIGEST, pp.728-731, 1991.