

HIL 시뮬레이터의 개발

정승환*, 최익*, 송중호**

* 광운대학교 정보제어공학과, ** 서울산업대 전기공학과

Development of a HIL Simulator

Seung-Hwan Jung*, Ick Choy*, Joong-Ho Song**

* Kwangwoon University, ** Seoul National University of Technology

Abstract - 본 논문에서는 대체에너지 발전시스템이 포함되는 복합발전시스템의 구성 및 운전 특성 등을 분석하고 종합적인 엔지니어링 기술 확보에 필요한 Hardware-in-the-loop(HIL) Simulator의 구조를 제시하며 이를 효율적으로 제어할 수 있는 운영 소프트웨어를 개발하였다. 개발된 HIL Simulator는 복합발전 시스템을 구성하는 서브시스템의 제어를 설계하는데 유용하게 사용할 수 있다.

1. 서 론

현재, 우리 일상생활에 필요한 에너지를 공급하며, 산업의 원료로 사용되는 현대 산업사회의 필수불가결한 존재가 바로 석유이다. OECD에 의하면 세계 화석에너지 의존도는 1971년의 97.2%에서 1992년 94%, 2010년에도 90% 상회할 것으로 예상된다. 이는 연료대체, 기술개발, 에너지절약 구체화가 미흡하며 고갈성 화석 에너지자원 의존도가 지속되었기 때문이다.

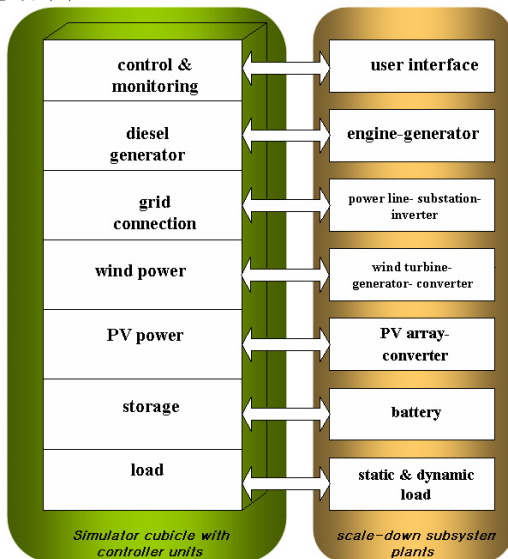
근래에 들어 태양광발전, 풍력발전 등 대체에너지 발전에 대한 지속적인 연구가 진행되고 있고 실제 계통에 연계되어 운전하는 실증연구도 꾸준히 진행되고 있으며 향후 더욱 확대될 예정이다.

이러한 복합발전시스템을 구성하는 서브시스템, 예를 들어 태양광발전 시스템을 개발하는 경우 단독운전이 아니라 복합시스템의 한 구성원으로 운전하는 경우 복합발전시스템을 구성하는 다른 서브시스템, 예를 들어 디젤발전시스템, 풍력발전 시스템의 동작조건에 따른 여러 가지 경우에 대하여 안정된 제어알고리즘의 개발이 필수적이다. 그러나 실제 개발 단계에서는 복합발전시스템의 여러 동작조건에 대한 실험이 불가능하기 때문에 상당한 제약이 따른다.

본 논문에서는 복합발전시스템을 모델링하여 소프트웨어적으로 처리하고, 개발하고자 하는 서브시스템제어기의 제어알고리즘을 모의 실험할 수 있는 HIL Simulator의 구조를 제안하고 운영시스템의 구성에 대하여 기술하였다.

2. HIL 시뮬레이터의 구성

<그림1>은 본 연구에서 구성하고자 하는 복합발전시스템의 구성 예를 보인 것이다.



<그림 1> 복합발전 시스템의 구성

<그림2>는 HIL Simulator의 기능적인 구조를 보인 것으로 1대의 Host PC와 각 서브시스템을 모의하는 다수의 제어기 보드로 구성된다. Host PC에서 실행되는 시뮬레이터 프로그램은 전체 시뮬레이터에서 가장 중추적인 역할을 하고 있으며, 크게 3가지 기능을 가진다.

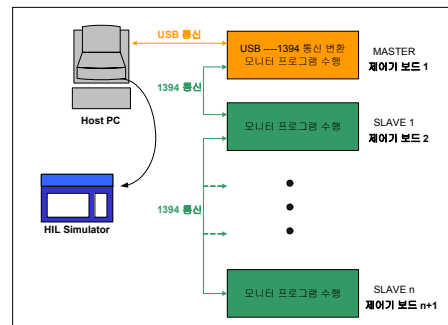
첫 번째로 시스템 구성 기능을 가진다. 이는 사용자에게 GUI 환경의 인터페이스를 제공하며 시뮬레이션하고자 하는 복합발전시스템을 구성할 수 있다. 여기서 시스템 구성이란 서브시스템 제어기 보드의 개수와 통신ID 및 각종 시뮬레이션 정보를 수집하고 구성하는 것을 말한다.

두 번째로 다운로드 기능이 있다. 제어기 보드에서 수행할 서브시스템의 모델과 제어알고리즘 프로그램의 실행파일(COFF 포맷)을 분석하고, 데이터를 직접 제어기 보드로 다운로드 할 수 있다.

세 번째로 시뮬레이션 제어 기능을 가진다. 모델연산 프로그램을 수행하는 제어기 보드들을 시간에 따라 제어하며, 제어기 보드들 간의 입출력을 중재한다. 받아들이는 데이터를 파일로 저장하며, 이 데이터들을 사용자에게 텍스트 및 그래픽으로 표시해 준다.

제어기 보드는 Host PC와 통신할 수 있는 모니터 프로그램을 수행하며, 시뮬레이터의 지시에 따라 동작하게 된다. 각각의 제어기 보드에는 하나의 모델연산 프로그램을 다운로드하고, 연산할 수 있으며, 연산 결과 값을 Host PC로 전송하게 된다. MASTER 제어기 보드는 추가적으로 USB/1394 프로토콜 변환 프로그램이 추가되어 있다. 제어기 보드들은 1394통신으로 연결되어 있으며, Host PC와 USB통신으로 직접 연결되어 있는 MASTER 제어기 보드가 있다. HIL 시뮬레이터를 구성할 수 있는 제어기 보드의 최대 개수는 총 7개이며, <그림2>과 같이 MASTER 제어기 보드 1개와 다수의 SLAVE 제어기 보드로 구성된다.

<그림3>은 본 연구에서 개발된 HIL Simulator의 사진을 보인 것이다.



<그림 2> HIL 시뮬레이터의 구성도

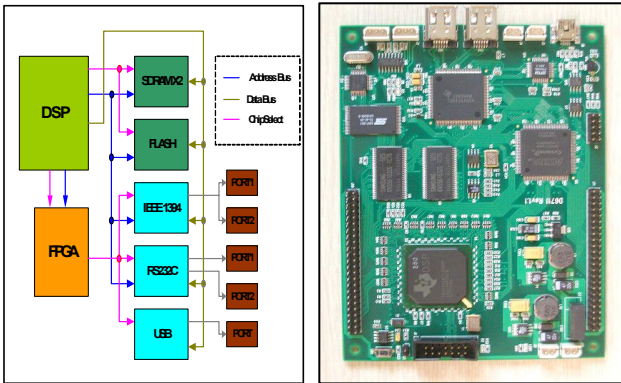


<그림 3> HIL Simulator 사진

3. 제어기 보드의 개발

3.1 제어기 보드의 설계

프로세서로 고속 연산처리 능력을 갖춘 TI사의 TMS320C6711를 사용하였다. 외부 메모리로는 FLASH(Nor형 SST39VF1601) 1개와 SDRAM(K4S561632E) 2개를 가지고 있다. FLASH는 외부 ROM boot를 위하여 사용되었으며, SDRAM은 각 32MB씩 총 64MB의 메모리를 제공하게 되는데, 서브시스템의 모델을 저장할 때, 프로세서의 내부 RAM용량을 초과할 경우를 대비한 것이다. 제어기 보드의 통신으로는 IEEE1394a, USB2.0 그리고 RS232C가 있다. 통신 속도 400Mbps의 IEEE1394a는 제어기 보드간의 통신, 200Mbps의 USB 2.0은 Host PC와의 통신을 담당하게 된다. 또 RS232C는 디버깅 및 별도의 목적을 위해 설계되었다. FPGA(EPIC6T44C8)는 제어기 보드의 주소 디코딩을 위한 것이다. 다음 <그림4>는 제어기 보드의 주요 구성도와 실제 조립한 모습이다.



<그림 4> 제어기 보드의 주요 구성도와 실제 사진

3.2 제어기 보드의 규격

- CPU : DSP (TMS320C6711D-250MHz)
- FPGA : TSB43AA82A(iSphynx II)
- Memory
 - > Flash Memory : 2 MByte (SST39VF1601)
 - > SDRAM : 64 MByte (2xK4S561632E)
- Power Supervisor (TLC7733)
- Communication
 - > IEEE1394 : 2 Physical Port (TSB43AA82A)
 - > RS232C : 2 Port (TL16C752B)
 - > USB : USB2.0 1 port (FT245BL)
- 보드 connector
 - > 전원 : 2 port
 - > JTAG Interface : 1port
 - > IEEE1394 : 2port
 - > USB : 1port
 - > FPGA program : 1 port
 - > RS232C : 2port
 - > IEEE1394 Bus Power : 2 port
- 확장 Connector
 - > 2 x 48 pin connector
- 전원부
 - > 입력범위 : 6-24 V
 - > 출력종류 : 3.3V/1A, 1.4V/1A, 1.5V/0.5A, 5V/0.1A

4. Host PC의 프로그램 개발

Host PC의 프로그램은 Visual C++환경의 MFC(Microsoft foundation Class)로 개발하였다. 프로그램은 GUI 환경의 사용자 인터페이스를 지원하는 것을 기본으로 하였으며, 크게 2부분으로 나누어서 프로그램을 작성하였다. 분류된 2부분은 .coff 포맷을 분석하는 프로그램과 시뮬레이션을 제어하는 프로그램이다.

4.1 .coff 파일 분석

.coff 파일을 분석하는 것은 CCS의 JTAG 및 별도의 장치없이 제어기 보드에 프로그램을 다운로드하고, 동작시키기 위함이다. COFF란 Common Object File Format의 약자이며, DSP의 컴파일러인 CCS(Code Composer Studio)에서 작성한 프로그램을 어셈블러나 링커를 통해 빌드

되어 나온 실행파일 포맷으로, 확장자는 .coff가 된다.

.coff 파일은 프로그램에서 작성한 코드와 데이터들을 블록화하여 섹션(section)으로 구분한다. 중요한 섹션들로서 .text, .data, .cinit영역이 있다. .text 영역은 프로그램의 코드가 저장되어 있고, .data 영역은 초기화된 데이터가 저장되어 있다. 그리고 .cinit 영역은 초기화된 데이터의 초기 값을 저장한다.

이렇게 분석한 결과를 토대로 실행 가능한 섹션들과 사용한 함수들의 포인터, 사용한 변수들의 초기값 및 포인터를 재정렬하여, 제어기보드에 다운로드 한다.

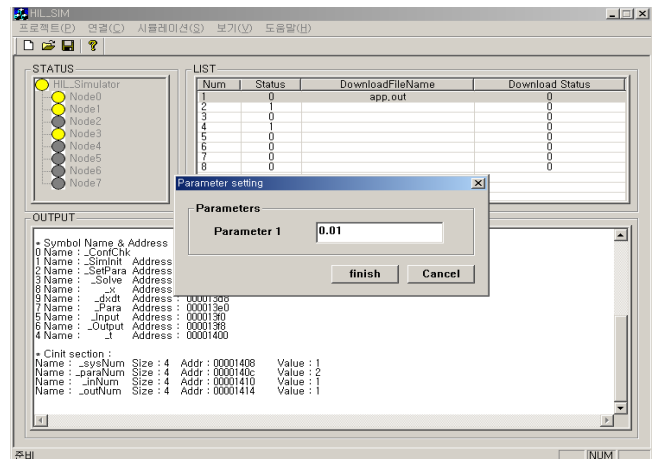
4.2 시뮬레이션 제어

제어기 보드에 다운로드한 프로그램은 서브시스템의 모델연산 프로그램으로서 시스템을 통합구성 하기위해서는 별도의 과정을 필요로 한다. 서브시스템 간에 입출력관계를 설정해야 하며, 설정을 위해서는 접속된 제어기 보드의 수와 어떤 서브시스템의 모델연산프로그램이 다운로드가 되었는지를 알 수 있어야 한다. 또한 서브시스템 파라미터를 입력할 수 있어야 한다. 서브시스템 파라미터란 서브시스템의 종류마다 정의되어 있는 정보로서 구성기의 종류와 기기별 전기적/기계적 규격, 입출력신호의 정보 등이다.

각 서브시스템의 제어기보드에서 수행되는 프로그램은 각각 모델연산 프로그램의 계산량에 따라 수행시간이 다르고, 제어주기나 주어진 조건에 의해 동작이 되어 동작할 필요가 있다. 시뮬레이션을 시작/정지시키는 기능과 제어주기 등 시뮬레이션의 조건을 결정하는 시뮬레이션 파라미터를 입력하는 기능이 있어야 한다.

시뮬레이터는 이를 입력받아 제어주기의 시작을 제어기보드에 하달하고, 서브시스템의 동작을 제어한다. 또한 서브시스템의 연산결과, 오류 및 경고등의 정보를 수집하여 파일로 저장한다.

다음 <그림 5>은 시뮬레이터 프로그램을 실행하는 모습을 캡처한 그림이다.



<그림 5> 시뮬레이터 프로그램

5. 결 론

본 논문에서는 복합발전시스템을 구성하는 서브시스템을 개발하고 엔지니어링 시험에 유용하게 사용할 수 있는 HIL Simulator를 제안하였다. 제안된 시스템은 각 서브시스템의 모델 및 제어알고리즘을 라이브러리로 탑재하고 있으며 복합발전 분야의 교육용으로 유용하게 사용할 수 있다. 향후 각 서브시스템의 모델 및 제어알고리즘에 대한 라이브러리 업그레이드와 실용화를 위한 추가연구가 필요할 것이다.

[참 고 문 헌]

[1] S. Abourida, et al, "Real-Time PC-Based Simulator of Electric Systems and Drives," Proc. of APEC'2002, pp433-438, 2002.
 [2] TI, SPRS088L, "TMS320C6711, TMS320C6711D FLOATING-POINT DIGITAL SIGNAL PROCESS"
 [3] TI SGLS221, "TSB43AA82A-EP(iSphynx2) Data Manual", 2003
 [4] TI SPRU186P "TMS320C6000 Assembly Language Tolls v6.0 Beta User's Guide", Appendix A, 2006