

HgTe 나노입자를 이용한 무기물 플렉시블 박막 트랜지스터

장재원, 조경아, 김상식
전기전자전파공학부, 나노과학연구소, 고려대학교

Inorganic Flexible Thin Film Transistor with HgTe Nanocrystals

Jaewon Jang, Kyoungah Cho, and Sangsig Kim*

Department of Electrical Engineering and Institute for Nano Science, Korea University, Seoul 136-701, Korea

Abstract Poly-ether-sulphone (PES) 기판위에 열처리 공정을 거친 HgTe 나노입자를 이용하여 플렉시블 투명 박막 트랜지스터를 제작하였다. 활성층으로 사용된 HgTe 나노입자층은 UV/ozone 처리로 친수성화 된 PES 기판위에 스펀코팅으로 형성되었다. 제작된 박막 트랜지스터는 전형적인 p형 트랜지스터 특성을 보여주었으며, PES 기판에 스트레인을 가하지 않은 상태에서는 164의 전류점별비와 1.6 cm²/Vs의 전하 이동도가 계산되었고, PES 기판에 2.0%의 스트레인을 인가하였을 때에는 266의 전류점별비와 1.0 cm²/Vs의 전하 이동도가 계산되었다.

1. 서 론

플라스틱 전자 소자는 소자의 굽힘 특성과 대면적 공정의 가능성으로 인해서 대면적 플렉시블 디스플레이, E-paper, 스마트 카드, RFID tags 로 주목을 받고 있다[1]. 현재까지 플렉시블 전자 소자는 폴리실리콘 또는 유기물을 중심으로 연구되어 왔다[2]. 저온의 폴리실리콘을 사용한 플렉시블 전자소자 복잡한 공정과 고가의 공정 비용으로 실용화단계를 위해서 해결해야할 문제가 남아있다. 반면, 유기물을 사용한 플렉시블 전자소자의 경우 대면적 공정이 가능할 뿐만 아니라, 저온공정 및 저가의 공정비용으로 플렉시블 전자소자에 주된 물질로 응용되어져 왔다[3]. 그럼에도 불구하고, 유기물의 경우 낮은 전하이동도와, 열적, 화학적 불안정성으로 인하여 시간이 지남에 따라서 소자의 성능이 저하되는 문제점이 있다[4]. 최근에 용액상태의 공정이 가능한 CdSe[5], PbSe[6] 또는 SnS_{2-x}Sex[7] 를 이용한 물질들이 앞서 언급한 폴리실리콘과 유기물의 단점을 극복할 수 있는 물질로 주목을 받고 있다. 이러한 용액상태의 무기물 나노입자를 활성층으로 사용한 박막 트랜지스터는 전하이동도나 전류점별비 등에 대해서 기존의 유기물, 폴리 실리콘을 활성층으로 사용한 플렉시블 박막 트랜지스터와 비교될 만한 우수한 특성을 보여주고 있다. 현재까지 보고된 용액상태의 나노입자를 이용한 박막 트랜지스터 공정은 소자의 전기적 특성을 증가시키기 위해 플라스틱 기판의 변형온도 이상의 열처리 과정이 요구되어지기 때문에 플라스틱 기판의 플렉시블 박막 트랜지스터를 제작하기 위해서는 플라스틱 기판의 변형 온도보다 낮은 온도에서 열처리 공정이 가능한 활성층 물질이 필수적이다. 본 연구에서는 녹는점이 200 °C 이하인 HgTe 나노 입자를 활성층으로 이용하여 플렉시블 박막 트랜지스터를 제작하였다. 또한 제작된 플렉시블 투명 박막 트랜지스터의 특성을 기판에 대한 스트레인에 따라서 측정하였다.

2. 본 론

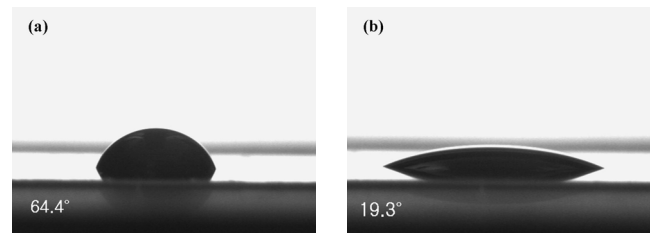
2.1 실험

콜로이달 방법을 이용하여 HgTe 나노입자를 합성하였으며[8], 합성된 HgTe 나노입자 파우더를 증류수에 재분산하였다. 스펀코팅을 통하여 HgTe 박막을 형성하기 전에, PES 기판을 UV/ozone 처리를 하였다. UV/ozone 처리를 한 PES 기판의 표면의 친수성 특성은 접촉각 (KRUSS GmbH, DSA 100 Tensiometer) 측정을 통하여 확인하였다. 스펀코팅을 통하여 형성된 HgTe 나노입자층은 150 °C 에서 90분 동안 열처리를 하였다. 채널 높이와 길이가 각각 300 μm, 10 μm (W/L=30) 인 드레인-소스 전극을 포토리소그래피 공정과 열증착법을 통하여 형성시킨후, 절연물질 층으로는 atomic layer deposition 공정을 이용하여 60 nm 두께의 Al₂O₃ 층을 형성시켰다. 게이트 전극은

Al₂O₃ 층위에 포토리소그래피 공정과 열증착법을 이용하여 형성시켰다. 제작된 플렉시블 박막 트랜지스터의 전기적 특성은 상온에서 Agilent 4255C semiconductor parameter analyzer 와 four probe station 으로 측정되었다.

2.2 결과 및 토의

그림 1은 PES 기판과 UV/ozone 으로 표면 처리한 PES 기판 위에 HgTe 수용액의 표면 접촉각을 측정한 결과로, PES 기판과 UV/ozone 표면 처리한 PES 기판과 수용액 사이의 표면 접촉각은 각각 64.4° 과 19.3° 으로 측정되었다. UV/ozone 표면 처리한 PES 기판의 낮은 접촉각 값은 PES 기판의 표면이 친수성화 되었음을 보여주고 있다.

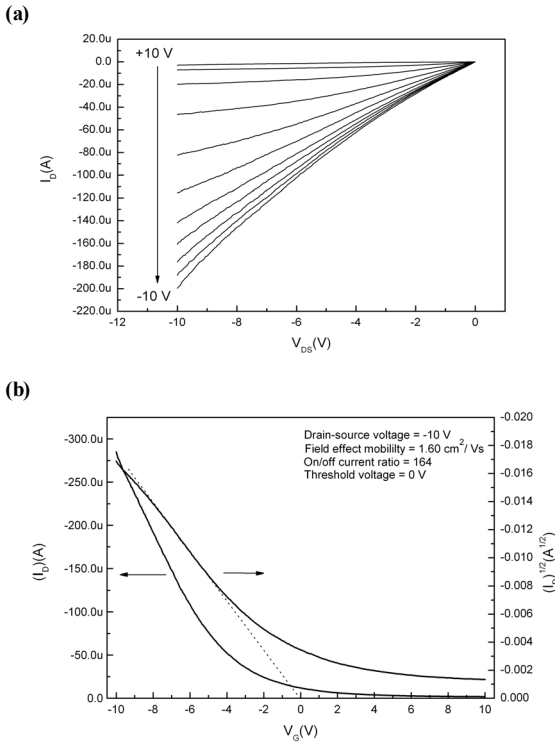


〈그림 1〉 PES 기판(a) 및 UV/ozone 표면 처리한 PES 기판 (b) 과 HgTe 수용액사이의 표면 접촉각

그림 2(a) 은 제작된 TFT의 게이트 전압(V_G)이 +10 V 에서 -10 V 까지 1V 씩 감소함에 따른, 드레인-소스 전압(V_{DS})에 대한 드레인 전류(I_D) 값을 보여주고 있다. I_D가 음의 게이트 전압이 인가됨에 따라서 증가함을 보여주어, 제작된 TFT가 전형적인 p 타입의 소자라는 것을 알 수 있다. 제작된 소자의 전류 점별비는 164 이었으며, 전류 포화 영역에서의 전하이동도 및 문턱 전압 값은 그림 2(b)에서, 게이트 전압에 대한 I_D^{1/2} 값을 공식 (1) 을 이용하여 구하였으며, 그 값은 각각 1.6 cm²/Vs 와 0 V 이었다.

$$I_D = \frac{WC\mu}{2L}(V_G - V_T)^2 \quad (1)$$

여기서, W 및 L 값은 각각 채널 높이와 길이이며, μ 는 전하이동도, C는 단위면적 게이트 절연층의 캐패시턴스 값이다. 그리고 V_G 와 V_T 각각 게이트 전압과 문턱전압 값이다.

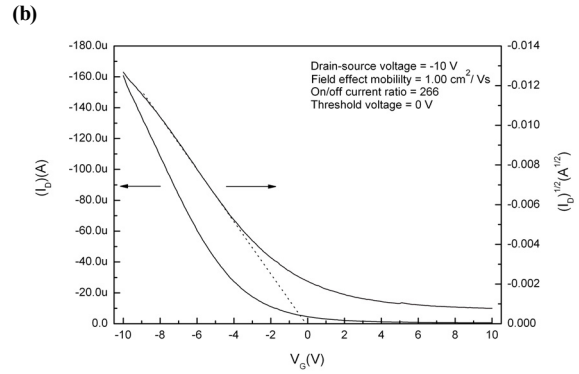
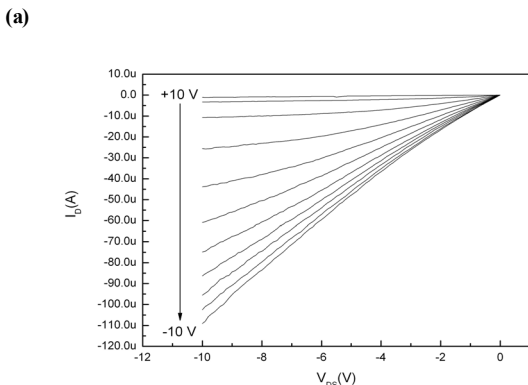


〈그림 2〉 스트레인이 인가되지 않은 상태의 플렉시블 TFT의 전기적 특성 (a) I_D - V_{DS} , (b) $(I_D)^{1/2}$ - V_G , I_D - V_G

그림 3는 제작된 플렉시블 투명 박막 트랜지스터의 스트레인에 대한 특성 변화를 보여주는 그림이다. 그림 3(a) PES 기판의 곡률반지름이 0.5 cm 일 때 즉, 2.0%의 스트레인을 인가하였을 때, 게이트 전압(V_G)이 +10 V 에서 -10 V 까지 1 V 씩 감소함에 따른, 드레인-소스 전압(V_{DS})에 대한 드레인 전류(I_D) 값을 보여주고 있다. 이 때의 스트레인은 공식 (2) 를 이용하여 계산하였다[9].

$$\text{Strain} = \frac{\text{Thickness of PES} + \text{Thickness of Film}}{2 \times R_c} \times 100 \quad (2)$$

여기서 R_c 는 PES 기판의 곡률 반지름이다. 스트레인을 인가한 경우 소자의 전류 점멸비는 266 이며, 전류 포화 영역에서의 전하 이동도 및 문턱 전압값은 그림 3(b)에서 게이트 전압에 대한 $I_D^{1/2}$ 값을 공식 (1)을 이용하여 구하였으며, 각각 $1.0 \text{ cm}^2/\text{Vs}$ 와 0 V 이었다.



〈그림 3〉 2.0%의 스트레인 인가 상태의 플렉시블 TFT의 전기적 특성 (a) I_D - V_{DS} , (b) $(I_D)^{1/2}$ - V_G , I_D - V_G

3. 결 론

HgTe 나노입자를 이용한 플렉시블 투명 박막 트랜지스터를 UV/ozone 처리된 PES기판상에 제작하였다. 제작된 박막 트랜지스터는 전형적인 p형 트랜지스터 특성을 나타내었으며, 기판에 스트레인을 인가하지 않은 상태에서는 164의 전류 점멸비와 $1.6 \text{ cm}^2/\text{Vs}$ 의 전하 이동도가 계산되었다. PES기판에 2.0%의 스트레인을 인가 하였을 때는 266의 전류 점멸비와 $1.0 \text{ cm}^2/\text{Vs}$ 의 전하 이동도가 계산되었다. 제작된 HgTe 나노입자를 이용한 플렉시블 박막 트랜지스터는 플렉시블 전자 소자로서의 제작 가능성을 보여주었으며, 현재의 폴리실리콘이나 유기물 중심의 플렉시블 전자소자의 특성을 뛰어넘을 수 있는 가능성을 가지고 있음을 확인할 수 있었다.

감사의 글

본 연구는 2006년도 과학기술부 국가지정연구실사업(M10500000045 06)J000004510), 한국 학술 진흥재단 중점연구과제 (KRF-2006-J03601), 산업자원부 나노기반사업(10022916-2006-22), 비휘발성 차세대메모리 소자기술개발사업(10022965-2006-13)에 의하여 수행 되었습니다.

[참 고 문 헌]

- [1] R. Schroeder, L. A. Majewski, and M. Grell, "High-Performance Organic Transistors Using Solution-Processed Nanoparticle-Filled High-k Polymer Gate Insulators", *Adv. Mater.*, 17, 1535, 2005
- [2] E. J. Meijer, D. M. de Leeuw, S. Setayesh, E. van Veenendaal, B. -H. Huisman, P. W. M. Blom, J. C. Hummelen, U. Scherf, and T. M. Klapwijk, "Solution-processed ambipolar organic field-effect transistors and inverters", *Nature Mater.*, 2, 678, 2003
- [3] J. Lee, D. K. Hwang, J.-M. Choi, K. Lee, J. H. Kim, S. Im, J. H. Park, and E. Kim, "Flexible semitransparent pentacene thin-film transistors with polymer dielectric layers and NiOx electrodes", *Appl. Phys. Lett.*, 87, 23504, 2005
- [4] T. Cui, and G. Liang, "Dual-gate pentacene organic field-effect transistors based on a nanoassembled SiO₂ nanoparticle thin film as the gate dielectric layer", *Appl. Phys. Lett.*, 86, 64102, 2005
- [5] B. A. Ridley, B. Nivi, and J. M. Jacobson, "All-Inorganic Field Effect Transistors Fabricated by Printing", *Science*, 286, 746, 1999
- [6] D. V. Talapin, and C. B. Murray, "PbSe Nanocrystal Solids for n- and p-Channel Thin Film Field-Effect Transistors", *Science*, 310, 86, 2005
- [7] D. B. Mitzi, L. L. Kosbar, C. E. Murray, M. Copel, and Afzali, "High-mobility ultrathin semiconducting films prepared by spin coating", *Nature*, 428, 299, 2004
- [8] A. Rogach, S. Kershaw, M. Burt, M. Harrison, A. Kornowski, A. Eychmuller, and H. Weller, "Colloidally Prepared HgTe Nanocrystals with Strong Room-Temperature Infrared Luminescence", *Adv. Mater.*, 11, 552, 1999
- [9] S. Timoshenko, D. H. Young, *Element of Strength of Materials*, (Van Nostrand, New Jersey, 1968)