

## 고 전력 절연 게이트 소자의 구동 및 보호용 파워 IC에 관한 연구

정재석, 박시홍  
단국대학교 전자공학과

### The study of gate drive and protection Power IC for high power devices.

Jae-Seok Chung, Shihong Park  
Dept. Electronic Eng. Dankook University

**Abstract** – 본 논문에서는 600V/200A 또는 1200V/150A와 같은 고 전력 절연 게이트 소자를 구동 및 보호하기 위한 파워 IC에 대한 연구에 대해서 살펴보았다. 고 전력 소자의 구동을 위해서 최대 Sourcing 전류 4A, 최대 Sinking 전류 8A로 설계하였으며, 과전류 보호회로로는 전력 소자의 Desaturation을 검출하는 방식을 사용하였다. 또한 과전류 보호 시 발생할 수 있는 과전압을 억제하기 위해서 Soft turn-off 기능을 추가하였다. 동부하이텍의 고전압 BCDMOS 공정인 0.35um BDA350 공정과 PDK를 사용하여 설계 및 제작하였다.

#### 1. 서 론

초기의 전력용 반도체 소자는 바이폴라 트랜지스터를 기반으로 만들어졌으나, 1970년 이후 높은 입력 임피던스에 의한 구동의 용이함과 스위칭 속도가 빠른 장점 때문에 MOS 기반의 소자가 사용되기 시작했다. 1982년에 바이폴라 트랜지스터의 낮은 순방향 전압강화와 MOS의 빠른 스위칭 속도를 함께 갖춘 IGBT 가 개발되었고, 이로 인해 전력 반도체의 기술은 MOSFET과 IGBT를 중심으로 발달하기 시작했다.

현재 전력용 반도체 스위칭 소자는 반도체 전체 시장 규모의 8~10%를 차지하고 있으며, MOSFET, IGBT, 파워 IC 및 IPM이 전력용 반도체 시장의 성장을 주도하고 있다. 최근의 전력용 반도체 스위칭 소자의 연구개발 주제는 소자의 고 내압화, 대용량화, 고속 스위칭 및 저손실화다. 이러한 주제에 맞춰 고전압, 대전류 용량의 고 전력 소자들이 생산되고 있으며, 일반적으로 수십 암페어, 수백볼트 정격의 개별소자들이 생산되고 있다. 이미 국내에서도 선진 기업에 의해 600V/200A, 1200V/150A 와 같은 고 전력 반도체 소자가 개발되고 있다.

전력 반도체 소자의 용량이 커짐에 따라 Gate Charge 양도 커지게 된다. 그러므로 스위칭 속도를 높이기 위해서는 그만큼 큰 구동 전류가 필요하다. 따라서 기존의 저 전력용 반도체 구동 IC로는 고속 스위칭이 불가능하다. 그러므로 고속 스위칭이 가능하도록 고 전류를 구동할 수 있는 고 전력용 반도체 구동 IC가 필요하게 되었다. 또한 저용량 전력소자 대비 큰 전류용량과 기생임피던스로 과전류 보호 시 발생하는 과전압 발생을 억제하는 soft turn-off 회로가 반드시 필요하다.

본 논문에서는 600V/200A 또는 1200V/150A 와 같은 고 전력 절연 게이트 소자를 구동 및 보호하는 회로를 내장하는 파워 IC에 대하여 고찰하였다.

#### 2. 본 론

##### 2.1 단상 인버터 구동 회로도

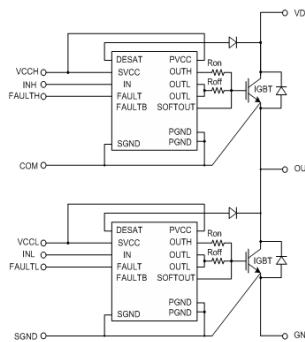
그림 1은 고출력 IGBT를 사용한 Half-Bridge 단상 인버터의 구조를 나타낸다. 고출력 파워 소자는 스위칭 속도와 Ron 특성이 P-type 대비 N-type이 우수하여 일반적으로 상하측 모두 N-type으로 구성된다. 이와 같은 구조에서는 상측의 Floating 전원이 필요하며 제어기에서 발생한 신호를 상측으로 전달하기 위한 Level Shift가 요구된다.

저출력 인버터에서는 Bootstrap 전원을 사용하고 고전압 반도체 소자를 사용하여 Level Shift 기능을 구현한 HVIC가 많이 사용되고 있다. 회로가 간단하고 저가격의 장점으로 600V이하의 저출력 인버터에 널리 사용되고 있다. 반면, 고 출력 인버터의 경우 산업용으로 주로 사용되어 높은 신뢰성이 요구된다. 그 결과 고출력 인버터에서는 HVIC보다는 Photo Coupler 혹은 Fiber Optic을 Level Shift로 사용하고 Bootstrap 전원은 독립적인 상하측 전원단으로 구성된다. 전력소자의 큰 gate-charge 와 Level Shift와 구동 IC의 바이어스 전류의 필요성으로 Bootstrap 전원 방식은 고출력 인버터에서는 사용되지 않고 있다.

##### 2.2 게이트 구동 IC의 특징

그림 2와 3은 제작된 파워 IC의 절대 정격과 패키지의 Pin Definition을 나타낸다. 최대 입력전압은 전력소자의 게이트-소스

내압 보다 높은 25V이다. 그림 4는 파워 IC의 패키지 외관도와 LAYOUT를 나타낸 그림이다. 패키지는 16-SOP를 사용하였으며 반도체 공정은 0.35um BDA350 동부 공정을 사용하였다. Layout의 상측에 있는 크고 검은 3개의 소자가 출력단 DMOS이다. 전류 Sourcing용 상측 MOSFET은 1개 전류 Sinking용 하측 MOSFET은 2개를 병렬로 사용하였다. Chip의 크기는 2000\*1700um<sup>2</sup>이다.



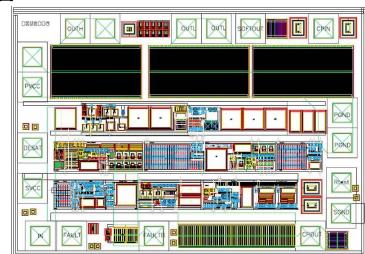
<그림 1> 단상 인버터 구동 회로도

Symbol	Parameter	Value		Units
		Min.	Max.	
VCC	Maximum Input Voltage	11	25	V
VO	Output Voltage	0	VCC	
VIN	Logic Input Voltage	0	VCC	
VDESAT	Desat input voltage	0	VCC	
VFLT	FAULT input voltage	0	VCC	
TA	Ambient Temperature	-25	125	

<그림 2> 절대 정격

DESAT	IGBT desaturation protection input
PVCC, SVCC	Logic and gate drive supply
IN	Logic input for gate driver output(OUT), inverting phase with OUT
FAULT	Indicates fault condition
FAULTB	Indicates faultB condition
CPOUT	Charge Pump output
PGND, SGND	Logic ground
CPIN	Charge Pump input
SOFTOUT	Soft shutdown
OUTL	Gate drive sinking output
OUTH	Gate drive sourcing output

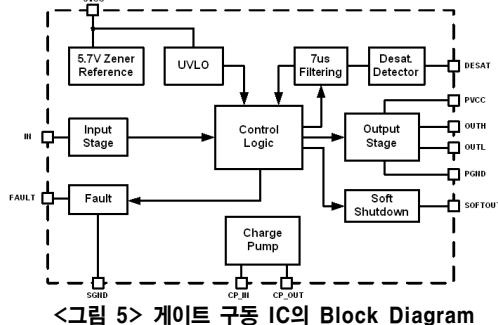
<그림 3> Pin Definitions



<그림 4> 파워 IC의 패키지 외관도 및 LAYOUT

### 2.3 게이트 구동 IC

그림 5는 설계한 게이트 구동 IC의 Block Diagram이다. Input Stage, Reference, Output Stage를 포함하는 구동부와 UVLO, Fault, DESAT 단 회로로 이루어진 보호부로 구성된다.



<그림 5> 게이트 구동 IC의 Block Diagram

각각의 Block의 구체적인 기능은 다음과 같다.

#### a) Input stage

외부에서 가해진 전압을 IC 내에서 사용 가능한 전압으로 Level Shift시키고 Hysteresis 기능을 가진다. Photo Coupler를 직접적으로 사용할 수 있게 Pull-Up 저항이 내장되어 있다.

#### b) Output Stage

OUTH를 통해 최대 Sourcing 전류 4A, OUTL를 통해 최대 Sinking 전류 8A의 큰 전류로 IGBT를 구동한다. OUTH 와 OUTL의 스위칭 동작 시 전류가 동시에 흐르는 Shoot-through를 방지하기 위한 Dead Time 기능이 있다.

#### c) UVLO (Under Voltage Lock-Out)

입력전원이 충분히 크지 않을 경우 전력소자는 Active 상태에서 동작할 수 있다. 이 경우 드레인-소스간의 전압이 높아져 과전력 소모로 인한 소자의 파괴 위험이 있다. 이와 같은 문제점을 방지하기 위한 보호회로로 입력전압이 11V이하 이하가 되면 IGBT를 턴 오프 시키는 역할을 한다. 약 1V의 Hysteresis를 갖는다.

#### d) Desaturation Detector & 7us Filtering

전력소자 턴 온 시 과전류 발생을 검출하는 기능으로 과전류시 높아지는 드레인-소스간의 전압 특성을 이용한다. 고전압 다이오드를 이용하여 턴 온 시 출력전압을 검출한다. 7us Filtering Block은 턴 온 스위칭 시 발생하는 다이오드 Reverse Recovery 전류와 같은 초기 턴 온 과전류를 필터링하여 보호회로의 오동작을 방지한다. 전력소자의 단락회로회피 대응시간이 10us인 것을 고려하여 7us로 설계하였다.

#### e) Soft Shutdown

전력소자가 일정시간 이상 Desaturation 상태에 빠지게 되면 게이트 전압을 방전시켜 IGBT를 턴 오프 시키게 된다. 턴 오프 시 Collector(Drain)에 연결된 기생인덕턴스에 의해 과전압이 발생할 수 있으므로, 게이트 전압을 큰 저항을 사용하여 천천히 방전시키는 역할을 한다. 내부적으로는 90 Ohm으로 설계되어 있고 외부 저항을 통해서 더 큰 값을 변경 가능하다.

#### f) Control Logic

Control Logic Block은 전체 회로에서 필요한 블록간의 신호를 제어하는 역할을 한다. UVLO, Fault, Soft turn-off 등의 Logic 신호를 제어한다.

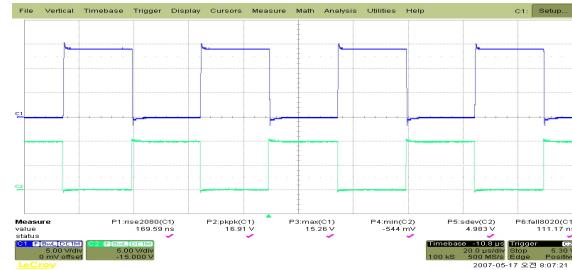
### 2.4 실험 및 고찰

제작된 파워 IC의 검증을 위해서 출력단의 구동 특성과 보호회로의 동작에 대해서 테스트가 진행되었다. 테스트 조건은 아래와 같다.

$$V_{CC} = 15V, V_{INP-P} = 10V, freq = 20kHz, C_L = 100nF$$

그림 6에서 상단의 푸른색 과형은 출력전압, 하단의 녹색 과형은 입력전압을 나타낸다. 그림 6(b)는 스위칭 과형을 확인하기 위한 (a)의 확대된 출력과형을 보여준다. 측정된 Rising 과 Falling 스위칭 과형에서 최대 출력 전류를 확인할 수 있다. 즉  $I = C \cdot dv/dt$  공식을 이용하여 전압과 전류를 측정한 결과 최대 Sourcing Current는 5.59A, 최대 Sinking Current는 7.57A가 나옴을 확인 할 수 있었다. 설계 목표치 대비 상측은 40% 크게 하측은 5% 작은 결과를 얻었다. 외부에 저항을 연결하여 출력을 제한하여 사용하는 것을 고려하면 최대 Sourcing 전류가 설계치 대비 큰 값을 갖는 것은 문제가 되지 않는다.

Turn on delay 와 Turn off delay를 측정한 결과, 각각 210ns와 57.8ms로 측정되었다. Turn on delay는 Input이 low로 떨어졌을 때부터 Capacitor의 전압이 올라가기 시작하는 지점까지, Turn off delay는 Input이 high로 올라갔을 때부터 Capacitor의 전압이 내려가기 시작하는 지점까지를 기준으로 잡았다.



(a) 입력 및 출력 전압 과형



(b) 확대된 출력전압 과형

<그림 6> 출력전압의 스위칭 특성

그림 7은 Desaturation이 발생한 경우에 동작 모드를 나타내는 과형이다. 위의 푸른색 과형이 출력전압이고 아래의 녹색 과형은 Input의 전압을 나타낸다. DESAT 상태를 만들기 위해 DESAT Pin에 High 값을 인가한 것을 제외하고는 구동부의 실험과 조건은 동일하다.

턴 온 이후 6.8us 이하의 Desaturation에 관해서는 Filtering에 의해 무시되며, 6.8us 이후부터 Desaturation을 인식하여 Soft Shutdown을 통해 천천히 Capacitance의 전압을 방전함을 알 수 있다. 설계 목표치 대비 3% 정도의 매우 낮은 오차를 나타내었다. Soft turn-off 동작이 실행되며 이후 턴 오프 신호가 인가되어도 반응하지 않고 지속적으로 Soft turn-off되는 것을 확인 할 수 있다. 다음 턴 온 신호의 Rising Edge에서 Desaturation 보호회로는 Reset되어 동작을 재시작하게 설계되어있다.



<그림 7> Desaturation이 발생한 경우

### 3. 결 론

본 논문에서는 고출력 인버터에 사용되는 IGBT와 같은 절연 게이트 소자의 구동 및 보호기능을 하는 파워 IC를 설계 및 제작하고 테스트하였다. 사용공정은 동부하이테크의 0.35um BCDMOS 공정이며 제공된 PDK를 활용하였다. 제작된 게이트 구동 IC는 설계 목표 대비 만족할 만한 결과를 나타내었다. 현재 인버터 회로에 적용하여 동작 특성을 검증하고 있으며 향후 고출력 IPM에 적용하여 모듈화 할 계획이다.

### 감사의 글

본 연구는 산업자원부 전력IT 사업종 “분산발전 및 산업용 인버터 응용을 위한 전력반도체 기술개발”에 의하여 이루어진 연구로서, 관계부처에 감사드립니다.

### [참 고 문 헌]

- [1] B. J. Baliga, "The Insulated Gate Rectifier(IGR):A New Power Switching Devices," IEDM Tech. DIG., 1982
- [2] A. D. Pathak, "MOSFET/IGBT drives theory and applications," IXYS Corporation, Santa Clara, CA 2001.
- [3] Benda. V. Gowar. J. Grant. D. A., "POWER SEMICONDUCTOR DEVICES - Theory and Applications", John Wiley & Sons., 1999.
- [4] I. R. Corp., "HW Floating MOS-Gate Drive ICs," IR Application Note AN-978.
- [5] I. R. Corp., "Gate Drive Characteristics and Requirements for HEXFETs," IR Application Note AN-937.