

SOPC 기반 영상압축을 위한 인터페이스 연구

*정재욱, 손홍범, 박성모
전남대학교 컴퓨터정보통신공학과

e-mail : kawai79@ciscom.chonnam.ac.kr, momil@chonnam.ac.kr
smpark@chonnam.ac.kr

A Study on Interface for Image Compression Based on SOPC

*Jae-Wook Jung, Hong-Bum Son, Seong-Mo Park
School of Computer Information and Communication Engineering
Chonnam University

Abstract

This paper presents implementation of the lifting based DWT processor interface which the process of JPEG2000. The proposed architecture uses Excalibur device produced Altera. This study describes CIS(CMOS Image Sensor), DMA(Direct Memory Access) and DWT control logic

I. 서론

멀티미디어 서비스가 부각되면서 방대한 양의 영상을 실시간으로 구현하기 위해서는 데이터 압축이 필수적이다. 이러한 요구들에 따라 정지 영상 분야에서는 기존 JPEG의 단점을 극복하면서, 새로운 기능을 위해 이산 웨이블릿 변환 기반(DWT : Discrete Wavelet Transform)의 JPEG2000 표준이 개발되었다. 이산 웨이블릿 변환을 이용한 JPEG2000의 경우 블록보다 훨씬 큰 단위인 타일(tile) 단위로 압축을 수행하기 때문에 화질이 좋다. 본 논문은 구현한 다중 레벨의 2차원 리프팅 기반 이산 웨이블릿 변환 프로세서[1] 구동을 위한 인터페이스에 관한 연구이다.

본 연구는 고품질 전기전자 부품 및 시스템 연구센터 지원과 IDEC 툴 지원으로 수행되었음.

II. 본론

2-1 개발 환경

사용한 SOPC 개발 보드[2]는 Altera Excalibur를 기반으로 TFT-LCD, VGA 컨트롤러 CIS 등 각종 주변 장치를 장착하고 있으며 Quartus II을 사용하여 필요한 제어로직을 설계하여 FPGA 영역에 다운로드 함으로써 각 장치를 구동할수 있다. 단순 펌웨어 레벨의 구동 소프트웨어의 개발을 위해 Arm Development Suit v1.2를 사용하였다. 개발 환경은 그림 1과 같다.

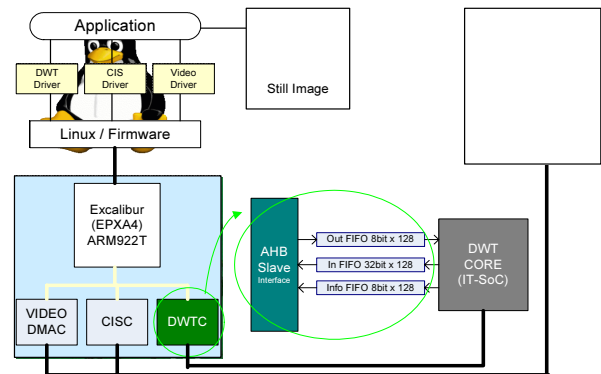


그림 1. 개발환경

2-2 하드웨어[3]

시스템은 영상을 얻을 수 있는 CIS 제어 로직과 VIDEO출력을 위한 DMA 제어로직[4] 그리고 구현한 DWT 칩을 장착한 도터보드를 제어하기 위한 DWT 제어로직으로 구분된다. DWT 제어로직은 칩과의 인터페이스를 위해 1개의 출력FIFO와 2개의 입력 FIFO를 가진다. 칩의 입력을 위한 출력 FIFO가 empty 일 때 원 영상 데이터를 기록하고 칩의 출력이 저장되는 입력 FIFO가 most full 일 때 결과 데이터를 특정 메모리 영역으로 복사한다. 그림 2는 DWT 칩 제어를 위한 인터페이스 부의 설계도이다.

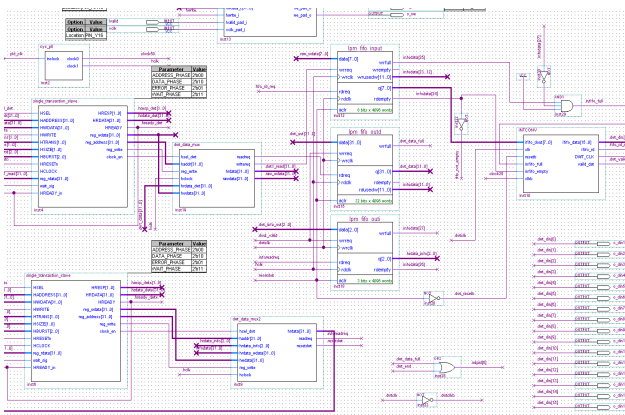


그림 2. DWT 인터페이스 회로 부

2-3 소프트웨어

구동 소프트웨어는 firmware 방식으로 구현하였다. DWT 출력 데이터를 처리하기 위하여 인터럽트 방식과 폴링 방식을 사용하였다. DWT 칩 제어로직의 입출력 FIFO와 관련 신호는 Memory mapped I/O 방식을 사용하여 제어하게 된다. DWT 칩 출력데이터 처리는 FIFO로부터 데이터를 읽어들이어 특정 메모리 영역에 저장하고 저장된 데이터의 영상 정보, 밴드, 레벨 정보를 바탕으로 DWT 결과를 재구성한다.

III. 구현

그림 3은 lena 128*128*8bit 영상을 변환시킨 출력 파일이다. 1번째 열은 데이터 번호, 2번째 열은 DWT 결과, 3번째 열은 레벨과 밴드의 정보로서 이 데이터는 DWT Level 0에 해당하는 것이다. 그림 4는 TFT-LCD에 원 영상 데이터와 변환된 이미지의 출력 화면이다.

| | | | | |
|------------------|-----|---------|---------|--|
| lvl 0, band no 1 | 000 | fffff | 5000000 | lvl 0, band no 3 lvl 0, band no 2 lvlinfo bandinfo 0: no 1 and no 3 1: no 0 and no 2 |
| | 001 | 001d000 | 5000000 | |
| lvl 0, band no 0 | 002 | fffafe | 5000000 | |
| | 003 | 001bffe | 5000000 | |
| | 004 | fffbffe | 5000000 | |
| | 005 | 0016ffe | 5000000 | |
| | 006 | fffbffe | 5000000 | |
| | 007 | 0015ffe | 5000000 | |
| | 008 | fffafe | 5000000 | |
| | 009 | 0016ffe | 5000000 | |
| | 010 | fffcffe | 5000000 | |
| | 011 | 002bffe | 5000000 | |
| | 012 | fffdffe | 5000000 | |
| | 013 | 0026ffe | 5000000 | |
| | 014 | fffcffe | 5000000 | |
| | 015 | 0010ffe | 5000000 | |
| | 016 | fffbffe | 5000000 | |
| | 017 | ffdfffe | 5000000 | |
| | 018 | ffff001 | 5000000 | |
| | 019 | ffdfffe | 5000000 | |
| | 020 | fffbffe | 5000000 | |
| | 021 | ffe7ffe | 5000000 | |

그림 3. DWT칩 출력 데이터



그림 4. 영상 처리 결과

IV. 결론 및 향후 연구 방향

본 연구에서 JPEG2000의 이산웨이블렛 변환 프로세서 칩 구동을 위한 인터페이스 부와 소프트웨어를 설계하였다. 현재 JPEG2000 T1 및 T2는 RTL 레벨의 검증 단계에 있으며 향후 SOPC환경에서 통합하여 JPEG2000 시스템을 검증할 것이다.

참고문헌

[1] Gab Cheon Jung, Seong Mo Park, "VLSI Implementation of Lifting Wavelet Transform of JPEG2000 with Efficient RPA(Recursive Pyramid Algorithm) Realization", IEICE Trans, Vol E888-A, No. 12, 2005.
 [2] 한백전자, Hanback SoC-Entry II User's manual v1.0 Edition, 2005.
 [3] ARM, AMBA™ Specification Rev 2.0, May 1999.
 [4] Altera, Using Excalibur DMA Controllers for Video Imaging, Application Note 287, February 2003