

# Multi-Protocol RFID Reader SoC 설계

\*기 태훈, 배 규성, 김 종배, 문 전일

LS산전 중앙연구소

e-mail : thki@lsis.biz, ksbaea@lsis.biz, jongbaek@lsis.biz, jimoon@lsis.biz

## Multi-Protocol RFID Reader SoC Design

\*Tae-Hun Ki, Gyu-Sung Bae, Jong-Bae Kim, Jeon-Il Moon

Central Research & Development Center

LS Industrial Systems

### Abstract

Radio Frequency Identification (RFID) is an automatic identification method, relying on storing and remotely retrieving data using devices called RFID tags or transponders. RFID systems is coming into increasing use in industry and logistics. This paper discusses implementation of multi-protocol RFID reader SoC. The SoC contains multi-protocol RFID reader, CPU, UART, memory.

### I. 서론

RFID(Radio Frequency Identification) 시스템은 각종 물품에 소형(Tag) 칩을 부착해 사물의 정보와 주변 환경정보를 전송·처리하는 무선 인식시스템으로 기존의 바코드를 대체할 뿐 아니라 유통 및 물류, 환경 관리 등에 적용되어 다양한 서비스를 제공 할 수 있을 것이며 기존 통신의 인프라와 융합하여 더욱 서비스의 범위를 확장해 나갈 수 있을 것이다. RFID 사용 주파수는 125Khz~135Khz의 저주파 대역 13.56Mhz의 고주파 대역, 433.92Mhz, 860~960Mhz의 UHF 대역, 2.45Ghz의 마이크로파 대역 등이 있으며 전자파 에너지 전달 방식에 따라 상호 유도 방식과 전자기파 방식으로 나눌 수 있으며 상호 유도 방식은 13.56Mhz 이하의 주파수에서 코일 안테나를 이용하여 근거리용으로 사용되면 전자기파 방식은 UHF 대역이상의 주파수를 이용하여 중거리용으로 사용된다. 특히 UHF 대역은 산업 물류에 적용 사용되어 지기 위해 가장 적합한 대역으로 현재 가장 주목받고 있다. UHF 대역 RFID 국제 표준화는

ISO/IEC와 사실상의 표준화 규격을 제시하고 있는 EPCglobal에서 추진하고 있으며 ISO 18000-6 A, ISO 18000-6 B, ISO 18000-6 C, EPC Class 0, EPC Class 1, EPC Class 1 Gen 2 등의 표준이 제정되거나 추진 중에 있다. RFID 시스템은 산업, 물류 분야에서의 수요가 급속히 증가되고 있으며 Mobile RFID의 등장과 함께 개인용 수요의 증가가 예상되고 있다. 따라서 RFID Reader는 고정 형에서 Handheld 형으로 그리고 Mobile 형으로 소형화가 진행되고 있다. 이와 같이 소형시스템을 구축하기 위해서는 다양한 표준을 동시에 지원 가능하며 CPU를 내장한 Multi-protocol RFID reader SoC 필요가 예상 되며 본 논문에서는 UHF대역의 ISO 18000-6 B, EPC Class 1을 지원하는 Multi-protocol RFID Reader SoC를 설계 하였다.

### II. 회로 설계

#### 2.1 RFID Reader 설계

RFID Reader IC는 크게 Tag에 Data와 전력을 공급하기 위한 송신단과 Tag에서 보낸 Data를 분석하여 Host에 전달하기 위한 수신단 그리고 송수신단을 제어하기 위한 제어부와 Host와의 인터페이스부로 크게 나뉘어 진다.

송신단은 Manchester Encoder, Pulse Width Encoder, Modem State Machine, FIFO, CRC Generator, TX Frame Generator등으로 구성되어있으며 TX Data를 보내기위해 ISO 18000-6B에서는 Manchester Encoder를 사용하고 EPC Class 1 에서는 Pulse Width Encoder를 사용 한다 [1][2]. EPC Class 1 송수신을 위한 Command는 Transmit, Transceive, Receive로 구성되

어 있으며 Transmit은 송신, Receive는 수신, Transceiver는 송신 후 자동으로 수신 모드로 전환되도록 동작한다. ISO 18000-6B에서는 위의 명령 외 Resync, Write Command가 추가 하였다. FIFO는 최대 64Byte까지 Data를 저장 할 수 있도록 설계 하였으며 TX/RX FIFO를 공유하도록 하여 Chip 면적을 줄일 수 있도록 하였다.

수신단에서는 Tag에서 보내온 신호에서 Preamble 신호를 찾은 후 이후 수신된 Data를 Decoding해서 FIFO에 저장해주고 Interrupt를 통해 CPU에 자신의 상태를 전달해 준다. 수신단은 High Pass Filter, Low Pass Filter, Data & Clock Generator, FM0 Decoder, EPC Class 1 Decoder, Preamble Detector, CRC Checker, Collision Detector, Frame End Detector, RX FIFO로 구성되어 있으며 CPU를 통해 필터의 coefficient 값을 변경 할 수 있도록 하였다. ISO 18000-6B에서는 FM0 Decoder를 사용하고 EPC Class 1에서는 EPC Class 1 Decoder를 사용한다.

### 2.2 RFID Reader SoC 설계

RFID Reader SoC의 전체 구조도는 그림 1과 같이 OPB Multi-protocol RFID Reader, OPB UART 2CH, OPB RF Controller, Microblaze, Interrupt Controller, Memory등으로 구성하였다. SoC설계를 위한 CPU로 Xilinx사의 32bit RISC Processor인 Microblaze를 IP로 사용하였으며 System Bus로 Xilinx사에서 IP로 제공하는 IBM사의 CoreConnect Technology를 사용 하였다 [3][4]. On Chip Peripheral Bus(OPB)에 Multi-protocol RFID Reader를 연결하기 위해 OPB Bus Interface를 추가하고 외부와의 통신을 위해 OPB Bus Interface를 가진 UART를 2 Channel을 추가하였다. 그리고 RF Control 블록을 추가하여 RF & Analog Front End 부분을 제어 할 수 있도록 하였다.

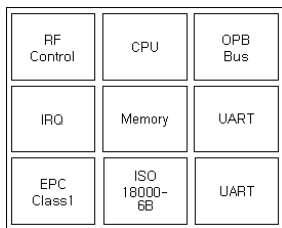


그림 1. RFID Reader SOC 구조도

### III. 실험결과

Multi-protocol RFID Reader SoC의 구현을 위해 Xilinx사의 Spartan 3 XC3S1000 Device와 Xilinx Platform Studio 7.1i를 이용하였으며 28만 FPGA Gate

Count 차지하였으며 최대 90Mhz 동작속도를 보였다. 테스트보드는 위의 SoC와 RF & Analog Front End와 Antenna로 구성하였으며(그림 2) UART를 통해 RFID Reader Host와 통신을 할 수 있도록 하였다. Firmware는 Host에서 UART를 통해 내려준 명령을 해석하여 RFID Reader를 Control 하고 Tag에서 받은 데이터를 Host로 전송해주도록 설계하였으며 GCC Compiler를 이용하여 Compile 후 내부메모리 넣어 테스트하였다.

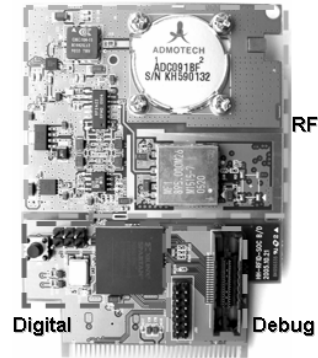


그림 2. Multi-protocol RFID reader board

### IV. 결론 및 향후 연구 방향

본 논문에서는 UHF 대역의 ISO 18000-6B, EPC Class 1 표준을 지원하는 Multi-protocol RFID Reader SoC를 구현하였다. SoC화를 통해 RFID Reader는 더욱 소형화 될 수 있을 것이며 더욱 다양한 분야에서 적용 될 수 있을 것이다. 향후 과제로는 EPC Class 1 Gen 2를 추가적으로 지원 할 수 있도록 구현할 것이며 RF와 Analog 부분까지 통합 SoC 설계 연구 수행이 필요 할 것이다.

### 참고문헌

- [1] EPC Radio-Frequency Identity Protocols Class-1 Generation-2 UHF RFID Protocol for Communications at 860 MHz 960 MHz Version 1.0.9, EPCglobal, 2005
- [2] ISO/IEC FDIS 18000-6, Information technology automatic identification and data capture techniques - Radio frequency identification for item management air interface - Part 6: Parameters for air interface communications at 860-960 MHz, 2003
- [3] Microblaze processor reference guide, Xilinx, 2005
- [4] On-Chip Peripheral Bus Architecture Specification Version 2.1, IBM, 2001