

디스플레이 구동을 위한 고속 레벨-쉬프터 회로

박원기*, 차철웅**, 이성철***
전자부품연구원 (wkpark74@keti.re.kr)

A High-speed Level-shifter Circuit for Display Panel driver

Won-ki Park*, Cheol-ung Cha** Sung-chul Lee ***

SoC research center

KETI (Korea Electronics Technology Institute)

E-mail : [*wkpark74@keti.re.kr](mailto:wkpark74@keti.re.kr) , **cucha@keti.re.kr, ***leesc@keti.re.kr

Abstract

A Novel level-shifter circuit for Display Panel Driver is presented. A Proposed level-shifter is for the high speed and high-voltage driving capability. In order to achieve this purpose, the proposed level-shifter restricts and separates the V_{gs} of the output driver's pull-up PMOS and pull-down NMOS with Zener diode. And a speed-up PMOS transistor is introduced to reduce delay. The control signal of speed-up PMOS was designed by bootstrapping method to minimize the gate to source (V_{gs}) voltage to avoid V_{gs} breakdown.

1. 서론

기존의 개별소자를 이용하여 구성되던 고전압 장치들이 고전압 집적회로 공정의 발달로 인하여 단일칩으로 집적화 되고 있다. 이러한 고전압 소자의 컨트롤 블록은 CMOS 공정의 낮은 전압으로 이루어져 있어 고전압 회로와 저전압 회로가 함께 하나의 칩으로 구현되고 있는 추세이다. 특히 디스플레이용 칩들은 저전압 회로와 고전압 회로가 함께 혼용되어 있는 대표적인 것으로 저전압의 입력(5V 내외)을 받아 고전압의 출력을 제공한다. 수십,수백볼트의 전압을 출력하는 구동회로를 구현하기 위해 수볼트의 입력을 받아 수백볼트의 출력을 구동하는 출력전단이 필요한데, 이 역할을 레벨 쉬프터가 담당한다.

본 논문에서는 수십, 수백볼트의 전압 구동이 가능한 새로운 형태의 레벨-쉬프터를 제안한다. 제안된 레벨 쉬프터는 출력단의 풀업피모스와 풀다운 엔모스의 구동전압을 분리하고 이 전압을 크기를 제한하여 고전압 공정에서 문제가 되는 V_{gs} breakdown 현상을 방지하였으며, high speed 구현을 위해 부트스트래핑 기법을 이용하였다.

2. 본론

기존에 많이 사용되고 있는 크로스-커플형태의 레벨 쉬프터를 그림 1에 나타내었다. 이러한 형태의 레벨-쉬

프터는 GND와 VDDL 사이의 입력을 GND와 VDDH 사이의 고전압으로 전이시킨다. 이때 레벨-쉬프터회로의 MP1 피모스와 출력단의 풀업피모스(MP3), 풀다운 엔모스(MN3) 트랜지스터들의 V_{gs} 전압역시 GND와 VDDH 사이로

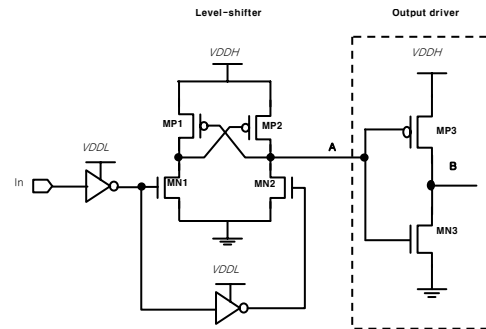


그림1. 일반적 형태의 레벨-쉬프터 회로.

전이한다. VDDH 공급전압이 수볼트내외의 작은 전압일 경우 문제가 되지 않을 수 있으나 수십,수백의 고전압일 경우 V_{gs} 브레이크다운 현상으로 인해 소자가 파괴된다. 일반적으로 트랜지스터의 V_{gs} 브레이크다운 전압은 V_{ds} 전압에 비해 매우 낮게 형성된다. 고압용 공정인 1um DMOS공정인 경우 V_{ds} 의 브레이크다운 전압은 320V인데 반해 V_{gs} 의 경우는 20V 내외로 제한하고 있다. 따라서 이러한 형태의 레벨-쉬프터 회로는 디스플레이 소자와 같은 고전압 구동회로에 적용할 수 없으며, 그림 2와 같이 출력단의 풀업 피모스와 풀다운 엔모스의 구동전압을 분리시키고 V_{gs} 전압크기를 제한시키는 것이 필요하다.

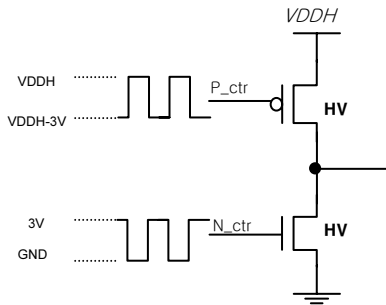


그림2. 고전압용 출력단 구동회로.

그림 3에 본문에서 제안된 회로를 나타내었다. 제안된 회로의 특성을 살펴보면 다음과 같다. 먼저 출력단의 풀업피모스와 풀다운 엔모스의 전압을 분리하여 기존의 GND 와 VDDH 의 풀스윙 전압이 아닌 수볼트 내외의 작은 전압을 제너 다이오드를 이용하여 인가한다. 제너다이오드는 정격전압다이오드로 레벨-슈프터의 출력(F 노드) 의 크기를 일정한 값으로 제한한다. 출력 드라이버의 풀다운엔모스(MN3)의 게이트전압은 입력전압(V_{in}) 을 버퍼링하여 구동한다. 따라서 출력단의 풀업피모스와 풀다운엔모스의 V_{gs} 값은 각각 분리되어 일정한 전압값으로 구동된다. 또한 레벨슈프터의 크로스-커플 피모스(MP1, MP4) 의 V_{gs} 크기도 제너 다이오드의 전압 값으로 제한되어 브래다운 현상을 방지할 수 있다.

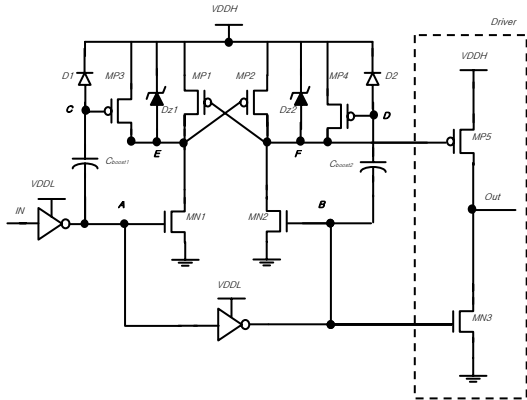


그림3. 제안된 고전압용 level-shifter 회로

또한 레벨-슈프터의 풀업시간을 단축시키기 위해 스피드업 피모스(MP3와 MP4) 를 도입하였다. 이 스피드업 피모스는 레벨-슈프터의 풀업시, 크로스-커플 피모스와 풀다운 엔모스의 상호작용으로, 인한 지연시간을 단축시키기 위한 것으로 출력전압을 VDDH 로 빠르게 풀업시킨다. 그러나 이 speed-up 피모스를 구동시키기 위한 전압은 V_{gs} 의 브래다운 방지를 위해 VDDH 부근의 작은 전압으로 제한되어야 하는데, 이를 위해 부트스트랩 방법을 도입하였다. 부트스트랩 커패시터 Cboost1, Cboost2 를 이용하여 VDDH 와 VDDH-VDDL사이에서 스윙하게 한다. 다이오드 D1과

D2는 MP3 와 MP4 트랜지스터의 게이트 전압값을 VDDH 이상으로 올라가지 않게 한다.

3. Simulation 결과

그림4, 그림5 에 제안된 회로의 시뮬레이션 결과를 나타내었다. 시뮬레이션 결과 20% 속도향상이 이루어짐을 확인할 수 있다.

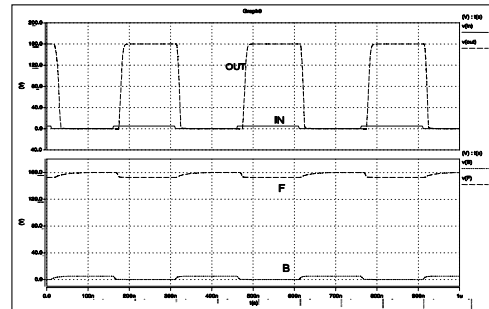


그림4. 제안된 회로의 simulation 과정
(입력: 5V, 출력:160V)

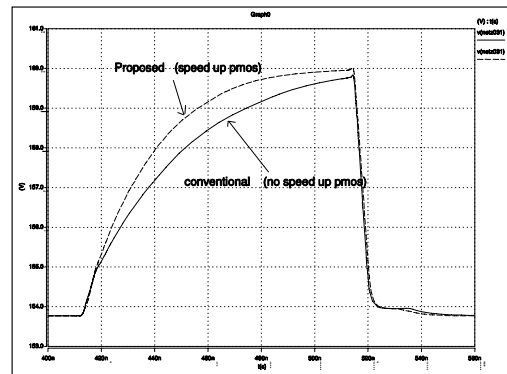


그림5. 일반적인 레벨-슈프터와 제안된 레벨 슈프터의 비교

참고문헌

- [1] Jan Doutreloigne "Low Power High-Voltage CMOS Level-Shifters for Liquid Crystal Display Drivers" *Microelectronics, 1999. ICM'99 The eleventh International conference on 22-24 Nov. 1999* page:213-216.
- [2] S.C Tan and X.W.Sun "Low Power CMOS level shifters by bootstrapping techniques" *Electronic letters 1st August 2002, vol.38 No 16.*
- [3] Kyoung-Hoi Koo, "A New Level-Up Shifter for High Speed and Wide Range Interface in Ultra Deep Sub-Micron" *Circuits and Systems, ISCAS2005. IEEE International Symposium on 23-26 May 2005* page:1063-1065