

스위치-연산증폭기 신호처리 시스템 구현을 위한 새로운 1.2V class-AB push-pull 출력단 회로의 설계

권오준, 우선보, 광계달

한양대학교 전자전기컴퓨터공학부 반도체연구실(semi@ihanyang.ac.kr)

Abstract

A novel 1.2V class-AB output stage for the SW-OpAmp technique was presented. By using current mirrors and simple current extraction circuits, the proposed circuit boosts DM signal currents while eliminates CM ones to perform class-AB operation. Hspice simulation results verify the versatility of the proposed circuit technique.

1. 서론

본 논문에서는 스위치 연산증폭기 기법[1]에 적합한 새로운 구조의 class-AB 출력단 회로를 제안한다. 제안하는 구조의 class-AB 출력단 회로는 전류거울 회로를 이용한 간단한 전류 감산회로를 통해서 차동신호와 동상신호를 구별한다. 동상신호만 인가되었을 경우, 감산회로는 push-pull 트랜지스터에 전류가 흐르지 않는 반면, 차동신호가 인가된 경우에는 크게 증가된 전류가 부하로 흐르도록 바이어스한다.

2. 제안된 회로의 동작원리.

그림 1은 새로운 구조의 class-AB 출력단의 블록도이다. 전체 회로는 크게 세 부분으로 나누어진다. 먼저 좌측의 부분은 선행 증폭기에서 입력 받은 전압신호를 차동전류와 동상전류로 변환하는 블록이며, 가운데 부분은 좌측부분에서 변환된 전류 중에서 동상신호 성분의 생성된 전류를 제거하는 전류감산 회로 블록이다. 마지막으로 우측부분은 최종적인 push-pull 출력단이다.

그림 2는 그림 1의 블록도의 좌측 부분에 도시한 전압-전류 변환블록의 회로도이며 동작은 다음과 같다. M01, M02는 differential pair 등으로 구성된 선행하는 pre-amplifier로부터 입력신호 V_{ip} 와 V_{in} 을 받아서 이에 따른 전류를 저전압 전류 거울[2]로 흘려준다. M03, M04, M05, M06은 저전압 전류거울이므로 M01과 M02에서 생성된 전류를 그림1의 전류감산 회로로 전달한다. M07과 M08은 저전압 전류거울에 정전류 I_B 를 바이어스

하는 전류원이다. M01과 M02에 흐르는 전류를 각각 I_P 와 I_N 이라고 정의하면 다음과 같다.

$$I_P = I_{DMP} + I_{CM} \quad (1)$$

$$I_N = I_{DMN} + I_{CM} \quad (2)$$

식 (1)과 (2)에서 I_{DMP} 와 I_{DMN} 은 각각 V_{ip} 와 V_{in} 의 차동신호에 의해서 생성되는 전류성분을 의미하며, I_{CM} 은 V_{ip} 와 V_{in} 의 동상신호에 의해서 생성되는 전류성분을 의미한다. M05와 M06의 드레인 노드를 통해서 정전류 I_B 가 바이어스 되므로 최종적으로 M03과 M04에 생성되는 전류는 다음과 같다.

$$I_{M03} = I_B + I_{DMP} + I_{CM} \quad (3)$$

$$I_{M04} = I_B + I_{DMN} + I_{CM} \quad (4)$$

그림 3은 전류감산회로의 회로도이다. 회로의 구성은 다음과 같다. M11, M12 그리고 M21, M22는 좌측의 전압-전류 변환회로에서 변환된 전류들을 전류거울을 통해서 입력받는다. 이에 반해서 M16, M19 그리고 M26, M29는 정전류원으로 동작한다. M13, M14 그리고 M23, M24는 pMOS 트랜지스터로 구성된 저전압 전류거울이다. 최종적으로 push-pull 동작을 위한 전류는 M17과 M27에서 얻어진다. 그림 3의 회로의 동작은 다음과 같다. 전압-전류 변환회로에서 변환된 전류는 동상신호 성분과 차동신호 성분 모두 가지고 있기 때문에, 여기서 동상신호 전류를 제거해야만 한다. KCL에 따르면 M13과 M23에 흐르는 전류는 다음과 같으며, 이들은 M14 및 M24와 전류거울로 동작하므로 이 전류가 그대로 전달된다.

$$I_{M13} = I_{M14} = 2 I_B + I_{DMP} + I_{CM} \quad (5)$$

$$I_{M23} = I_{M24} = 2 I_B + I_{DMN} + I_{CM} \quad (6)$$

이 때 M12와 M22는 흐르는 전류는 다음과 같다.

$$I_{M12} = I_B + I_{DMN} + I_{CM} \quad (7)$$

$$I_{M22} = I_B + I_{DMP} + I_{CM} \quad (8)$$

따라서 M17에 흐르게 되는 전류를 다시 KCL에 따라서 정리하면 다음과 같다.

$$\begin{aligned}
 I_{M17} &= I_{M12} - I_{M14} + I_B \\
 &= I_{DMN} - I_{DMP} \\
 &= I_{DMN} \text{ (when } I_{DMN} > I_{DMP} \text{)} \quad (9)
 \end{aligned}$$

or zero (otherwise)

동일한 원리에 의해서 M27에 흐르게 되는 전류는 다음과 같다.

$$\begin{aligned}
 I_{M17} &= I_{DMN} \text{ (when } I_{DMN} > I_{DMP} \text{)} \\
 &\text{or } 0 \text{ (otherwise)} \quad (10)
 \end{aligned}$$

식 (9)와 (10)에 정리한 M17과 M27에 흐르는 전류들은 그림 1의 우측에 나타난 전류구슬을 통해서 최종적인 push-pull 동작을 수행한다.

3. 실험 결과

그림 4는 1.2V 전원 전압에서 입력 차동전압을 변화시키면서 이에 따라서 출력되는 전류를 모의 실험한 결과이다. 입력 차동전압이 0인 지점에서는 동작점 전류만 흐르는 반면, 차동전압이 인가 되면 class-AB 전류특성을 확인할 수 있다. 설계된 회로는 폴디드 캐스코드 증폭기나 차동증폭기 등의 일반적인 증폭기와 종속 연결시켜서 다양하게 응용할 수 있다.

참고문헌

- [1] M. Steyaert, J. Crols, and S. Gogaert, Proc. of the 19th ESSCC, pp. 2733-2738, Dec. 1993.
- [2] P. R. Kinget and M. Steyaert, IEEE JSSC, pp. 370-376, Mar. 1997.

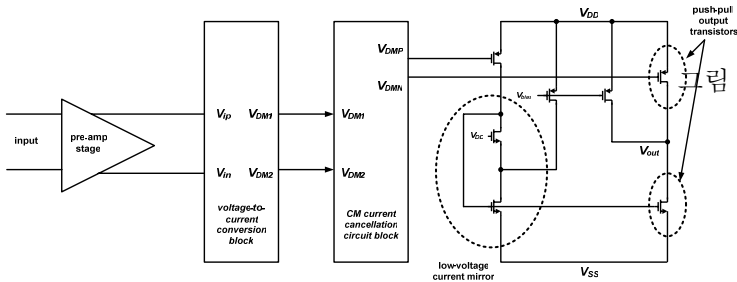


그림 1. 새로운 class-AB push-pull 출력단 회로의 블록도.

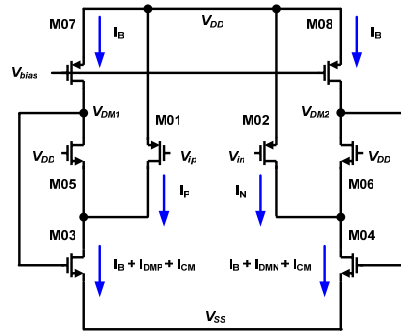


그림 2. 전압-전류 변환회로의 회로도.

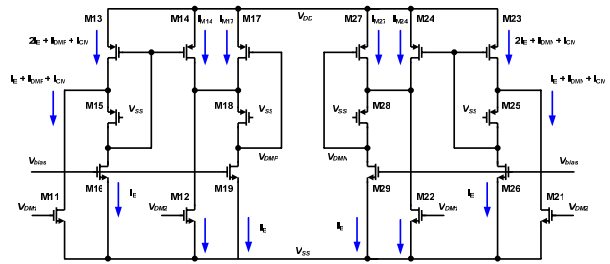


그림 3. 전류 감산회로의 회로도.

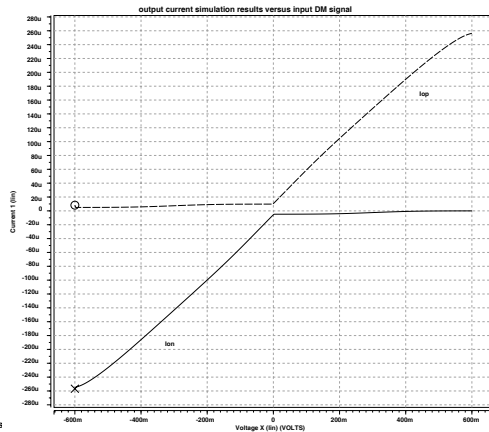


그림 4. 입력 차동전압에 대한 출력전류 모의실험 결과.