

The Design of CMOS Multi-mode/Multi-band Wireless Receiver

황 보 현, 정 재 훈, 유 창 식

Integrated Circuits Lab., Division of Electrical & Computer Engineering,
Hanyang University Seoul, Republic of Korea.

E-mail : hb56@paran.com

Abstract

Nowadays, the need of multi-mode/multi-band transceiver is rapidly increasing, so we design a direct conversion RF front-end for multi-mode/multi-band receiver that support WCDMA/CDMA2000/WIBRO standard. It consists of variable gain reconfigurable LNA and single input double balanced Mixer and complementary differential LC Oscillator. The circuit is implemented in 0.18 um RF CMOS technology and is suitable for low-cost mode/multi-band.

I. 서론

무선통신 기술동향을 살펴 볼 때 다양한 서비스를 제공하기 위한 단말기 보급의 보편화를 위해서는 단말기 제작에 있어 기술적인 측면에서 저 가격, 저 전력, 소형, 경량화와 다중모드/다중대역을 처리할 수 있는 RF Front-End 단일 칩이 필요하다.

이 논문에서는 다중모드/다중대역을 위한 구조설계와 특히 최근에 1.8G~2.5GH 의 대역을 많이 사용하고 있는데 이 여러 무선 표준들 중에서 WCDMA, CDMA2000, WIBRO, 대역을 지원하는 동시에 지원하는 LNA, Mixer, VCO 에 대해서 기술하고자 한다.

II. 본론

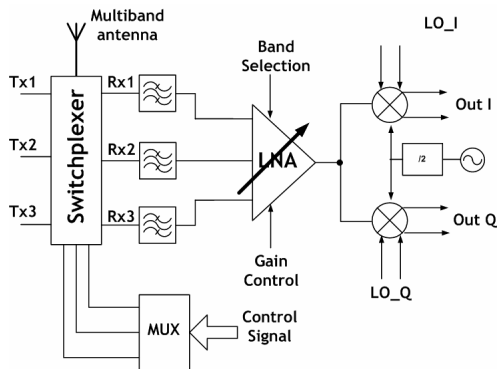


그림 1. 다중모드/다중대역 수신회로 구조

Direct conversion receiver 는 image reject filter 가 필요하지 않고 단순한 구조를 가지므로 높은 집적도가 가능하여 다중모드/다중대역 수신회로에 적합한 구조이다. 다중모드/다중대역 방식에 적합한 수신회로를 설계함에 있어 각각의 지원하는 표준의 개수만큼 LNA 을 사용하는 것이 아니라 전력 소모를 줄이고 전제 크기를 줄이기 위해 입력 Port 는 다르지만 하나의 Bias 을 회로를 사용하는 reconfigurable LNA 설계하였다.

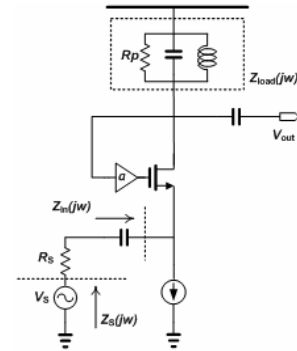


그림 2. 전압부귀환 common-gate LNA

$$Z_s = R_s + \frac{1}{gm} + \alpha * Z_{load}(j\omega)$$

$$NF \approx 1 + \frac{R_s}{R_p} \left(1 + \frac{1}{gm R_s}\right)^2 + \gamma \frac{1}{gm R_s} \quad (1)$$

임피던스 매칭을 위한 LNA 의 구조로는 광대역 매칭이 좋은 common-gate LNA 구조를 선택하였고 다중모드/다중대역에 따른 출력 정합은 출력의 커패시터를 RF 스위치를 이용하여 가변적인 정합회로로 사용하였다. common-gate LNA 구조상 높은 잡음 지수를 낮게 가져가면서 발생할 수 있는 입력 임피던스 부정합은 식 (1)과 같이 다시 전압의 부귀환을 이용하여 입력 임피던스 정합을 할 수 있다.

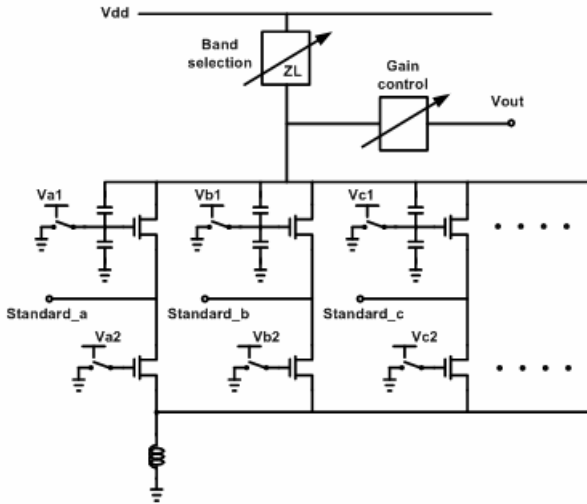


그림 3. 다중모드/다중대역 LNA

그림 4에 제시된 Single input double balanced Mixer는 Direct conversion receiver 구조의 여러 문제점 중에서 특히 IM2 distortion와 DC-offset 그리고 NF 특히 1/f noise을 특성을 개선한 구조이다.

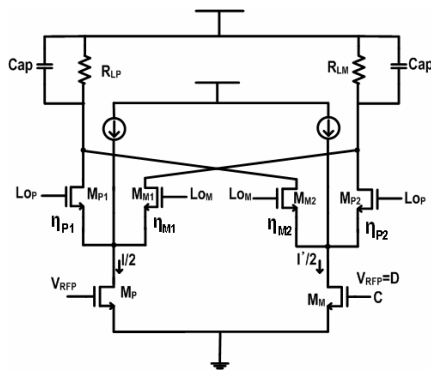


그림 4. single input double-balanced Mixer

$$IM2 : (R_{LP}\Gamma_{P1} - R_{LM}\Gamma_{M2}) = 0$$

$$DC\text{-offset} : (R_{LP}\Gamma_{P1} - R_{LM}\Gamma_{M2}) = 0, (R_{LP}\Gamma_{M2} - R_{LM}\Gamma_{P2}) = 0 \quad (2)$$

($\Gamma_{P1}, \Gamma_{M1}, \Gamma_{P2}, \Gamma_{M2}$: conduction times)

IM2과 DC-offset은 주로 self-mixing, active 소자의 비선형성 그리고 비대칭적인 스위칭단의 on/off 주기 그리고 출력 임피던스의 부정합에 의해 발생하므로 식 (2)에서 보는 바와 같이 출력 임피던스 또는 스위칭단의 DC 동작전압을 조절하여 on/off 주기를 제어하면 이를 제거할 수 있다. 또한 charge-Injection 구조를 사용하여 스위칭단에 흐르는 전류를 줄여줌으로써 1/f을 개선하였다

그림 5는 Complementary Differential LC Oscillator 구조이다. 대칭형구조로 인하여 1/f 노이즈에 둔감하고

phase Noise에서 더 나은 성능을 달성할 수 있다. 3-bit control switch을 통해 3.6~4.8GHz에서 발진하여 1/2 divider을 통해 Mixer의 스위칭단에 인가된다.

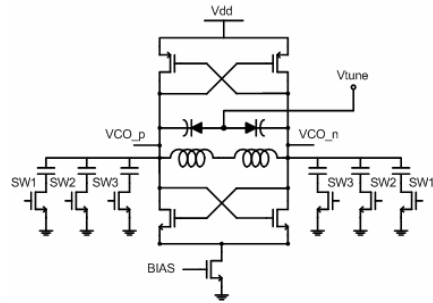


그림 5. Complementary Differential LC Oscillator

III. 실험결과

VDD = 1.8V		Spec.	WIBRO	WDCMA	CDMA2000-1x
LNA=6mA, Mixer=4.2mA VCO=4mA					
Voltage Gain (dB)	High gain	34	39	39	38
	Low gain		21	21	20
NF_DSB (dB)	High gain	< 5	4.5 (@offset freq. 2.5MHz)	5.6 (@offset freq. 1.25MHz)	9.4 (@offset freq. 32MHz)
	Low gain				
S11 (dB)	High gain	< -10	-12	-16	-14
	Low gain		-24	-20	-20
IIP3_Inband (dBV)	High gain	> -35	-38	-38	-37
	Low gain		-19	-19	-20
IIP2_Inband (dBV) (ΔR=5%)	High gain	> -5	5	-5	-1
	Low gain		14	15	16
IIP2_Outband (dBV) (ΔR=5%)	High gain	> 56		17	18
	Low gain			37	37
Phase Noise			-116dBc/Hz (@ offset freq. 1MHz)		

표 1. Triple-mode 수신회로 시뮬레이션 결과

표1은 triple-mode 수신회로 시뮬레이션 결과이다. 특히 IIP2는 출력 임피던스를 5% 부정합을 주고 설계한 결과로 스위칭단의 bias 조절을 통해 Spec.을 만족시킨다.

Acknowledgments

This work was supported by HY-SDR Research Center at Hanyang University, Seoul, Korea, under the ITRC Program of MIC, Korea. The CAD tools were provided by IDEC.

참고문헌

- [1] Paolo Rossi, "A Variable Gain RF Front-End, Based on a voltage-voltage Feedback LNA, for Multistandard Applications," IEEE J. Solid-State Circuits, Vol. 40, No. 3, Mar, 2005.
- [2] Danilo Manstretta, "Second-Order Intermodulation Mechanisms in CMOS Downconverters," IEEE J. Solid-State Circuits, Vol. 38, No. 3, Mar, 2003.