

0.13 μ m CMOSFET의 차단주파수 및 최대진동주파수 특성 분석

김종혁, 이성현, 김영욱*

한국외국어대학교 전자정보공학부, *동부일렉트로닉스

e-mail : concord1997@hotmail.com, shlee@hufs.ac.kr, ywkim@dsemi.com

Analysis of Cutoff Frequency and Maximum Oscillation Frequency Characteristics for 0.13 μ m CMOSFET

Jong-Hyuck Kim, Seonghearn Lee, Young-Wug Kim*

Department of Electronic Engineering, Hankuk University of Foreign Studies

* Dongbu Electronics

Abstract

The dependence of cutoff frequency and maximum oscillation frequency of 0.13 μ m CMOS transistors on layout parameters such as the unit gate width and gate finger number is measured and analyzed in this paper. This information will be very useful for high performance RF IC design.

I. 서론

휴대용 이동통신 시스템의 수요가 급증함에 따라 최근 CMOS 기술을 RF IC 모듈에 적용하기 위한 연구가 활발히 진행 중이다. 실리콘 CMOS 기술은 휴대용 단말기의 RF IC에 적용할 경우 RF 성능 및 특성은 다소 떨어지지만, 소자 및 공정의 안정된 특성을 유지할 수 있으며, 높은 수율로 인해 저가격으로 제조 가능하다. 이미 0.18 μ m CMOS 기술을 사용하여 baseband signal processing 블럭과 RF 모듈이 통합된 one chip화 연구가 널리 진행되고 있다.

하지만, 5GHz 대역이상에서 동작하는 RF IC 제조를 위해서는 CMOS의 RF 성능이 크게 향상되어야 하며, 최근 CMOS Foundry 공정도 0.13 μ m으로 Scaling down 되는 추세이다 [1].

이러한, 0.13 μ m CMOS 소자의 RF 성능을 나타내는 척도로써 차단주파수인 f_T 와 최대진동주파수인 f_{MAX} 가 일반적으로 사용되고 있다 [2]. 이러한 RF 성능을 극대화하기 위해서는 multi-finger layout이 사용되며 layout parameter의 최적화가 필수적이다. 따라서, 본 논문에서는 제작된 0.13 μ m Gate Length의 CMOS 트랜지스터에서 측정된 f_T 와 f_{MAX} 의 layout parameter 종속성에 관한 연구를 수행하였다.

II. 본론

본 연구에서는 multi-finger 형태의 gate layout으로 제작된 0.13 μ m N-MOSFET와 P-MOSFET을 사용하였다. 이때 unit gate width(W_u)는 1.2 μ m, 2.5 μ m, 5 μ m, 10 μ m으로 하고 gate finger 수(NF)는 4, 16 으로 변화시켰다. S-parameter는 on-wafer 상에서 10MHz - 40GHz 까지 측정하였으며, RF probe pad 패턴의 기생성분을 제거하기 위해서 de-embedding을 수행하였다 [3].

먼저, 차단주파수 f_T 는 그림 1(a)에서와 같이 current gain ($H21$)이 1 이 되는 주파수로 측정하였으며, 아래와 같은 식으로 표현된다.

$$f_T = \frac{g_m}{2\pi(C_{gs} + C_{gd} + C_p)} \quad (1)$$

여기서 C_{gs} 와 C_{gd} 는 각각 gate-source와 gate-drain 사이의 내부 capacitance로서 W_u 에 비례한다. 하지만 C_p 는 외부 게이트 접촉영역의 parasitic capacitance로서 W_u 에 무관한 성분을 나타낸다.

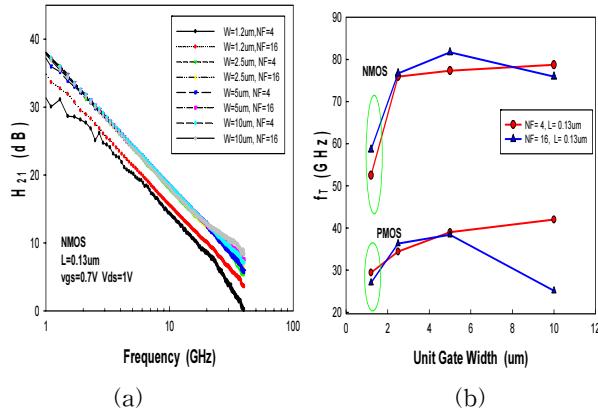


그림 1. (a) 측정된 H_{21} 의 주파수응답곡선 그레프.
(b) $NF=4, 16$ 일 때 W_u 변화에 따른 f_T 그레프.

식(1)에 따르면 total gate width인 $W_u \cdot NF$ 에 비례해서 g_m 과 $C_{gs} + C_{gd}$ 성분이 함께 증가하므로 W_u 에 따른 f_T 변화는 없어야 한다. 하지만, 그림 1(b)에서 $W_u = 1.2 \mu\text{m}$ 의 실제 측정된 f_T 는 $W_u > 2.5 \mu\text{m}$ 이상의 소자에 비해서 매우 적은 것을 알 수 있다. 이는 식(1)에서 W_u 의 감소에 따라 C_{gs} 와 C_{gd} 성분은 같이 감소하지만 W_u 에 무관한 C_p 성분은 줄어들지 않기 때문에 발생되는 현상이다. 즉, $W_u < 2.5 \mu\text{m}$ 인 narrow 소자에는 외부 gate 기생 캐패시턴스 C_p 의 영향이 매우 커짐을 알 수 있다. 하지만 $W_u > 2.5 \mu\text{m}$ 인 경우에는 C_{gs} 와 C_{gd} 성분이 증가되어 C_p 가 무시되므로, W_u 에 무관하게 일정한 f_T 값을 유지하는 것을 알 수 있다.

또한 최대진동주파수 f_{MAX} 는 그림 2(a)에서와 같이 maximum available power gain(MAG)이 1이 되는 주파수로 측정하였으며, 아래와 같은 식으로 표현된다.

$$f_{MAX} = \frac{f_T}{2\sqrt{2\pi f_T R_g C_{gdt} + G_{ds} R_{in}}} \quad (2)$$

여기서 C_{gdt} 는 gate과 drain 사이의 total capacitance로서 내부성분인 C_{gd} 와 외부기생성분인 C_{gdp} 의 합이다. 또한, G_{ds} 는 출력 conductance, R_{in} 은 게이트, 소스 및 채널성이 포함된 입력 저항성분을 나타낸다.

한편, f_{MAX} 는 식(2)에서와 같이, W_u 의 증가에 따라서 $R_g C_{gdt}$ 가 상승하므로 f_{MAX} 가 감소되는 경향을 보인다. 하지만, L 이 감소될수록 $G_{ds} R_{in}$ 성분이 증가하게 되므로 $R_g C_{gdt}$ 의 상승효과가 0.13 μm CMOS 소자에서는 줄어들게 된다. 한편 $W_u < 2.5 \mu\text{m}$ 인 소자에는 f_T 가 크게

감소하기 때문에 f_{MAX} 도 그림 2(b)에서 보여주는 바와 같이 크게 감소하게 된다.

또한 NF의 종속성을 살펴보면, 그림 1(b)에서 보여주는 것처럼 f_T 는 NF의 종속성이 매우 적음을 알 수 있지만, f_{MAX} 는 그림 2(b)에서와 같이 NF가 증가될수록 f_{MAX} 가 상승하게 된다. 식 (2)에서 NF 증가에 따라 R_g 는 역비례로 감소되지만 C_{gdt} 는 비례하여 증가되므로 f_{MAX} 는 일정하게 유지되어야 한다. NF가 줄어들에 따라 R_g 가 증가되고 C_{gd} 는 감소되지만, NF에 무관한 C_{gdp} 성분은 줄어들지 않고 일정하기 때문에 NF=4인 소자에는 그림 4에서 보여주는 것처럼 f_{MAX} 가 감소되는 것을 알 수 있다. 즉, $NF < 4$ 인 small 소자에는 외부 gate-drain 기생 캐패시턴스의 영향이 매우 커짐을 알 수 있다.

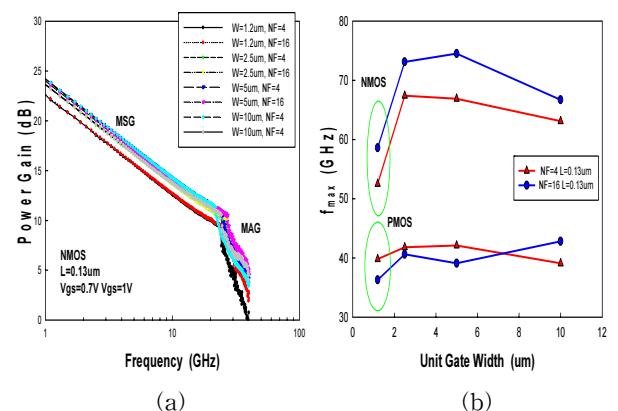


그림 2. (a) 측정된 MSG/MAG의 주파수응답 그레프.
(b) $NF=4, 16$ 일 때 W_u 변화에 따른 f_{MAX} 그레프.

III. 결론

본 논문에서는 layout 파라미터인 unit gate width와 gate finger 수의 변화에 따른 f_T 와 f_{MAX} 의 영향을 측정하고 분석하였다. 이와 같은 0.13 μm CMOS 소자의 layout 종속 RF 특성데이터는 높은 RF 소자성을 요구하는 RF IC 설계에 유용하게 사용된다.

참고문헌

- [1] C. H. Lin et al., Proc. IEEE Bipolar/BiCMOS Circuit & Tech. Meet., pp. 73-79, 2002.
- [2] C. S. Kim et al., IEEE MTT-S International Microwave Symp. Digest, pp.945-948, 1997.
- [3] S. Lee, IEEE Trans. Electron Devices, vol. 46, pp. 275-280, Feb. 1999.