

# DRAM 패키지의 고주파 잡음 특성

\*김준일, 지 용

서강대학교 전자공학과

e-mail : juniree@sogang.ac.kr, yongj22@sogang.ac.kr

## The Characteristics of operating noises in the FBGA packages at high frequency

\*Joon-Il Kim, Yong Jee

Department of Electronic Engineering, Sogang University

### Abstract

In this paper, we analyzed the FBGA packages operating in high speeds and high frequency rates for DRAM. Using 3D simulations, we could extract s-parameters of packages. We realize that the proposed FBGA package does not operate properly at 3Gbps because the FBGA package have delta-I noise( $V_{\Delta I, peak}$ ) of 132.0mV and crosstalk of 300mV, which is 25% of the operating clock level.

### I. 서 론

메모리 모듈이 5.3Gbps의 고속으로 동작하며 집적화 되어감에 따라 시스템을 이루는 집적회로에서의 잡음 원이 증가하고 있다. 이러한 잡음원들은 메모리 칩 내부에서 뿐만 아니라 각각의 집적회로로부터 data가 입출력되는 package 배선 등에 의해서도 발생하는데 특히 메모리 모듈이 고속/고주파 동작을 하게 됨에 따라서 잡음의 크기가 점차 증가하므로 모듈의 동작에 영향을 줄 수 있다. 따라서 이러한 잡음원을 최소화 하기위해 고속으로 동작하는 메모리 모듈은 그 패키지 구조로서 FBGA(Fine-pitch Ball Grid Array) 등과 같이 집적화가 가능한 구조 상에서 보다 짧은 배선을 이

용하므로 package 배선상에서 발생하는 인덕턴스 성분 등을 최소화하려고 한다[3]. 이러한 패키지 구조상의 변화는 점차 작아지는 메모리 칩의 구동 전압에 따라 보다 적은 전원 및 신호 관련 잡음원을 허용해야만 하며 특히 package 배선에서의 신호 관련 잡음원인 crosstalk는 모듈의 집적도가 높아감에 따라 package 배선 상의 inductive(or capacitive) coupling 현상에 의해 고속/고주파 동작에 있어서 메모리 모듈의 원활한 신호 전송을 방해하는 원인이 되고 있다[1].

본 논문에서는 3Gbps의 신호 입력에 대하여 package 배선에서 발생될 수 있는 잡음 중 두 가지의 고주파 잡음에 대하여 일련의 시뮬레이션을 통해 분석 하였으며 제안된 FBGA package의 고주파 성능을 판단하였다. 첫 번째는 data의 전송에 있어서 높은 package 배선 밀도 및 고속 동작으로 인해 발생하는 crosstalk이며 다음으로는 메모리 모듈들을 구동시키기 위한 전원 스위칭과 package 성분에서의 인덕턴스 성분( $L_{eff}$ )에 따라 전압( $V_{\Delta i}$ )을 형성하게 되는 동시 스위칭 잡음(simultaneous switching noise)으로 delta-I noise를 분석하였다[1][2]. 분석 방법으로는 HFSS<sup>TM</sup>(High Frequency Structure Simulator)를 이용하여 3차원 모의 실험을 통해 메모리 모듈용 FBGA package 배선의 주파수에 따른 s-parameter를 추출하였으며 ADS<sup>TM</sup>(Advanced Design System)를 이용하여 각각의 package 배선에서 발생하는 잡음 및 고속/고주파 동작에 따른 특성을 해석하였다.

## II. 본 론

### 1. DRAM용 FBGA package

본 논문에서는 32개의 data line과 144개의 I/O로 구성된 메모리 모듈의 FBGA 패키지 구조에 대하여 고속/고주파에서의 package 배선 crosstalk 및 인가된 전원에 의한 delta-I 잡음 특성을 조사하였다.

그림 1은 분석된 FBGA package 배선으로서 bondwire, data line, via, solder bump 등으로 구성된 모습을 나타낸다. package 배선은 그 선폭이  $70\mu\text{m}$ 로써 인접한 line과의 최소 간격 또한  $70\mu\text{m}$ 로 설계되었다.

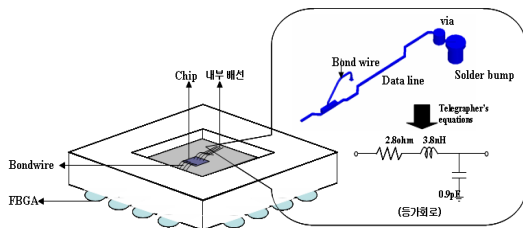


그림 1. FBGA package 및 분석된 배선

그림 2와 같이 FBGA package 배선은 전자기장 분석으로부터 나타난 s-parameter에서 약 5.0[dB] 부근에서 신호 세기가 50% 이상 감쇄되는 특성을 보이고 있다.

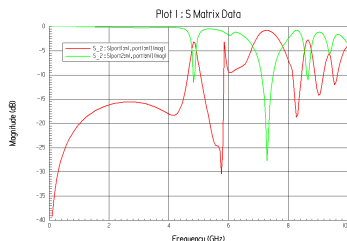


그림 2. FBGA package 배선의 s-parameter

### 2. FBGA package의 delta-I noise 및 crosstalk

DRAM cell에 전원이 인가되면 cell은 on 상태가 되어 cell로부터 data가 package 배선을 거쳐 다시 package I/O를 통해 외부의 module로 전송된다. 따라서 이에 따른  $L_{eff}$  값도 변화하게 되므로  $V_{\Delta I}$  값에도 변화가 있게 된다. 그림 3에서와 같이 인가되는 전류의 크기가 10mA이며  $t_{rise}$ 과  $t_{fall}$ 가 각각 0.1nsec 일때  $V_{\Delta I\_peak}$ 는 약 132.0mV로서  $L_{eff}$ 는 1.32nH가 계산된다. 또한 입력된 전류가 커지면  $V_{\Delta I\_peak}$  값도 커지는 것을 볼 수 있다. 분석된 s-parameter를 이용하여 ADS 도구로 해석한 결과 일정한 주기의 클럭( $V_{high}=0.9V$ ,

$V_{low}=-0.9V$ ,  $t_{rise}=0.1nsec$ ,  $t_{fall}=0.1nsec$ )을 인가하였을 때 인접한( $70\mu\text{m}$ ) 패키지 배선 구조에 의해서 나타난 crosstalk 잡음 크기는 3[Gbps]의 동작 속도 ( $t_{rise}=0.1nsec$ ,  $t_{fall}=0.1nsec$ )에서 약 300mV( $V_{peak-peak}$ )가 나타나므로 입력 전압의 약 16.7%가 잡음으로 나타난다. 따라서 제시된 FBGA package는 3Gbps의 동작 속도에 있어서 10%의 전원 및 신호 잡음의 기준을 적용할 때 사용이 적합하지 않음을 알 수 있다.

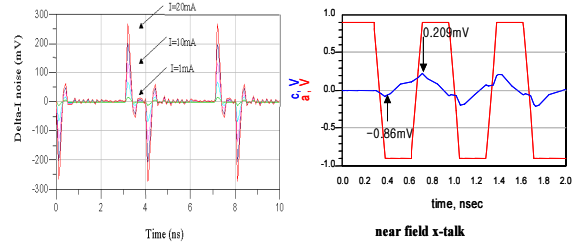


그림 3. 전류에 따른 delta-I noise 변화 및 패키지 배선에서의 crosstalk 잡음

## IV. 결 론

본 논문은 고속/고주파 동작을 위한 DRAM용 FBGA package의 잡음 특성 중 delta-I noise 및 crosstalk 특성을 3차원 모의 실험 및 임의의 3Gbps 입력 clock을 인가한 후 일련의 특성들을 관찰하므로써 분석하였다. 분석된 package 배선은 10mA의 인가 전류에 대하여 약 132.0mV의  $V_{\Delta I\_peak}$ 의 delta-I noise를 생성하였으며 약 300mV( $V_{peak-peak}$ )의 crosstalk를 나타내어 입력 clock에 대한 잡음 마진을 30%로 설정하였을 때 3Gbps의 동작 속도에서 실험된 package 배선을 이용한 모듈 동작 및 신호 전송은 적합하지 않을 수 있음을 알 수 있다.

## 참고문헌

- [1] S. H. Hall, "High-speed Digital System Design," John Wiley & Sons, Inc., New York, 2000
- [2] R. R. Tummala and E. J. Rymaszewski, Microelectroincs Packaging Handbook, Van Nostrand Reinhold, New York, 1989.
- [3] Y. Eo, W.R.Eisenstadt, "High-speed VLSI interconnect modeling based on S-parameter measurements," IEEE Trans. Comp., Hybrids, Manufact. Technol., vol.16, Aug.1993.