

TMS320C64x 기반 MPEG-1 Layer II Decoder의 DSP 구현

조충상, 이영한, 오유리, 김홍국

광주과학기술원 정보통신공학과

e-mail : {cscho, cpumaker, yroh, hongkook}@gist.ac.kr

Implementation of the MPEG-1 Layer II Decoder Using the TMS320C64x DSP Processor

Choong Sang Cho, Young Han Lee, Yoo Rhee Oh, and Hong Kook Kim
Dept. of Information and Communications,
Gwangju Institute of Science and Technology

Abstract

In this paper, we address several issues in the real time implementation of MPEG-1 Layer II decoder on a fixed-point digital signal processor (DSP), especially TMS320C6416. There is a trade-off between processing speed and the size of program/data memory for the optimal implementation. In a view of the speed optimization, we first convert the floating point operations into fixed point ones with little degradation in audio quality, and then the look-up tables used for the inverse quantization of the audio codec are forced to be located into the internal memory of the DSP. And then, window functions and filter coefficients in the decoder are precalculated and stored as constant, which makes the decoder faster even larger memory size is required. It is shown from the real-time experiments that the fixed-point implementation enables us to make the decoder with a sampling rate of 48 kHz operate with 3 times faster than real-time on TMS320C6416 at a clock rate of 600 MHz.

I. 서론

현재 지상파 DMB (Digital Multimedia Broadcasting)와 같은 디지털 멀티미디어 제품의 발달로 오디오, 비디오 등 멀티미디어 코덱의 DSP (Digital Signal Processor) 실시간 구현에 대한 수요가 날로 증가하고 있다. 특히, 멀티미디어 코덱은 연산량이 큰 FFT (Fast Fourier Transform), 필터링 등의 반복 수행이 많으며, 이는 멀티미디어 코덱을 DSP에 구현하는데 있어서 처리속도의 최적화에 병목이 되어 왔다.

멀티미디어 코덱과 같이 연산량이 많은 프로그램의 실시간 구현에 적합하고, C 언어로 쉽게 구현 가능한 DSP 보드로서 Texas Instruments (TI)의 TMS320C6000 계열이 있다. 특히, TMS320C64x는 고정소수점 방식의 프로세서로서 보다 빠른 처리속도를 제공한다 [1]. 따라서 본 논문에서는 TMS320C6416 DSP에 오디오 코덱 중 현재 유럽 디지털 라디오 방송 표준인 MPEG-1 Layer II 디코더 [2]를 실시간으로 구현한다. 또한, 본 논문에서는 worse case, 즉 48 kHz 표본율에서, 실시간 처리가

가능하도록 기본적인 부하를 고려하여 1초 동안 프로세서의 점유 시간이 50%이하가 되도록 구현하는 것을 그 목표로 한다.

본 논문의 구성은 다음과 같다. 제 I 장의 서론에 이어, 제 II 장에서는 TMS320C6416에 대해 간단히 기술하기로 한다. 이어 제 III 장에서는 MPEG-1 Layer II 디코더의 실시간 구현을 위한 C 코드 최적화 과정과 TMS320C6416에 구현된 MPEG-1 Layer II 디코더의 성능을 보이고, 제 IV 장에서 결론을 맺는다.

II. MPEG-1 Layer II 디코더의 DSP 구현

2.1. TMS320C6416 DSP 보드의 특징

본 논문에서 사용한 고정소수점 방식의 TMS320C6416은 600 MHz 클럭 속도의 프로세서를 가지며, 저장 공간으로는 내부에 1 MB RAM이, 외부에 16 MB RAM, 그리고 512 KB 플래시메모리가 장착되어 있다 [3]. 또한, 마이크, 헤드폰 등 외부 오디오 신호의 입출력을 제공하기 위하여 TI의 AIC23 코덱 칩이 연결되어 있다. AIC23의 입출력 오디오 신호는 McBSP (Multi Channel Serial Buffer Port)를 통하여 DSP 프로세서와 통신한다. 그리고 프로세서와 주변 장치와의 효율적인 데이터 전송을 위해서 EDMA (Enhanced Direct Memory Access)를 지원한다. EDMA는 프로세서가 데이터 이동에 직접 관여하지 않도록 하여 프로세서의 작업량을 줄인다. 뿐만 아니라, BIOS (Basic Input/Output System)라는 실시간 운영 체제를 제공한다. BIOS는 독립적인 작업들을 각각의 task로 구성함으로써 한 프로세서가 여러 작업들을 독립적으로 수행할 수 있도록 해 준다. 마지막으로, 개발 툴로는 TMS320C6416에 C 언어로 구현할 수 있는 CCS (Code Composer Studio) v3.1을 사용한다 [4].

2.2. MPEG-1 Layer II 디코더 구성

현재 유럽 디지털 라디오 방송 표준인 MPEG-1 Layer II는 32, 44.1, 48 kHz의 샘플링주파수를 지원하며 한 프레임을 처리하여 1152 샘플 (stereo일 경우는 2304 샘플)을 출력한다. 그림 1은 MPEG-1 Layer II의 전체 디코딩 과정을 보여 준다. 디코딩 과정은 frame unpacking, reconstruction, inverse mapping의 크게 세 가지 블록으로 구성된다 [5]. 먼저, frame unpacking에서는 비트스트림 복원에 사용되는 정보를 해석한다. Reconstruction은 frame unpacking에서 얻은 정보를

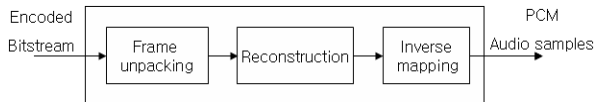


그림 1. MPEG1 Layer II 디코더 알고리즘 구성도

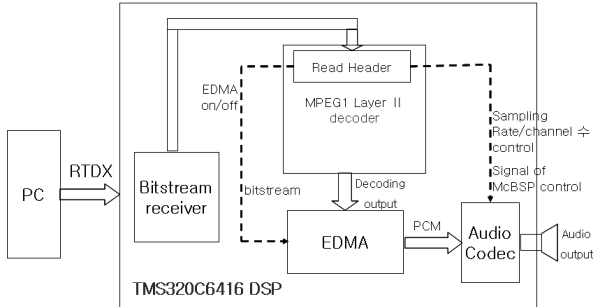


그림 2. TMS320C6416 기반 오디오 디코더 구성도

이용하여 압축된 오디오의 주파수 성분을 복원한다. 마지막으로 inverse mapping에서는 서브밴드 합성필터를 통해 주파수 성분을 시간축의 신호로 변환한다.

2.3. TMS320C64x 기반 MPEG-1 Layer II 디코더

그림 2는 논문에서 구현한 TMS320C6416 기반 오디오 코덱 디코더에 대한 전체 시스템의 구성을 보여준다. 먼저 TMS320C6416에서는 BIOS를 이용하여 주변 장치들이 독립적으로 작동하도록 설계된다. PC의 MPEG-1 Layer II 비트스트림은 RTDX (Real Time Data Exchange)를 통하여 TMS320C6416으로 전송된다. 그리고 TMS320C6416으로 전송받은 비트스트림은 그림 1의 디코딩 과정을 거쳐서 PCM 오디오 신호로 복원된다. 복원된 PCM 오디오 신호는 EDMA를 이용하여 McBSP의 출력 포트에 전송되고, AIC23 코덱을 통하여 재생된다. 또한 오디오 출력은 디코더와 EDMA 간의 동기화를 위하여 더블버퍼를 사용한다.

2.4. C 코드의 최적화 및 실시간 디코딩

PC 환경에서 C 코드로 구현된 MPEG-1 Layer II 디코더를 TMS320C6416에서 실시간으로 구현하기 위하여 다음과 같은 C 코드를 최적화 과정을 수행한다.

첫째, 디코딩 과정에서 필요한 테이블들을 파일에서 읽어오는 대신, 메모리에 미리 저장함으로써 파일 처리를 위한 처리 시간을 줄인다.

둘째, 디코딩 과정에서 일반적으로 수행되는 부동소수형 연산을 scaling하여 정수형으로 변환한다.

셋째, for-loop 등의 구조를 수정하여 배열 참조 시 메모리의 이동 거리를 최소화한다.

넷째, inverse mapping 과정에서 계산되는 filtering과 windowing은 코사인 함수를 포함하고 있어서 연산량이 매우 많다. 그러므로 filter 계수와 window 함수를 미리 계산하여 메모리에 저장한다.

마지막으로 CCS에서 제공하는 최적화 기능을 통하여 처리속도를 개선한다 [6].

III. 실험

PC 환경에서 C 코드로 구현된 MPEG-1 Layer II 디코더와 DSP 보드에 실시간으로 최적화된 디코더의 성능을 평가하였다. 이를 위해, 두 가지 경우에 대해 CCS에서 제공하는 같은 최적화 레벨주고 1초 동안 CPU clock을 기준으로 디코딩에 사용된 clock 수를 측정하여 그 비율을 구하였다. Clock 수를 측정하기

위하여 CCS의 profiler 기능을 사용하였으며, frame unpacking, reconstruction, inverse mapping 과정의 수행 성능을 각각 측정하였다. 표 1은 PC 환경에서 C 코드로 구현된 MPEG-1 Layer II 디코더와 DSP에서 C 코드 최적화 과정이 수행된 디코더에 대하여, 32, 44.1, 48 kHz의 스테레오, 384 kbit/s 비트스트림을 디코딩하였을 때의 CPU 점유시간을 보여준다. 여기서 표 1의 전체 디코딩 과정의 값이 1이하인 경우는 디코딩에 사용된 CPU clock이 CPU의 최대 clock보다 작다는 것을 의미하며 실시간으로 구현되었음을 의미한다. 표1로부터 PC 환경에서 구현된 디코더의 경우, 32, 44.1, 48 kHz의 비트스트림 모두 실시간 처리가 되지 않는 반면, DSP에 구현된 디코더의 경우 모두 50%이하의 CPU 점유시간을 사용하면서 실시간으로 디코딩됨을 알 수 있다.

표 1. 디코더 블럭별 CPU load 비교

	PC 환경에서 구현된 디코더(s)			최적화과정을 수행한 디코더(s)			속도 증가율 (%)
	32	44.1	48	32	44.1	48	
frame unpacking	0.053	0.074	0.080	0.049	0.067	0.073	8.75
reconstruction	0.123	0.169	0.185	0.021	0.029	0.031	84.24
inverse mapping	4.038	5.564	6.057	0.254	0.351	0.382	93.69
전체 디코딩과정	4.214	5.807	6.322	0.324	0.477	0.486	92.31

IV. 결론

본 논문에서는 TMS320C6416에 MPEG-1 Layer II을 실시간으로 구현하였다. TMS320C6416에 구현된 MPEG-1 Layer II 디코더는 BIOS를 사용하였고, EDMA와 RTDX를 통하여 비트스트림을 전송받도록 설계하였다. 또한 PC에서 구현된 디코더를 TMS320C6416에 실시간으로 구현하기 위하여 C 코드 최적화 과정을 수행하였다. C 코드 최적화 과정을 수행한 결과, PC 기반 디코더의 수행속도를 92.31% 개선할 수 있었으며 실시간으로 오디오를 재생할 수 있음을 확인하였다.

감사의글

이 논문은 KAIST 모바일미디어플랫폼센터가 수행하는 TI-KAIST 국제공동연구개발 프로젝트를 통해 정동부 및 정보통신연구진흥원으로부터 지원받고 있습니다

참고문헌

- [1] Texas Instruments, "TMS320C6000 CPU and Instruction Set Reference Guide," Oct. 2000.
- [2] Y.-F. Dehery, "Musicam Source Coding," The AES 10th International Conference: Images of Audio, Aug. 1991.
- [3] Texas Instruments, "TMS320C6000 Peripherals Reference Guide," Feb. 2001.
- [4] Texas Instruments, "TMS320C6000 Code Composer Studio User's Guide," Feb. 2004.
- [5] ISO/IEC 11172-3, "Coding of moving pictures and associated audio for digital storage media at up to about 1.5Mbit/s," Apr. 1996.
- [6] Texas Instruments, "TMS320C6000 Optimizing Compiler User's Guide," May 2004.