

TOC를 이용한 PCB 제조라인의 리드타임 개선

Improvement of Lead Time at A PCB Manufacturing Line Using TOC Methodology

요시다 아쓰노리*, 박정현**

*선문대학교 대학원 기계및제어공학과, yoshida@sunmoon.ac.kr

**선문대학교 공과대학 기계공학부, pjh@sunmoon.ac.kr

Abstract

PCB는 수십개의 주공정과 보조공정으로 구성된 제품으로 동일한 생산라인에서 로트 단위로 다품종 혼류 생산되고 있다. 따라서 PCB 제조라인에서는 많은 공정수, 높은 불량률, 다양한 공정설비 및 빈번한 설비고장, 중소기업의 낮은 설계 및 생산기술력, 빈번한 수주 변경 및 다품종 혼류, 긴급 수주 등과 같이 제조원가를 증가시키는 다양한 교란요인들이 항상 발생하고 있다. 본 연구에서는 생산성, 품질 등을 고려하면서 리드 타임을 단축하기 위하여 TOC DBR 기법을 개선한 2개의 DBR 개념을 도입하여 성공적으로 리드타임을 개선한 사례를 소개하고자 한다.

1. 서론

MLB(Multilayer circuit Board) 형태의 PCB(Printed Circuit Board) 생산공정은 재단, 내층 회로형성, 적층, CNC drilling, 동도금, 외층회로형성, PSR, 금도금, BBT, 검사 및 포장 등의 주공정과 AOI, baking, marking, plugging 등의 보조공정으로 구성되어 있다. 대부분의 공정들이 이산공정보다는 연속공정 위주로 구성되어 있어 투입되는 lot 단위의 공정 투입 스케줄링은 국내외 대기업에 납품하는 협력업체로서는 납기 준수율 향상, 생산량 증대, 수율 향상 등에 많은 영향을 미치고 있다.

PCB 관련 중소기업체 뿐만 아니라 많은 중소기업체들은 대형 제조업체에 비교하여 아주 다양한 공정에 대한 생산기술 및 공정관리 능력의 부족, 내외부의 환경변화 대응능력 부족에 따른 수율 저하, 빈번한 설비 장애 등의 많은 문제점들을 항상 갖고 있다. 따라서 중소기업체에서 긴급 오더에 대한 대응, 빈번한 수주변경 등에 따른 생산라인 및 생산기술 관련한 관리능력에서 대기업보다 높은 수준을 갖추는 것은 필수적인 사항이라고 할 수 있다.

생산제품의 제조원가를 상승시키는 여러 요인들을 가능한 통제함으로써 경쟁업체에 비교하여 경쟁우위를 확보하는 것은 기업의 생존과 직결되어 있다. 아울러 국내외 대기업의 협력업체로서 부품을 생산하는 중소기업체로서는 납기와 품질에 대한 요구사항을 만족하는 것이 매우 중요하다.

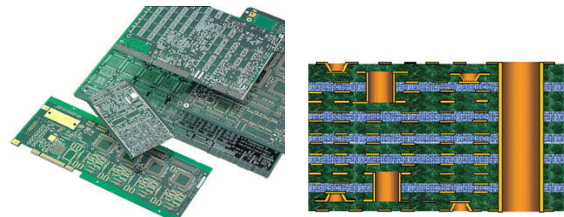
본 연구는 lot 단위로 200여 종류의 제품들이 혼류 생산되는 동일한 생산라인에서 생산성, 품질 등을 고려하면서 납기준수율 향상을 위하여 TOC 기

법을 적용한 리드타임 단축사례를 소개하고자 한다. MLB 형태의 PCB 생산라인에 적용하기 위하여 TOC의 DBR(Drum-Buffer-Rope) 기법을 응용한 2개의 DBR(Double DBR)을 고안하여 적용하고 있다.

2. A사의 MLB 생산라인

2.1 MLB 제품 및 생산공정

본 연구는 [그림 1]과 같은 MLB PCB를 국내외 대기업으로부터 수주 및 생산하는 중소기업체인 A사를 대상으로 하고 있다.



(1) 생산중인 MLB (2) MLB 단면

[그림 1] A사의 MLB 제품 예

MLB의 생산공정은 [그림 2]와 같이 10여개의 주공정으로 구성되며, 추가적으로 10여개의 보조공정으로 구성되고 있다.



[그림 2] MLB 생산공정

[그림 2]에서 재단, 회로형성, 적층, CNC drill, 도

금 등의 과정을 여러 번 거치면서 MLB 완제품이 생산되고 있다. A사의 MLB 생산라인은 각 공정 단위로 구분되는 기능적 배치형태로서 전체적으로는 flow line으로 구성되어 있다.

최근 PCB 생산공정기술의 발전에 따라 Kim (1993)이나 Jih (2003)과 같이 전통적인 생산공정 구성에서 새로운 공정구성으로 변화되고 있는 추세이다. 즉 AFI(Automatic Final Inspector)설비, laser drill 등의 도입으로 인한 공정구성 변화를 예 를 들 수 있다.

2.2 MLB 생산라인 특성 및 문제점

A사의 생산계획은 100% 수주생산으로 이루어지며, 동일한 생산라인에서 다품종 혼류 제품을 연속적으로 생산하는 형태로 되어 있다. 따라서 생산되는 MLB 제품에 따라 매우 다양한 생산공정 구성이 이루어지고, 이에 따른 최적공정조건 셋업의 어려움과 공정처리 안정성이 낮아지는 문제로 생산일정 계획, 납기관리 및 설비관리 등에서 많은 어려움을 겪고 있다.

이와 같은 문제를 해결을 위하여 A사는 그 동안 생산현장의 생산일정계획과 실적관리의 체계화를 위한 MES 도입을 검토한 바 있다. 그러나 성공적인 MES 도입 및 운영을 위하여 요구되는 하부구조가 취약함과 동시에 하부구조 구축을 위한 시도가 제대로 이루어지지 못하였다.

A사와 같은 중소 PCB 제조업체는 다음과 같은 생산라인의 특징을 갖고 있다.

- 1) 동일 또는 제한된 생산라인에서의 다품종 혼류 생산방식
 - 2) 100% 수주에 의한 생산
 - 3) 20~30개 정도의 매우 다양한 생산공정
 - 4) 과대한 재공재고 유지
 - 5) 제품의 짧은 라이프사이클에 의한 잦은 생산공정설계 및 공정조건 변경
 - 6) 원재료의 짧은 라이프사이클
 - 7) 고도화되는 생산기술(고 다층화, 고 정밀화)
 - 8) 생산공정기술 발전에 따른 공정설비의 가용수명 단축
 - 9) 빈번한 수주정보(납기, 주문량 등) 변경
- 이와 같은 생산환경에 따라 다음과 같은 문제점들이 항상 나타나고 있다.

- 1) 생산계획의 어려움 및 잦은 수주정보 변경에 따른 납기준수를 하향
- 2) 공정별 처리능력 계산의 어려움
- 3) 설비 및 공정별 부하 조정관리의 어려움
- 4) 공정간 재공재고의 밸런싱 관리의 어려움
- 5) 수주별 납기 예측의 어려움 및 납기 준수의 어려움 등

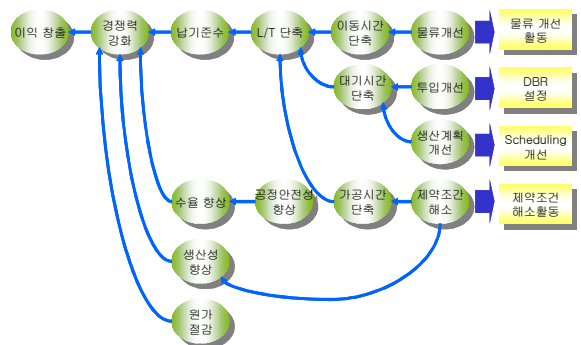
Ahn (2003)의 적정한 재공재고 유지를 위한 접근이나 Choi (2004)의 혼류생산시스템에서의 평균화된 생산순서 등의 연구들이 PCB에 적용될 수 있으나, 중소 PCB 제조업체들의 내외부 환경 특성에 따라 빠른 시간 내에 피이드백 할 수 있도록 하는 하부구조가 제대로 구축되어 있지 못한 것이 현재의 상황이다.

따라서 그 동안 PCB제조업체의 ERP, MES 등의 정보시스템 구축이 타 업종제조업체에 비하여 많이 지연되고 있다. 이러한 결과에 의하여 계획된 리드타임 보다 실제 리드타임의 증가, 납기 준수율의 저하 등의 문제점들을 해결하지 못하고 있는 것이 현실이다.

3. TOC Double DBR 기법을 적용한 PCB 제조라인의 리드타임 단축

3.1 TOC 방법론 도입의 필요성

A사는 A사의 PCB 제조라인에서 시급하게 확보하여야 하는 경쟁력으로서 리드타임 단축과 납기 준수율 향상으로 정하고, TOC 기법을 주 도구로 하여 해결하고자 하였다. 즉, 이익 창출을 위하여 필요한 사전 활동을 분석해본 결과 [그림 3]과 같이 물류개선, 공정별 투입개선, 생산계획개선, 각종 제약조건 해소 등이 가장 근원적으로 해결되어야 할 요소로 파악되었다.



[그림 3] A사의 이익 창출을 위한 방법

[그림 3]에서 보는 바와 같이 이익창출을 위하여 요구되는 모든 활동을 단계별로 병행 실시하여야 함은 필수적이다. 본 연구에서는 이 중에서 납기준수를 위하여 수행된 활동을 소개하며, 그 중에서 핵심적인 부분이 TOC의 DBR을 확장하여 Double DBR을 고안하고, 이를 생산일정계획에 적용한 것을 소개하고 있다.

A사는 납기준수를 위한 리드타임 단축을 위한 활동으로서 다음과 같은 접근방법들을 검토하였으며, 이 중에서 A사의 PCB 제조라인의 리드타임 단축을 위하여 TOC가 가장 적합하다는 판단을 하였다.

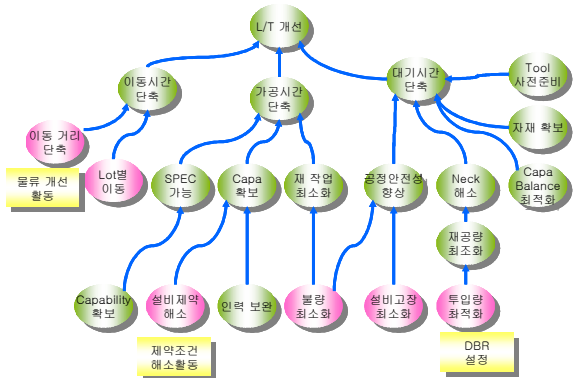
- 1) JIT (Just in Time :적기 생산시스템),
 - 2) SCM (Supply Chain Management)
 - 3) CE (Concurrent Engineering)
 - 4) TOC (theory of Constraint : 제약조건 이론)
- JIT는 pull system이지만 PCB 공정은 앞 공정에서는 ERP 생산계획 즉, push system을 도입하고 있어서 현실적으로 전체 공정을 대상으로 JIT화는 매우 어려운 접근방법이다. Koh (2002)에서 kanban을 사용한 DBR 시스템을 제시하고 있으나, PCB 세부공정 단위로 kanban과 buffer 관련 부분을 고려하여야 하므로, 현재 A사의 공장배치에서 보면 적용하는 데 많은 어려움이 있다
- SCM은 주로 모기업과 협력업체 사이의 물류 및 납기관리를 위하여 적용되고 있으나, 본 연구는 A사의 제조라인에서의 문제가 대부분인 관계로 SCM에 의한 리드타임 개선효과는 매우 미미할 것으로 판단하고 있다.

PCB는 I자 형태의 생산공정으로 생산되고 있다. 회로형성, 동도금, 금도금, PSR, Router 등 원자재인 core에 대한 가공이 연속적이고, 가공 과정이 고

정되어 있어, 타 모델과의 호환성은 절대로 있을 수 없다. 따라서 동시에 복수 공정을 진행할 수 없으므로 CE는 적용할 수 없는 방법이다.

A사는 그동안 PCB 생산공정 중에서 애로공정을 중심으로 투입계획을 결정하는 방법에 대해서는 많은 연구 및 적용을 시도해오고 있다. 긴 생산공정을 갖는 MLB의 경우, 공정처리의 버퍼 역할을 하는 제공재고의 밸런스는 리드타임에 많은 영향을 주고 있다. 실제로 전체 생산 리드타임 중에서 대기중 손실되는 시간이 30% 이상인 경우가 많다. 따라서 리드타임을 단축하기 위해서는 적시에 정확한 원자재 투입이 무엇보다도 중요하다. 따라서 TOC의 DBR을 리드타임 단축에 적용하기로 결정하게 되었다.

A사는 우선 CRT(Current Reality Tree) 기법을 이용하여 리드타임 장기화에 대한 CP(Core Problem)를 [그림 4]와 같이 투입량 최소화, 설비 제약조건 해소, 이동시간 단축의 3가지로 도출하였다.



[그림 4] A사의 Lead Time개선을 위해 해야 할 일

3.2 TOC 방법론 도입 프로세스

TOC 추진을 위해 A사는 [그림 5]와 같이 3단계로 나누어 추진하였다.

Phase 1에서는 사무국에서 준비한 각종 자료를 분석하여 CCR(Capacity Constraints Resource)를 결정하였다. 이 때 공정별 Capacity[그림 6], 일일 원자재 투입현황[그림 7] 등을 분석한다. 이러한 분석결과를 이용하여 [그림 8]과 같이 A사가 해결하고자 하는 각종 문제에 대한 해결방향을 결정하게 되었다.

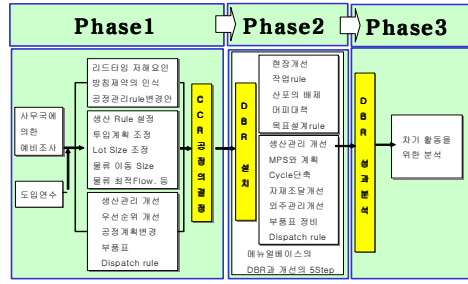
Phase 2에서는 결정된 CCR를 대상으로 DBR을 설치하여 CCR 공정을 중심으로 제약조건 해소활동을 추진한다.

마지막으로 Phase 3에서 DBR 성과 분석을 수행하고, 차기 활용을 위한 분석작업을 수행한다.

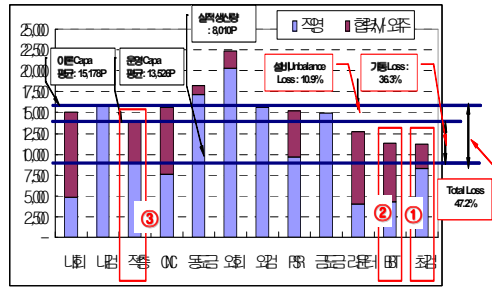
ASP의 유한능력 스케줄링 시스템을 기존 ERP에 적용 시 Choi (2001)의 drum scheduling, Goldratt (2002)의 연구와 같이 투입(Drum)의 최적치를 계산하는 것이 가장 중요하다.

3.3 PCB 제조라인에 있어서의 기존 DBR기법 적용상의 문제점

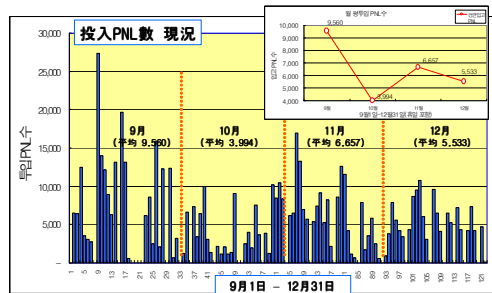
A사의 PCB 생산라인에 TOC에서 적용하는 DBR을 그대로 적용하는 경우, 다음과 같은 문제점이 있는 것을 발견하게 되었다.



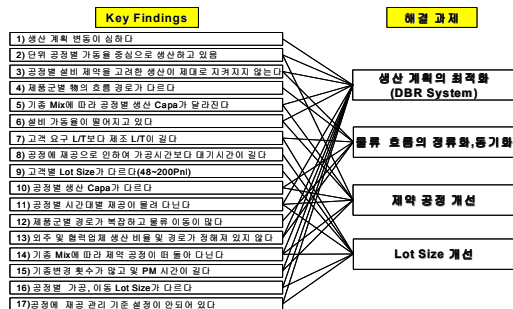
[그림 5] DBR 구축 프로세스



[그림 6] A사 공정 Capacity 현황



[그림 7] A사의 원자재 투입현황



[그림 8] 현재 문제점과 해결과제

- 1) 한개의 Drum에 많은 공정 적용 문제점
20여 개 이상의 생산공정으로 인하여 한개의 Drum에 맞게 투입을 해도 중간단계의 공정의 Capacity Balance를 조절할 수 없다. 그 결과 CCR 공정에 도달했을 때에는 당초 CCR 공정의 요구 시기와 요구량을 맞출 수 없게 된다. 따라서 빈번한 공정변화와 낮은 공정안정성으로 인하여 1개의 CCR 공정으로 고정하여 추진할 수 없게 된다.
- 2) 생산라인의 낮은 공정안정성
A사의 낮은 공정안정성(수율, 설비고장 등)과 불

안전한 공정으로 인하여 CCR의 비가동이 발생하여 재공재고가 0 수준으로 떨어지는 상태가 발생한다.

3) Capacity 변동성

CCR 공정의 Capacity가 제품군별로 변동이 되어, 투입량을 산출하기가 힘들다.

4) 공정 리드타임의 변동성

각 공정이 제품군에 따라 부하 량에 차이가 있어서 각 공정의 정확한 공정처리작업의 리드타임을 산출하기가 힘들다.

5) 버퍼량 변동성

CCR 공정의 표준적인 capacity를 기준으로 버퍼를 조절할 때, CCR 공정까지의 리드타임이 길고, 버퍼관리를 하기 힘들게 된다. 따라서 버퍼를 평가할 때 그 버퍼 내에 있는 재공량 만으로서는 판단할 수 없고, 제품종류, 해당 CCR의 부하량, 그리고 리드타임을 참조할 필요가 있다.

6) FIFO 미 준수

수주변경에 따라 현재 버퍼를 FIFO하지 못할 경우가 발생한다.

7) 공정 프로세스의 복잡성

PCB 제품 중 동일공정을 반복해서 진행할 제품의 경우(예: Build up 제품-내층회로, 내층 AOI, 적층, CNC drill, 동도금을 진행 후, 다시 외층회로, 외층 AOI, 적층을 실행) 복수공정에서 버퍼에 유입된다.

8) 경영자의 고정관념

PCB 제조업체는 절대적이 영향력을 갖고 있는 오너인 최고 경영자의 경험과 고정관념과 PCB 업체에 적용할 TOC의 DBR과는 일치하지 않는 부분이 많아 적용하는 것이 매우 어렵다.

따라서 본 연구에서는 이러한 문제점을 보다 쉽게 해결하기 위하여 TOC의 DBR 개념을 확장한 Double DBR이 필요하게 되었다.

A사의 PCB 제조라인에서는 낮은 공정안전성, 빈번한 수주변경, 낮은 생산계획의 정확성 등의 이유로, 각 공정에서 항상 2일 이상의 재공량을 보유하지 않으면 결국 공장 정체 가동률이 저하하여 생산량이 감소되어 버린다는 것이다. 이러한 것은 다품종 혼류 생산라인에서 많이 나타나는 현상이다. 이러한 고정관념으로 인하여 TOC의 DBR로서는 설득하기가 힘든 부분이 있다.

실제로 TOC 도입 전에 A사도 그 동안 애로공정의 재공량을 확인하면서 투입을 통제하려고 시도한 적이 있었다. 하지만 낮은 공정 안정성(불량, 설비고장, 수주변경, 긴급대응 등) 때문에 투입을 통제하면 애로공정까지도 비가동이 발생될 우려가 있었다. 따라서 최고 경영자의 관리 방침대로 리드타임이 장기화되더라도 재공재고를 많이 유지하는 방향으로 관리해 왔다. 그 결과 공정의 비가동을 최소화할 수 있었으나 리드타임을 단축하는 데에는 매우 제한적일 수 밖에 없었다.

본 연구에서 소개하는 Double DBR을 고안하여 적용함으로써 객관적이고 구체적으로 CCR 공정에 대한 재공재고량(버퍼) 관리방안을 [그림 9]와 같이 제시함으로써 최고경영자를 설득할 수 있게 되었다.

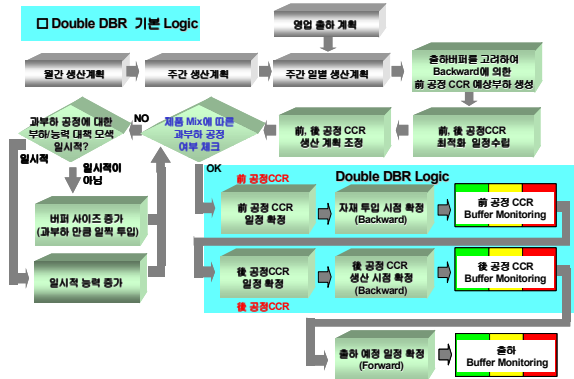
A사의 PCB 제조라인의 리드타임 단축을 위하여 기존 TOC의 DBR로서는 효율적으로 CCR공정관리를 할 수 없는 문제를 Double DDR를 고안 및 적용함으로써 해결할 수 있었다.

극목해야 할 Key Point	PCB공정에 대한 기존DBR의 한계	Double DBR의 해결효과
(1) 광고 긴 공정 (약 20~40개 공정 진행)	(1) 광고 수의 한계 PCB는 많은 공정을 진행해야 하며, CCR을 하나만으로도 투입을 조절 할 때 한계.	(1) 2개의 CCR 설정 통해 공정의 Part를 분리하여 관리(다. CCR을 설정함으로써 CCR관리 정확성 향상 (Capa, Buffer, Lead Time 등))
(2) 낮은 공정 안정성 (수율 80~90% 대)	(2) 공정 안정성의 한계 공정 안정성이 너무 낮을 경우, CCR 설정 시 정확성 저하.	(2) Capacity 예측을 최소화 Product Mix에 따라 변화되는 공정Capacity의 예측오차를 최소화 할 수 있음
(3) 다품종 혼류 생산 (약 300개 모델 동시 투입)	(3) 공정 Capacity 변동성의 한계 각 공정의 Capacity가 Product Mix에 따라 변동될 경우, Buffer량을 정확성이 저하.	(3) 공정 변경 대응 용량수준, 우선순위 등이 변경될 때, CCR 공정에 대한 영향에의 정확성이 향상되어 이에 따라 CCR공정의 비가동을 최소화 할 수 있음
(4) 동일 공정 복수회 진행 (적층, IMAGE, 동도금 등)	(4) 우선 특장성에 대한 한계 CCR공정을 복수 진행하거나, 특수 공정이 제품을 CCR에 투입할 경우, Buffer량 정확성이 저하.	(4) 동일 공정 복수회 진행 대응 PCB 공정상, 복수회 실행 되는 공정일 경우, 후 공정 부하 예측 정확성을 향상.
(5) 충분한 재공량 요구 (약 1.5일분)	(5) 우선순위의 변경의 한계 고액의 요구에 따라 갑작스러운 우선순위 변경 발생시 (긴급 등) CCR 비가동 발생 우려.	(5) Buffer량 적용을 향상 Buffer를 2개 운영함으로써 인하여 리드타임 및 Lead Time 예측의 정확성을 향상.
(6) Product Mix에 따라 CCR 변동		
(7) 공정 Capacity 변동 (제품에 따라 2~3배 차이)		
(8) 공정 Lead Time 변동 (제품에 따라 2~4배 차이)		
(9) 공정 Process 변경 심화 (우하 향에 따라 외부공정 활용)		
(10) 빈번한 우선순위 변경		

[그림 9] 기존 TOC의 DBR 제약 및 Double DBR 효과

3.4 Double DBR 기본 개념

Double DBR은 [그림 10]에서 보는 바와 같이 PCB 제조공정을 2개로 분리하여 각각에 CCR공정을 설정하고, 버퍼도 2개 설정하는 것이다.



[그림 10] Double DBR 기본 개념

A사의 생산 활동은 먼저 영업부서가 작성하는 월별 수주계획을 기준으로 월간 생산계획(Master Production Planning)을 수립하게 된다. 이것을 기준으로 일일 생산계획을 수립하며, 수시로 변화되는 출하계획을 반영하여 수립한다. 이것은 DBR에서 논하고 있는 출하 버퍼를 고려하여 backward에 의한 前공정 CCR의 예상 부하량을 산출하는 것이다. 그리고 前, 後 2개의 CCR을 최적화 할 수 있도록 일정계획을 1차적으로 수립한다. 다음에는 product mix에 따른 capacity, 리드타임, 공정, 외주 등의 변화를 고려하여 2개의 CCR 공정의 파부하를 시뮬레이션한다. 만일 과부하가 산출 이상이 될 경우, 임시적인 현상 또는 계속 발생하는 현상 여부를 판단하여 대책을 수립한다. 다음에는 前공정의 CCR에 대하여 DBR를 설정하여 버퍼 관리를 하고, 이 결과에 따라 後공정 CCR를 관리하는 것이다.

A사의 PCB 생산라인에 Double DBR이 적용되는 이유는 다음과 같다.

- 1) PCB 제조라인은 앞(前)공정과 후(後)공정이 각각 다른 특성을 가지고 있다. PCB제조라인의 앞(前)공정은 동일 공정을 여러 번 반복한다. 예를 들어 Build up공법으로 생산하는 모델은 [회로 형성 -> 회로 AOI ->적층 -> CNC -> 동도금]라는 Cycle을 2번 또는 3번 반복하게 된다. 그 후 [PSR -> 금도금 -> Router -> BBT -> Flux ->

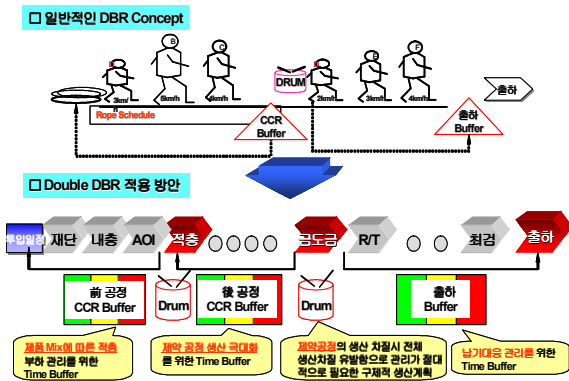
회교정 -> 최종검사 -> 출하검사 -> 포장] 등의 후(後)공정을 진행하게 된다. 후 공정은 1번만 실행하게 되어 그 수준도 어느 정도 정해지고 있다.

2) CCR 버퍼를 3개 이상 설정하기가 어렵다. CCR이 3개 이상 설정할 경우 버퍼가 그 만큼 많아 지는데 A사의 경우, 출하 버퍼를 포함하여 3개 까지가 한계이며, 그 이상 많을 경우 기존 인력 수준으로는 매우 어려운 관리가 되게 된다.

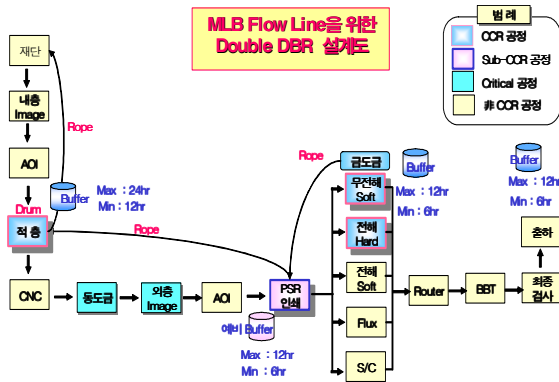
3) A사의 경우 일반 제조업체와 달리 CCR의 전(前)공정은 backward 방식으로 생산계획을 수립하여, CCR 후(後)공정은 forward 방식으로 생산계획 수립하고 있었다. 따라서 계획 수립시 각 부분에 1개씩 CCR을 가지는 것이 원활하게 생산계획을 수립할 수 있다. 그리고 product mix에 따라 CCR 공정이 변동될 때에도 각 부분 1개씩 CCR을 설정하는 것이 관리상 편하다.

3.5 Double DBR 구축

[그림 10]의 double DBR은 [그림 11]과 같은 구축방안에 따라 [그림 12]와 같이 구축되었다.



[그림 11] Double DBR 구축 방안



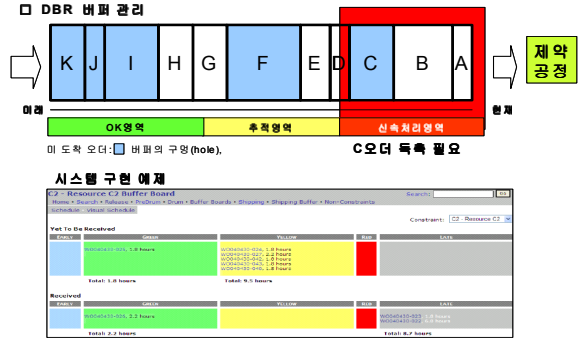
[그림 12] A사의 Double DBR 구축

[그림 11]과 같이 前공정 CCR은 적층공정, 그리고 後공정 CCR은 금도금 공정에 설정되었다. CCR Buffer는 적층공정, 금도금 공정에 설치하고, 출하 Buffer는 출하검사 공정에 설치하였다. 단, 後공정 CCR 공정한 금도금 공정의 Buffer를 관리하기 위해, 그 바로 前에 있는 PSR 공정에 Sub-CCR 공정으로 관리할 필요가 있다. 이와 같은 방법으로 적용된 A사의 Double DBR은 [그림 12]이다.

3.6 Double DBR의 버퍼 설치

Double DBR의 버퍼 관리 목적은 다음과 같다.

- 1) CCR 공정의 일일 버퍼량을 조사하여 Drum (투입)을 조절한다.
- 2) 버퍼 현황 (최소, 최대)을 확인하여 이상발생 시 그 원인을 분석하여 대책을 수립한다. 따라서 재공량에 대하여 [그림 13]과 같이 3개의 영역으로 구분한다.



[그림 13] A사의 Buffer관리 기본원칙

즉, 신속처리영역, 추적영역, OK영역이다. 예를 들어 적층공정에서는 각 product mix에 따라 차이가 있으나 시간적으로 본다면 12시간이 신속처리영역이며, 추적영역은 24시간 이내, OK영역은 24시간 이상으로 설정하였다.

Double DBR을 성공적으로 구축 및 운영하기 위하여 A사는 daily buffer meeting을 개최하며, 다음과 같은 사항을 확인하고 있다.

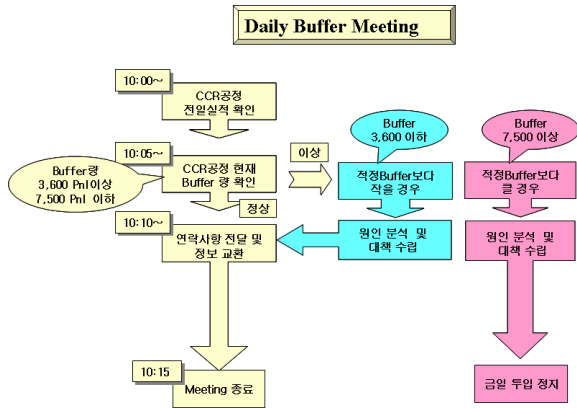
- 1) CCR 공정 생산실적
- 2) Critical 공정 생산실적
- 3) 문제(불량, 설비고장, Tool, 인원 등) 발생 시의 대응방안 결정
- 4) 대응 Action결정 (정상 상태로 되돌리기 위한 Action)
- 5) 투입에 대한 통제 (Go/Stop/독촉)
- 6) 각 공정의 정보를 관련 부서원이 공유 (전달 사항 발표)

Daily buffer meeting에 참석하는 buffer 관리자는 서로 정보를 교환하여 각 공정의 현황을 확인하는 것이다. 이 때 현재 DBR 설정 내용에 대하여도 확인을 하는데, 다음과 같은 내용을 확인하고 있다.

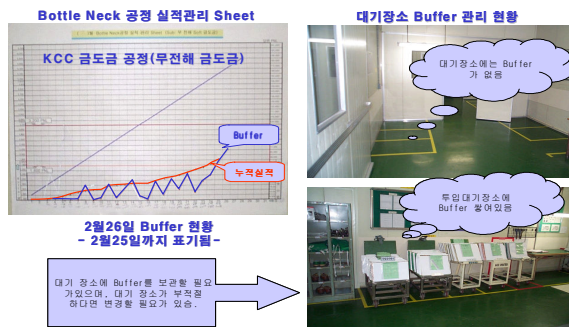
- 1) 적층 (특히 적층 후처리 공정)은 우리 회사의 CCR 공정
- 2) 버퍼의 위치는 후처리공정 trimming 측면
- 3) 버퍼량은 24시간 작업분
- 4) 前공정이 後공정에 인계
- 5) 後공정의 제품운반은 50 Panel 단위
- 6) 공정 이상시 제품대기는 각 소공정별 제품 대기 장소로 하고 버퍼에는 선입선출 준수

Daily buffer meeting의 효율화를 위하여 작성된 meeting rule은 [그림 14]와 같다.

또한 Buffer Sheet를 작성하여 CCR공정의 buffer 장소에 부착하여 적용하고 있는데, [그림 15]와 같다.



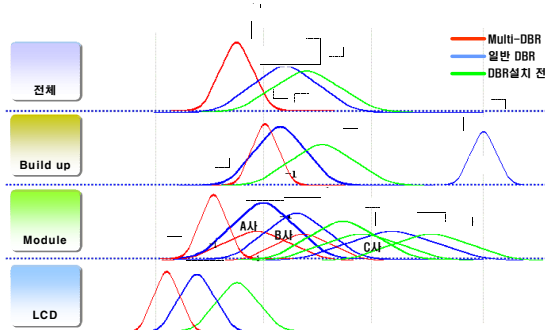
[그림 14] A사의 Daily Buffer Meeting Rule



[그림 15] Buffer Sheet 및 Buffer 현장 사진

3.7 Double DBR 기반의 TOC 적용 결과

A사는 본 연구에서 소개한 Double DBR을 기반으로 하는 TOC 활동을 통하여 [그림 16]과 같이 제품의 납기를 평균 25% 이상 향상시켰다. 각 제품군별로 본다면 Module군은 20%, Build up군은 30% 이상 향상되었다. 특히 공정이 긴 제품일수록 그 효과는 크게 나타났다. 리드타임 편차 역시 평균 4일 이내로 향상되었다. 리드타임 단축의 주요 요인으로서 는 대기시간과 이동시간 단축효과였다. 즉, CCR 공정 외의 공정에서 장기적인 정체품이 대폭 감소함에 따라 공정 내 대기시간이 대폭 단축되었다. 그리고 이동시간도 1 ~ 2 로트 단위로 이동함으로 인하여 이송대기시간이 단축되었던 것이다.



[그림 16] Lead Time 개선 효과

4. 결론

본 연구에서는 수십개의 단위공정으로 구성되는

MLB 제품을 생산하는 중소제조업체에 내재하고 있는 어려운 환경(많은 공정수, 높은 불량률, 다양한 공정설비 및 빈번한 설비고장, 중소기업의 낮은 설계 및 생산기술력, 빈번한 수주 변경 및 다품종 혼류, 긴급 수주 등)하에서 납기 준수를 향상을 위한 리드타임 개선연구이다.

TOC의 DBR 개념을 그대로 적용하기에는 어려운 점이 많아 Double DBR 개념을 고안 및 적용함으로써 수차례의 개선활동에도 불구하고 효과를 얻지 못한 리드타임 개선을 할 수 있었다.

본 연구에서 제안하는 Double DBR을 적용할 수 있는 국내외 제조업체가 많을 것으로 판단된다.

그러나 본 연구에서 소개한 Double DBR은 특정 제조업체의 생산환경 하에서 고안되고 구축된 것이므로 일반적인 생산환경으로 확장하기 위해서는 보다 객관적이며 구체적인 연구가 필요할 것이다.

참고문헌

Ahn, J.K. (2003), An Integrated Production Management Model for a Manufacturing System, *IE Interfaces*, 16 (1), 111-116.
 Choi, J.G., Kim, S.J., Ju, J.M., Chung, S.H. and Chung, N.K. (2001), A Detailed Design for DBR Based APS System, *IE Interfaces*, 14 (4), 348-355.
 Choi, W.J., Kim, Y.M., Park, C.K. and Lee, Y.I. (2004), Cyclic Sequencing in Mixed-Model Production Systems, *Journal of the Korean Institute of Industrial Engineers*, 30 (4), 317-327.
 Goldratt, Eliyahu M.(2002), *It's Not Luck*, The North River Press, page 123.
 Jih, C.H., Pei, C.C. and Lich, C.H. (2003), Scheduling of drilling operations in printed circuit board factory, *Computer & Industrial Engineering* 44, 461-473.
 Kim, Y.H., Ma, S.H. and Jeon, T.B. (1993), Analysis of PCB Manufacturing System Using Computer Simulation, *IE Interfaces*, 16 (2), 133-150.
 Koh, S.G. and Kim, J.H. (2002), Implementation of DBR System with Kanban in a Production Line of Static Demand, *IE Interfaces*, 15 (1), 99-106.