

## DVR 시스템 구성을 위한 EDLC의 특성해석

손진근\*, 추순남\*, 이원식\*, 나채동\*\*  
 경원전문대학\*, 동서울대학\*\*

### Analysis of EDLC Characteristics for Dynamic Voltage Restorer System

Jin-Geun Shon\*, Soon-Nam Chu\*, Won-Sik Lee\*, Chae-Dong Na\*\*  
 Kyung-Won College\*, Dong Seoul College\*\*

#### ABSTRACT

본 논문에서는 DVR 시스템 구성을 위한 환경친화적 EDLC (전기이중층콘덴서)의 특성해석에 관한 연구를 수행하였다. 순시적인 전압 새그 발생시 급속 충전·방전 및 에너지 밀도를 고려한다면 기존 전해캐패시터 보다는 EDLC의 채용이 적당하다. EDLC를 채용한 DVR시스템에서 EDLC의 등가직렬저항 및 정전용량 등은 DVR 인버터의 부하 용량 결정에 따른 보상시간을 결정하므로 이의 내부 특성을 해석할 수 있어야만 한다. 따라서 본 연구에서는 EDLC의 내부 파라미터 추출기법 및 구동부의 DC/DC 컨버터에 관한 해석을 수행하고 EDLC를 채용한 DVR의 구성에 따른 실험결과를 제시한다.

#### 1. 서론

전기의 품질 중에서 전압의 크기변동에 대한 중요성이 대두되면서 순시적(instantaneous) 또는 순간적(momentary)인 전압 변동에 대하여 민감기가 포함된 자동화설비에 가장 효과적인 대응수단의 주문형 전력(custom power)기기가 바로 DVR이라고 널리 인식되고 있다<sup>[1][3]</sup>. 이의 시스템 구성은 인버터로 구성되는 전압제어기(직렬전압 보상주입), 계통 연계형 정합변압기, LC 수동필터 및 DC 에너지 축전장치 등으로 구성되어 있다.

에너지의 저장요소로서는 전해캐패시터, 슈퍼 캐패시터라고 불리는 EDLC(electric Double-layer condenser) 및 납축전지를 고려할 수 있다. 그러나 전해캐패시터를 사용한 기존의 DVR은 충전응답속도가 매우 빨라서 DVR응용에는 적합하지만 에너지 저장능력이 매우 낮아 전압보상시간이 아주 짧고, 고온에서 수명이 짧으며, 수명말기에는 전해액 증기가 분출하여 폭발의 위험성이 있는 등 많은 문제점을 내포하고 있다.

또한 납축전지를 사용한 경우에는 충전속도가 매우 느리고, 대전류 급속 충전이 불가능하고, 수명이 매우 낮으며, 주기적인 유지보수가 필요하기 때문에 경제적 부담이 만만치 않게 된다. 특히 환경적인 차원에서 매우 심각한 문제를 유발시킬 수 있기 때문에 최근에는 이를 보완할 수 있는 새로운 축전시스템의 도입이 절실하게 요구되고 있는 실정이다.

이에 따라, 본 연구에서 적용하고자 하는 DVR시스템에서의 EDLC는 전해캐패시터와 납축전지의 장점들은 그대로 유지하면서 에너지 축적용량, 수명 및 안전성 등 단점을 보완한 에너지 저장장치이다. 그러나 이러한 EDLC는 내부의 등가직렬저항 및 정전용량 등은 DVR 인버터의 부하 용량 결정에 따른 보상

시간을 결정하므로 제작사의 사양과는 별도로 이의 내부 특성을 해석할 수 있어야만 한다.

따라서 본 연구에서는 EDLC의 특성 및 내부 파라미터 추출 기법을 제시하여 이를 검증 실험하며, EDLC 구동을 위한 벡·부스트 DC/DC 컨버터에 관한 해석을 수행한 후 EDLC를 채용한 DVR의 시스템 구성에 따른 실험결과를 제시하고자 한다.

#### 2. EDLC의 원리

EDLC는 표면적(S)이 매우 큰 다공질 도체의 전극 두 개 사이에 전해액을 넣는 구조이며 그림 1과 같다. 전해액에 도체를 담그면 도체에 접하는 경계면에는 도체에 억눌려진 분자에 의한 내층이 생기고 그 바깥쪽(전해액측)에는 충전전하에 의해 확산운동을 하고 있는 외층이 생긴다. 이러한 현상을 1879년 H.L.F. Helmholtz가 최초로 밝힌 이후 이를 전기이중층이라고 명명하였으며, 그 후 M.G. Guoy등에 의해 이의 이론이 더욱 상세히 연구되었다<sup>[3]</sup>.

전기이중층은 외부에서의 인가전압이 전해액에서 전기분해가 일어나는 전압보다 낮은 범위에서는 전류가 흐르지 않아 거의 완전절연상태가 되므로, 이를 절연막으로 하여 +, -극을 가지는 캐패시터 두 개가 직렬로 연결되어 있는 구조가 되며 이들 사이에 전해액이 덮여져 있는 상태를 얻는다. 이 절연막은 자연적으로 얻어진 것으로 막 두께는 한 개의 분자크기 정도로 얇으므로 이의 극한적인 두께(d)와 다공질에 의한 거대한 표면적에 대한 전극형성은 이론적 수식 ( $C = \epsilon S/d$ )과 같이 대 정전용량의 캐패시터 제작이 가능하게 된 것이다<sup>[4]</sup>.

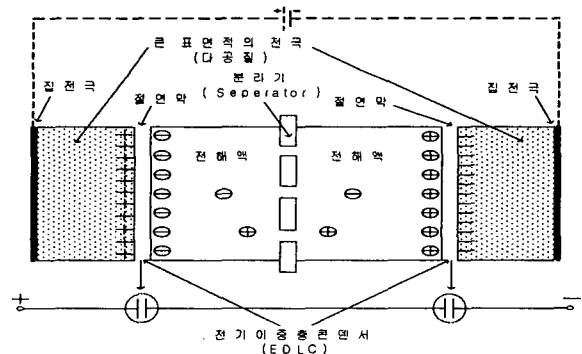


그림 1 EDLC의 원리

### 3. EDLC의 특성고찰

#### 3.1 EDLC의 근사화된 등가회로

일반적인 전해캐패시터의 등가회로의 구조는 EDLC의 등가회로에 적용이 가능하다. 그림 2에서의와 같이 EDLC의 등가회로는 캐패시터의 직렬등가저항에 의해 나타나는  $R_s$ , 캐패시턴스  $C$ , EDLC에 사용된 유전체의 누설 저항성분인  $R_L$ 로 구성된다. EDLC의 방전시 단자점압 ( $V_t$ )과 캐패시터의 전압( $V_c$ )은 각 식 (1)과 식 (2)로 표현된다. 누설저항에 흐르는 전류는 식 (3)과 같이 구할 수 있다.

$$V_t = V_c - iR_s \quad (1)$$

$$V_c = \frac{1}{C} \int i dt = \frac{1}{C} \int (i + i_L) dt \quad (2)$$

$$i_L = \frac{V_c}{R_L} \quad (3)$$

식 (2)와 식 (3)을 정리하면 식 (4)를 얻을 수 있으며 이를 정리하면 캐패시터양단의 전압은 식 (5)와 같다.

$$\frac{dV_c}{dt} = \frac{V_c}{CR_L} + \frac{i}{C} \quad (4)$$

$$V_c = \left[ V_{c-init} \int_0^t \frac{i}{C} e^{\frac{t}{CR_L}} dt \right] e^{-\frac{t}{CR_L}} \quad (5)$$

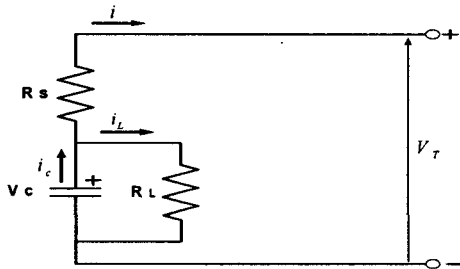


그림 2 EDLC의 등가회로

#### 3.2 실험에 의한 EDLC의 파라미터 산출

EDLC의 내부 파라미터 산출을 위한 실험용 시료는 국내의 N사에 제작 의뢰한 45 [V<sub>DC</sub>], 42[F]의 제작사양을 가진 EDLC이다.

##### 3.2.1 캐패시턴스 (C)의 산출

EDLC의 캐패시턴스는 그림 3과 같이 정전류 방전실험을 통해 산출할 수 있다.  $t = t_2 - t_1$  시간동안 정전류  $I$ 로 방전을 할 때 전하량  $Q$ 는 식 (6)으로, 캐패시터의 축전전하량  $Q$ 는 식 (7)과 같다.

$$Q = \int_0^t i dt = I \times t \quad (6)$$

$$Q = C \Delta V \quad (7)$$

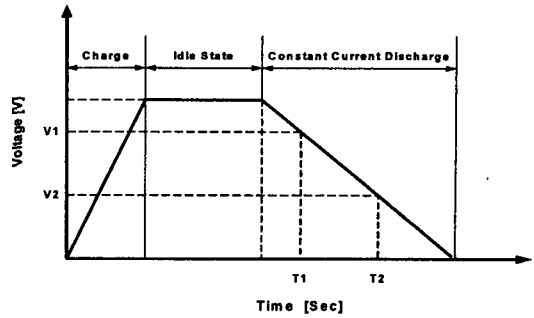


그림 3 캐패시턴스의 측정을 위한 방전파형

따라서, 식 (6)과 식 (7)을 정리하여 식 (8)과 같이 캐패시턴스를 산출할 수 있다. 그림 4는 100[A]의 정전류로 방전시 EDLC의 전압변동 및 시간관계에 의하여 캐패시턴스를 구한 결과이다. 식 (8)을 이용하여 실제로 46.246[F]의 용량으로 측정하였으며 제작사의 사양과 차이가 있음을 알 수 있다.

$$C = I \times \frac{t_2 - t_1}{V_1 - V_2} \quad (8)$$

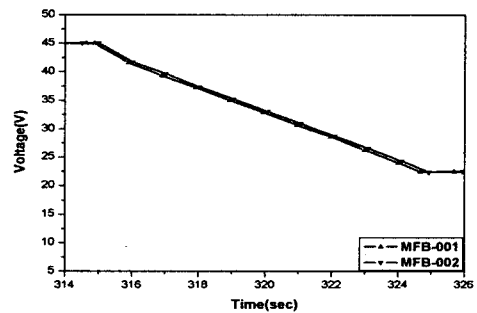


그림 4 EDLC의 정전류 방전시험

##### 3.2.2 누설저항( $R_L$ )의 산출

EDLC의 많은 장점에도 불구하고 문제점으로 지적되는 것은 EDLC자체의 자연방전이다. 실제로 EDLC는 일반 납축전지와는 달리 빠른 시간내에 축전된 에너지를 누설저항에 의해 소모하고 그로인해 자연방전이 되어 자연방전율이 높다. 이러한 자연방전에 기인하는 누설저항( $R_L$ )은 그림 (5)와 같이 자연방전시 선형근사화된 전압의 변동으로 측정할 수 있다.

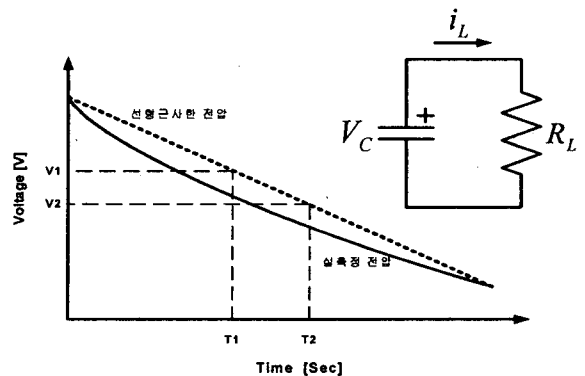


그림 5 누설저항의 측정을 위한 자연방전그래프

시간  $t = t_2 - t_1$  동안 캐패시터의 전하량의 이동은 식 (7)과 같으며 이때 누설저항( $R_L$ )에 흐르는 전류(식 (9))를 이용하여 식 (10)과 같이 전하량을 계산할 수 있다.

$$i_L = \frac{V_c}{R_L} \quad (9)$$

$$Q = \int_{t_1}^{t_2} i dt = \frac{1}{R_L} \int_{t_1}^{t_2} V_c dt = \frac{(V_1 + V_2)(t_2 - t_1)}{2R_L} \quad (10)$$

따라서, 식 (7)과 식 (10)을 조합하여  $R_L$ 을 유도하면 최종적으로 식 (11)과 같다. 그림 6은 실험에 사용된 EDLC의 자연방전시 전압을 측정한 파형이다. 식 (11)에 의한 방법으로  $R_L$ 을 산출할 경우 256 [kΩ]으로 나타남을 알 수 있다.

$$R_L = \frac{(V_1 + V_2)(t_2 - t_1)}{2C(V_1 - V_2)} \quad (11)$$

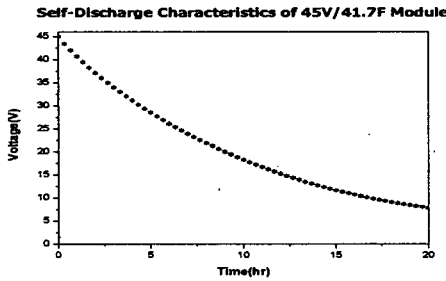


그림 6 EDLC의 자연방전시 실험 측정

### 3.2.3 등가직렬저항( $R_s$ )의 산출

EDLC의 등가직렬저항  $R_s$ 는 일반적으로 수 [mΩ]으로 나타난다. 등가직렬저항의 산출시 누설저항  $R_L$ 은 위에서 처럼 그 값이 매우 높기 때문에 무시하고 계산하여도 무방하다. EDLC의 등가직렬저항은 그림 7과 같이 정전류방전시 초기 전압강하 성분을 측정하여 식 (12)와 같이 계산한다.

$$ESR = \frac{\Delta V}{I} \quad (12)$$

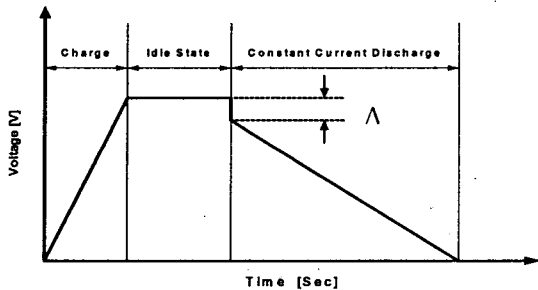


그림 7 EDLC의 ESR측정을 위한 정전류방전파형

그림 8은 EDLC의 정전류 방전시 초기 전압강하를 측정한 파형이다. 이의 실험을 토대로 식 (12)를 이용하면 캐패시터의 ESR  $R_s$ 은 8.774 [mΩ]으로 산출된다.

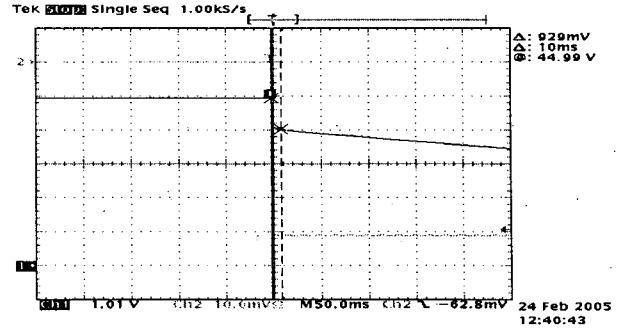


그림 8 EDLC 등가직렬저항의 산출을 위한 방전파형

## 4. EDLC를 채용한 DC/DC컨버터와 DVR

### 4.1 EDLC를 채용한 DC/DC컨버터

배전계통에서 전기품질의 향상을 위한 EDLC채용의 DVR 시스템의 구성은 전형적으로 그림 9와 같이 구성하였다. 전원부에서는 순시적 전압강하의 현상을 모의하기 위한 지락사고 모의회로가 양방향 스위치에 의하여 제어되며, EDLC를 제어하기 위한 양방향성 DC/DC 컨버터가 포함되어 있다.

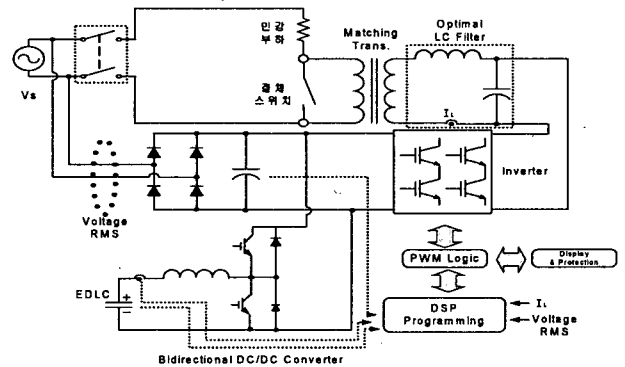


그림 9 EDLC 채용한 DVR시스템의 구성

여기서 EDLC를 고성능으로 제어하기 위한 승·강압형 DC/DC 컨버터의 등가회로는 그림 10과 같이 구성하였다. 이의 DC/DC 컨버터는 직류링크 (DC Link)  $E_{dc}$ 의 높은 전압으로부터 EDLC에 강압하여 충전하게 된다. 또한, 주 전원이 순시 전압강하 또는 정전 등이 발생할 경우에는 DVR 시스템이 동작하여 민감부하에 정상적으로 전원을 공급하게 된다. 이때 양방향성 DC/DC 컨버터는 에너지가 축적된 EDLC로부터  $E_{dc}$  전압으로 승압하게 된다.

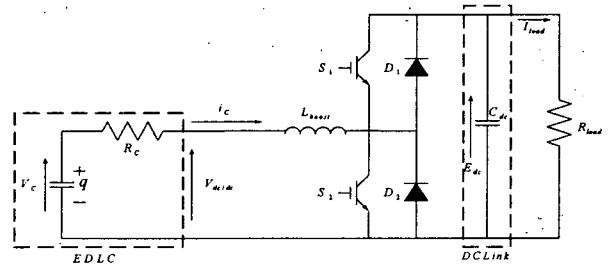


그림 10 승강압형 DC/DC 컨버터의 구조

이때의 EDLC의 방전에 대한 부하는 저항부하  $R_{Load}$ 로 정하고 실제로는 DVR 인버터에서 보상되는 전압이 민감부하에 전달되는 보상전력이며 이를  $P_{Load}$ 로 하고 일정 부하로 간주하면 식 (13)의 관계가 성립한다.

$$P_{Load} = E_{dc} I_{Load} = \text{일정(Constant)} \quad (13)$$

또한, 식 (13)의 전력관계에 근거하여  $E_{dc}$ 의 전압과  $V_C$ 의 전압관계는 DC/DC 컨버터의 변조율(듀티비  $A_{boost}$ )에 의하여 결정되며 이의 전압관계식은 식 (14)의 관계가 성립한다.

$$V_C = E_{dc} A_{boost} + (R_{boost} + R_C) i_C \quad (14)$$

#### 4.2 EDLC를 채용한 DVR의 동작

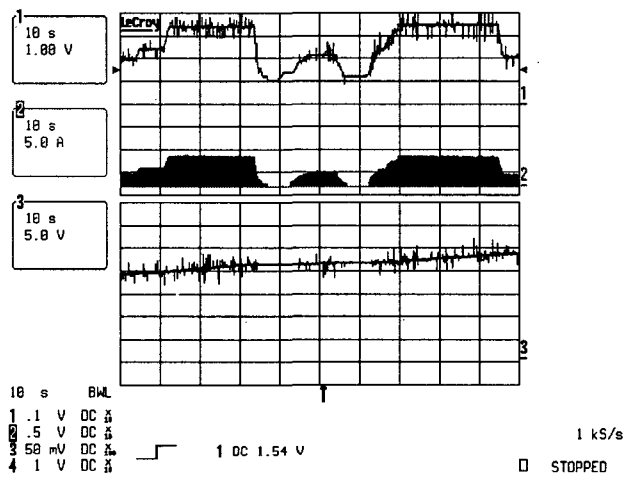


그림 11 DC/DC 컨버터의 전류제어에 의한 EDLC 충전전압

(Ch1:DC/DC 컨버터의 일정전류제어 지령치, Ch2:DC/DC 컨버터의 일정전류 추종치, Ch3:DC/DC 컨버터의 전류제어에 의한 EDLC의 충전전압)

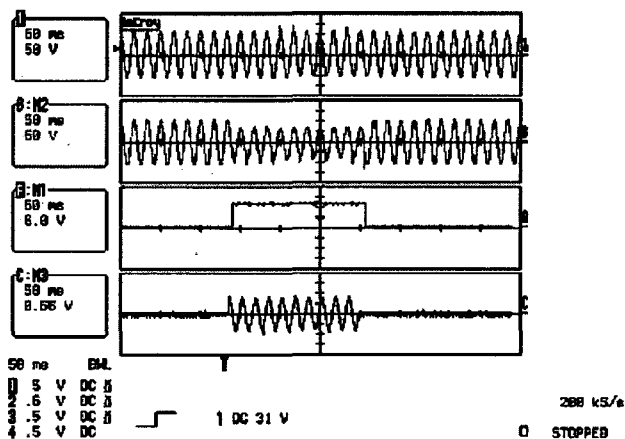


그림 12 모의 지락사고에 의한 DVR의 동작파형

(Ch1:DVR의 보상전압 주입에 의한 민감부하의 전압, Ch2:전원의 전압새그, Ch3:전압새그를 모의하기 위한 스위치 제어신호, Ch4:DVR인버터의 주입전압)

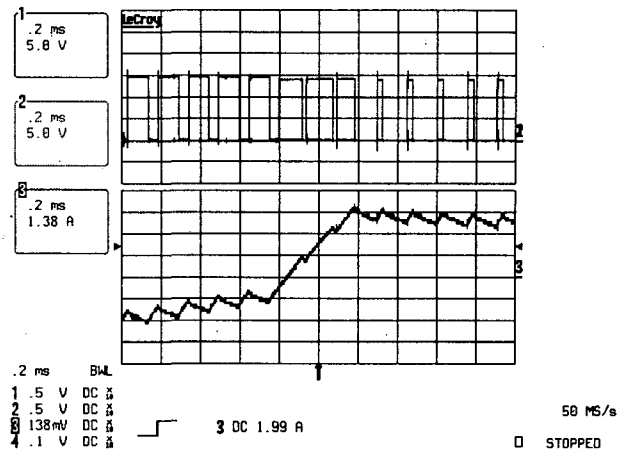


그림 13 DVR의 Sag보상 종료후, Buck-Boost컨버터의 모드전환

(Ch1:양방향컨버터의 Boost모드 PWM, Ch2:양방향컨버터의 Buck 모드 PWM, Ch3:양방향컨버터에 의한 EDLC의 방전 및 충전전류)

#### 5. 결론

전압의 크기변동에 대한 문제를 해결하기 위한 동적전압보상기(DVR)에 사용되는 에너지 저장장치로 최근에는 EDLC의 연구가 활발히 진행되고 있다. EDLC는 전해캐패시터와 납축전지의 장점들을 그대로 유지하면서 에너지 축적용량, 수명, 환경성 및 안전성 등 두 저장장치의 단점을 보완한 에너지 저장장치이다.

그러나 EDLC를 채용한 DVR시스템의 구성은 EDLC의 특성에 따라 보상전압의 시간 및 내부성능에 영향을 끼치므로 이의 파라미터 특성은 제작사의 사양과는 별도로 파악되어야만 한다. 따라서 본 연구에서는 EDLC의 특성 및 내부 파라미터 추출기법을 제시하였고, EDLC 구동을 위한 벡·부스트 DC/DC 컨버터에 관한 해석을 수행하였다. EDLC를 채용한 DVR의 시스템 구성에 따른 실험결과는 제시된 파라미터 산출기법에 타당성을 부여하였고 DVR의 보상전압 동작에도 제어가 잘 수행됨을 보여 주었다.

이 논문은 산업자원부의 '전력산업연구개발사업'(R-2004-0-033)의 연구비 지원에 의하여 연구 되었음.

#### 참고 문헌

- [1] P.B.Steciuk and J.R.Redmon, "Voltage sag analysis peaks customer service", *IEEE Computer Applications in Power*, Vol.9, No.4, pp.48-51, October 1996.
- [2] J.Lamoree et al., "Voltage sag analysis case studies", *IEEE Transactions on Industry Applications*, Vol.30, No.4, July/August 1994.
- [3] R. Tounsi et al., "Series Compensator for Voltage Dips : Control Strategy", *EPE*, pp.4929-4934, 1997.
- [4] Youngho Kim, "Ultracapacitor technology power electronics circuits", *Power Electronics Technology*, Oct. 2003.