

AC-PDP를 위한 고성능 및 저가형 패널분할 단일 에너지 회수 서스테인 구동회로

최성욱, 문건우, 박정필*, 정남성*
한국과학기술원, 삼성SDI(주)*

High Efficient and Cost Effective Single Energy Recovery Sustaining Driver with Split Plasma Display Panel

Seong-Wook Choi; Gun-Woo Moon, Jung-Pil Park*, Nam-Sung Jung*
Korea Advanced Institute of Science and Technology (KAIST), Samsung SDI Co. Ltd.*

ABSTRACT

단일 서스테인 구동회로서 패널을 수평으로 이등 분할하고 직렬 연결하여 구동회로의 전류 스트레스를 저감하는 새로운 단일 에너지 회수 서스테인 구동회로를 제안한다. 기존의 단일 서스테인 구동회로는 $+V_s$ 및 $-V_s$ 의 양극성 전원을 사용함에 따라 기존 구동회로에 비해 전류 스트레스는 그대로이면서 스위치 전압 스트레스가 두 배가 되어 회로 손실 및 발열이 높은 단점을 가지고 있다. 이를 개선하기 위해 제안하는 패널 분할 직렬 연결 단일 에너지 회수 서스테인 구동회로는 패널을 수평으로 이등 분할하고 하프 브리지 인버터를 각각 연결하여 구동회로의 가스 방전 전류 및 패널 캐패시터의 변위 전류를 기존의 절반으로 줄여 스위치들의 전류 스트레스를 저감하게 된다. 또한 에너지 회수 회로는 능동소자로서 단 하나의 스위치와 단 하나의 다이오드만을 사용하므로 그 구조가 단순하여 원가를 절감할 수 있다.

1. 서론

플라즈마 디스플레이 패널(PDP)은 큰 화면과 넓은 시야각, 두께, 높은 명암비 등으로 CRT를 대체할 수 있는 차세대 디스플레이 소자로서 기대되고 있다.^[1] 하지만 이러한 고성능에도 불구하고 높은 가격 때문에 여전히 특정 영역에서만 국한되어 사용되고 있다. PDP 원가의 많은 부분은 패널의 뒤쪽에 위치하고 있는 전자장치에 의한 것으로, 이러한 전자장치의 절반 이상은 에너지 회수 서스테인 구동회로가 차지하고 있다. 하지만 기존의 Weber & Wood 에너지 회수 서스테인 구동회로^[2]는 그림 1과 같이 가스 방전을 위해 풀 브리지 인버터를 이용하므로 PDP의 X 및 Y 전극 각각에 구동회로에 위치해야 하기 때문에 원가 절감에 근본적인 한계가 있다. 따라서 하프 브리지 인버터를 사용하여 X, Y 전극에 모두 존재하던 구동회로를 한 전극에만 위치시켜 구동보드를 하나로 만드는 단일 에너지 회수 구동회로에 관한 연구가 진행되고 있다. 그림 2는 V_s 및 $-V_s$ 크기의 양극성 전원을 이용한 단일 에너지 회수 서스테인 구동회로^[3]이다. 패널의 한 전극을 0V로 고정하고 다른 전극에 하프 브리지 인버터와 에너지 회수 회로를 구성하여 $+V_s$ 및 $-V_s$ 전원을 패널에 인가한다. 기존 풀 브리지 서스테인 구동회로에 비해 구동회로의 소자수를 기존 회로의 절반으로 줄고 단순한 구조의 단일보드 형태의 구현이 가능하다. 하지만 가스 방전 스위치 S_1 및 S_2 의 내압이 $2V_s$ 로서 약 420V의 매우

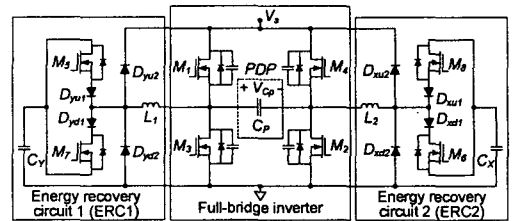


그림 1 Webber & Wood 에너지 회수 서스테인 구동회로

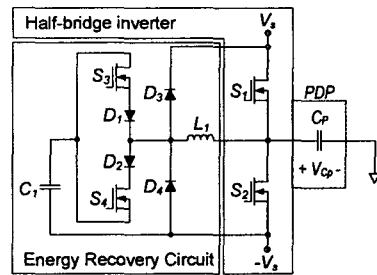


그림 2 단일 에너지 회수 서스테인 구동회로

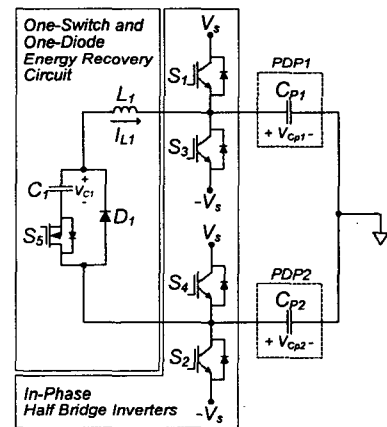


그림 3 제안하는 패널분할 직렬연결 단일 구동회로

높은 전압이 요구된다. 따라서 전력밀도가 높으면서도 가격이 낮은 IGBT를 사용하여 인버터를 구성하게 된다. 하지만 요구되는 스위치의 내압이 높아 소자의 절연을 보장하기 위해서 IGBT의 N⁻층이 매우 깊어야 하기 때문에 전도도 변조 효과에 의한 도통 시 초기 포화 전압이 크므로 기존의 풀 브리지 구동회로에 비해 도통 손실에 크고 따라서 발열이 큰 문제점을 안고 있다.

이와 같은 기존의 서스테인 구동회로들의 문제점들을 해결

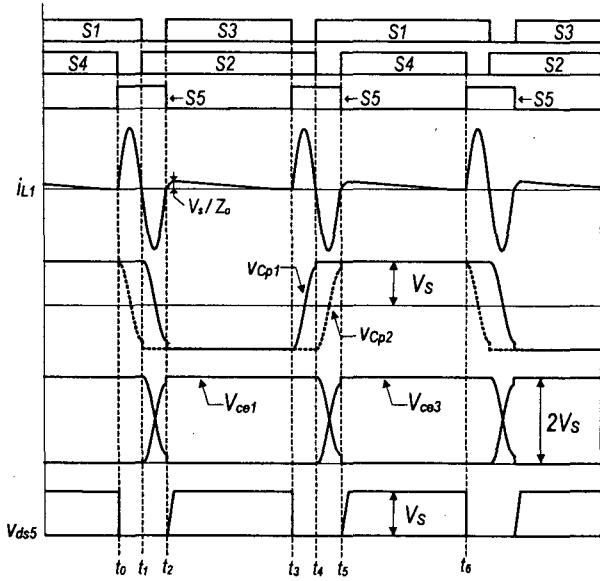


그림 4 제안회로의 주요 동작 파형

하기 위해 그림 3과 같이 패널을 수평으로 분할하고 그 패널을 직렬 연결하여 구동하는 새로운 단일 에너지 회수 서스테인 구동회로를 제안한다. 패널이 수평으로 분할되어 각각의 인버터에 흐르는 가스 방전 전류는 기존 구동회로에 비해 절반이 되며, 따라서 도통 손실은 약 4배 정도 감소한다. 또한 패널 수평 분할에 따라 각각의 인버터에 연결되는 패널 기생 캐패시턴스도 기존 회로에 비해 절반이 되기 때문에 에너지 회수 회로의 도통 손실 또한 4배 정도 감소되어 전체 구동 회로의 효율이 향상되어 발열을 줄일 수 있다. 또한 기존의 하프 브리지 기반의 단일 서스테인 구동회로처럼 단일 보드 형태 구현이 가능하다. 특히, 제안하는 회로의 에너지 회수 부는 능동소자로서 V_S 내압을 갖는 단 하나의 스위치와 하나의 다이오드를 사용하므로 패널 분할에도 불구하고 전체 구동회로의 구조를 단순화하여 원가를 줄일 수 있는 특징이 있다.

2. 제안회로의 동작원리

그림 3은 제안하는 패널 분할 직렬 연결 단일 서스테인 구동회로의 도시하고 있고 그림 4는 제안회로의 주요 동작 파형을 나타내고 있다. 동작 설명의 간결성을 위해서 다음과 같은 사항을 가정하도록 한다.

- 수평 분할 된 패널 C_{P1} 과 C_{P2} 의 패널 캐패시턴스는 동일.
- 캐패시터 C_1 은 V_S 전압으로 충전.
- 캐패시터 C_1 의 값은 패널 캐패시터 보다 매우 커서 고정 전압원으로 취급.

제안하는 회로의 세부적인 회로 동작은 다음과 같다.

모드 0(t_0): 스위치 S_1 및 S_4 가 도통되어 있어 패널 전압 V_{Cp1} 및 V_{Cp2} 가 각각 전원 전압 V_S 로 유지되고 있다.

모드 1(t_0-t_1): 스위치 S_4 가 꺼지고 동시에 보조 스위치 S_5 가 켜지면서 모드 1이 시작된다. 그림 5의 모드 1과 같이 스위치 S_5 가 켜지면서 패널 캐패시터 C_{P2} 와 인덕터 L_1 과의 직렬공진회로가 형성되면서 패널 전압 V_{Cp2} 를 $-V_S$ 로 하강시킨다. 이 때 스위치 S_4 의 전압은 V_S 로 상승하고 스위치 S_2 의 전압은 0V로 하강한다. 이 때 패널 전압과 전류는 다음과 같이 주어진다.

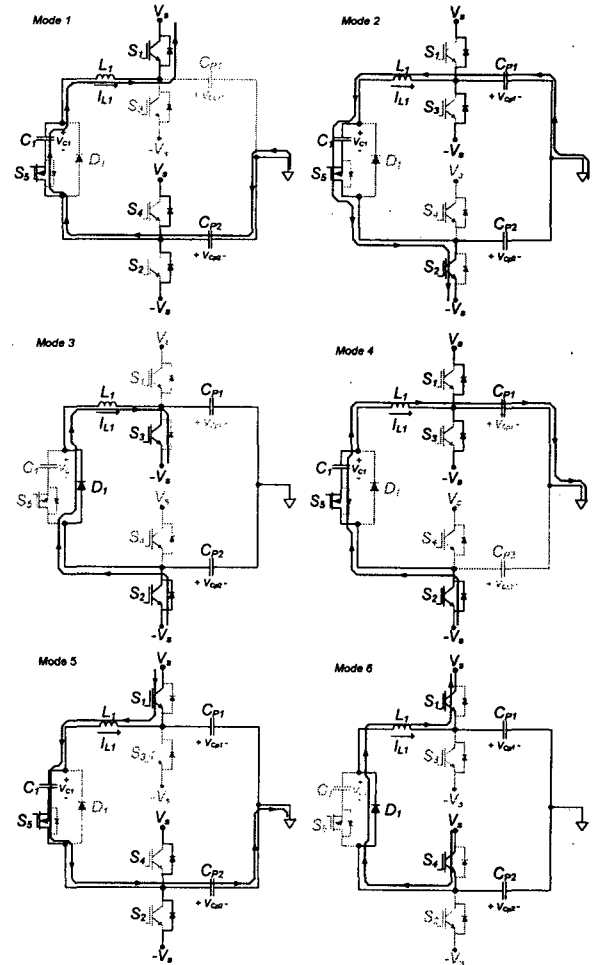


그림 5 제안회로의 동작 별 전류 도통 경로

$$I_{C_{P2}}(t) = -\frac{V_S}{L_1\omega} e^{-\frac{t}{\tau}} \sin \omega t \quad (1)$$

$$V_{C_{P2}}(t) = V_S e^{-\frac{t}{\tau}} \left(\cos \omega t + \frac{1}{\omega\tau} \sin \omega t \right) \quad (2)$$

$$\text{여기서 } \tau = \frac{2L_1}{R_{ESR}} \quad \omega = \sqrt{\frac{1}{L_1C_p} - \frac{1}{\tau^2}}$$

패널 캐패시터 C_{P1} 은 스위치 S_1 이 켜져 있어 패널전압 V_{Cp1} 을 고정하므로 에너지 회수 동작에 참여하지 않는다. 패널 전류 $I_{C_{P2}}$ 가 0A에 도달하면 모드 1이 종료된다.

모드 2(t_1-t_2): 스위치 S_1 이 꺼지고 동시에 스위치 S_2 가 켜지면서 모드 2가 시작된다. 그림 5의 모드 2와 같이 스위치 S_2 가 켜지면서 패널 캐패시터 C_{P2} 를 $-V_S$ 로 유지시킨다. 이 때 회로상에 존재하는 등가직렬저항에 의해 반주기 공진 후에도 패널 에너지를 완전히 회수하지 못해 스위치 S_2 는 하드 스위칭 한다. 동시에 스위치 S_5 가 모드 1에 이어서 켜져 있고 스위치 S_1 이 꺼졌기 때문에 패널 캐패시터 C_{P1} 과 인덕터 L_1 에 의해 구성되는 직렬공진회로가 형성되어 패널 전압 V_{Cp1} 을 $-V_S$ 로 하강시킨다. 이 때 패널 전압과 전류는 다음과 같이 주어진다.

$$I_{C_{P1}}(t) = -\frac{V_S}{L_1\omega} e^{-\frac{t}{\tau}} \sin \omega t \quad (3)$$

$$V_{C_{p1}}(t) = V_S e^{-\frac{t}{\tau}} \left(\cos \omega t + \frac{1}{\omega \tau} \sin \omega t \right) \quad (4)$$

패널 전류 $I_{C_{p1}}$ 이 0A에 도달하면 모드 2가 끝난다.

모드 3(t_2-t_3): 스위치 S_5 가 꺼지고 동시에 스위치 S_3 이 켜지면서 모드 3이 시작된다. 그림 5의 모드 3과 같이 스위치 S_3 이 켜지면서 패널 캐패시터 C_{p1} 을 $-V_S$ 로 유지한다. 이 때 회로상에 존재하는 등가직렬저항에 의해 반주기 공진 후에도 패널에 에너지를 완전히 회수하지 못했기 때문에 스위치 S_3 은 하드 스위칭 하게 된다. 동시에 스위치 S_5 는 인덕터 L_1 과 스위치 출력 캐패시터가 공진하면서 스위치 양단 전압이 상승하여 다이오드 D_1 에 의해 그 전압이 캐패시터 C_1 의 전압 V_S 로 고정된다.

모드 4(t_3-t_4): 스위치 S_3 이 꺼지고 동시에 보조 스위치 S_5 가 켜지면서 모드 4가 시작된다. 그림 5의 모드 4와 같이 스위치 S_5 가 켜지면서 패널 캐패시터 C_{p1} 과 인덕터 L_1 으로 구성되는 직렬공진회로가 형성되면서 패널 전압을 V_S 로 상승시킨다. 이 때 패널 전압과 전류는 다음과 같이 주어진다.

$$I_{C_{p1}}(t) = \frac{V_S}{L_1 \omega} e^{-\frac{t}{\tau}} \sin \omega t \quad (5)$$

$$V_{C_{p1}}(t) = -V_S e^{-\frac{t}{\tau}} \left(\cos \omega t + \frac{1}{\omega \tau} \sin \omega t \right) \quad (6)$$

패널 전류 $I_{C_{p1}}$ 이 0A에 도달하면 모드 4가 종료된다.

모드 5(t_4-t_5): 보조 스위치 S_5 가 계속해서 켜져 있으면서 스위치 S_2 가 꺼지고 동시에 스위치 S_1 이 켜지면 모드 5가 시작된다. 이 때 스위치 S_1 은 패널전압 $V_{C_{p1}}$ 이 V_S 가 아니기 때문에 하드 스위칭을 한다. 그림 5의 모드5와 같이 스위치 S_5 가 모드 4에 이어서 계속 켜져 있으면서 스위치 S_2 가 꺼졌기 때문에 패널 캐패시터 C_{p2} 와 인덕터 L_1 으로 구성되는 직렬공진회로가 형성되어 패널 전압을 V_S 로 상승시킨다.

$$I_{C_{p2}}(t) = \frac{V_S}{L_1 \omega} e^{-\frac{t}{\tau}} \sin \omega t \quad (7)$$

$$V_{C_{p2}}(t) = -V_S e^{-\frac{t}{\tau}} \left(\cos \omega t + \frac{1}{\omega \tau} \sin \omega t \right) \quad (8)$$

인덕터 L_1 의 전류가 0A에 도달하면 모드 5가 끝난다.

모드 6(t_5-t_6): 스위치 S_5 가 꺼지고 동시에 스위치 S_1 이 켜지면서 모드 6이 시작된다. 그림 5의 모드 6과 같이 스위치 S_1 이 켜지면서 패널 캐패시터 C_p 를 V_S 로 유지한다. 이 때 회로상에 존재하는 등가직렬저항에 의해 반주기 공진 후에도 패널 전압 $V_{C_{p2}}$ 는 V_S 에 이르지 못하기 때문에 스위치 S_1 은 하드 스위칭을 하면서 켜지고 에너지 회수부에 의해 완전히 투입되지 못한 전압만큼을 충전하기 위한 돌입전류를 흘리면서 에너지 손실이 발생한다. 스위치 S_5 의 전압은 다이오드 D_1 에 의해 캐패시터 C_1 의 전압으로 고정된다.

3. 실험 결과

제안하는 패널분할 직렬연결 단일 에너지 회수 서스테인 구동회로의 이론적 타당성을 검증하기 위해 42인치 SD급 PDP를 위한 시작품을 표 1의 사양으로 설계하였다. 그림 6은 제안하는 회로의 실험 파형이다. 패널 전압 $V_{C_{p1}}$ 과 $V_{C_{p2}}$ 의 파형이 동상으로서 전압 변화가 에너지 회수 회로의 동작에 의해 순차적

표 1 실험 세부 사양

항목	값
Freq. of Sustaining pulse	50kHz
Energy Recovery Time	0.8usec
Energy Recovery Inductor	1.6uH
Sustaining Voltage	180V, -180V
Energy Recovery Capacitor	1uF
Test Image	Full White

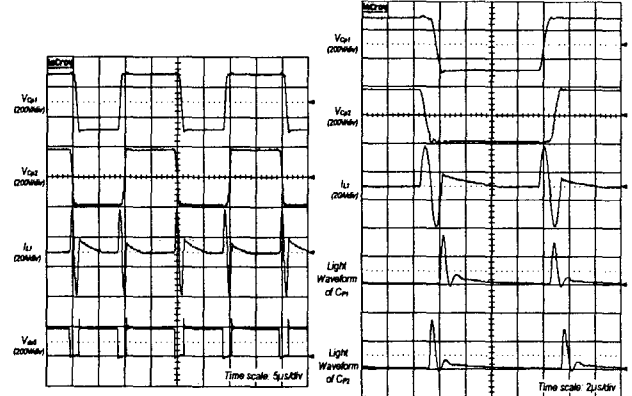


그림 6 제안회로의 실험파형

- (a) 패널 전압, 인덕터 전류 및 에너지 회수 스위치 전압
- (b) 패널 전압에 따른 광파형

으로 일어나는 것을 볼 수 있다. 이는 상승과 하강 구간에서 인덕터 L_1 과 패널 캐패시터 C_{p1} 혹은 C_{p2} 간의 직렬 공진에 의해 에너지 회수 동작이 정상적으로 이루어지는 것을 나타내고 있다. 에너지 회수회로의 스위치 S_5 의 전압이 V_S 로 고정되는 것은 에너지 회수 캐패시터 C_1 의 전압이 V_S 로 안정적으로 유지되고 있는 것을 확인할 수 있으며 더불어 클램프 다이오드 D_1 의 전압도 V_S 로 고정되는 것을 알 수 있다.

4. 결론

구동회로의 도통 손실을 줄여 효율을 향상 시킬 수 있는 새로운 패널분할 직렬연결 단일 에너지 회수 서스테인 구동회로를 제안하였다. 제안하는 회로는 패널을 수평 분할하고 직렬 연결하여 가스 방전 전류 및 에너지 회수 전류를 기존에 비해 절반으로 줄여 하프 브리지 인버터 및 에너지 회수 회로의 도통 손실을 줄이고 효율을 향상 시킬 수 있다. 따라서 기존 단일 서스테인 구동회로의 문제점을 해결하면서 단일 구동 보드의 구현이 가능하다. 또한 에너지 회수부의 소자수가 적고 그 구조가 간단하면서도 능동 소자의 내압이 V_S 로서 패널 분할에도 불구하고 전체 구동회로의 원가를 절감할 수 있는 특징이 있다.

참고 문헌

- [1] A. Sobel, "Plasma displays," IEEE Trans. Plasma Sci., vol. 19, pp. 1032 - 1047, Dec. 1991.
- [2] L. F. Webber and K. W. Warren, "Power efficient sustain drivers and address drivers for plasma panel," U.S. Patent 4 866 349, Sept. 1989.
- [3] 이준영, 이동영, "플라즈마 표시 장치와 플라즈마 표시 패널의 구동 장치 구동 방법," 대한민국 특허 10-2003-0076975, 2003년 10월 31일.