

LLC 공진형 컨버터의 최적 설계를 위한 정상상태 해석

남원석*, 한상규*, 노정욱*, 홍성수*, 사공석진*, 김종선**

*국민대학교 전력전자연구소, **삼성전기(주) P&M 사업부

Steady-state analysis of LLC resonant converter for optimum design

Won-seok Nam*, Sang-kyu Han*, Chung-wook Roh*, Sung-soo Hong*, Suk-chin Sakong*, Chong-sun Kim**

*Kookmin Univ. Power Electronics Center, **SAMSUNG ELECTRO-MECHANICS CO., LTD

ABSTRACT

본 논문에서는 LLC 공진형 컨버터의 최적 설계를 위해, ZVS 영역에서 동작하는 LLC 공진형 컨버터의 최악의 상태에 대한 정상 상태 해석을 하였다. LLC 공진형 컨버터의 최악의 상태는 최소 입력 전압, 최대 부하 전류일 때 얻을 수 있는 최대 전압 이득을 의미한다. 설계 변수는 스위칭 주파수 범위와 공진 인덕터 비율로서, 각 설계 변수의 변화에 따른 공진 탱크 설계 값, 최악의 상태 출력 전압 그리고 최대 공진 캐패시터 전압을 보여주는 '최악의 조건 설계 표'를 나타내었으며, 설계된 특정 공진 탱크 값에 대한 시뮬레이션 결과와 실험 결과를 보였다.

1. 서 론

LLC 공진형 컨버터의 동작영역은 출력 이득이 최대가 되는 스위칭 주파수(대략 f_m)보다 낮은 영역(Region I), 출력 이득이 최대가 되는 스위칭 주파수보다 크고 f_r 보다 작은 영역(Region II), 그리고 f_r 보다 큰 영역(Region III)으로 나뉜다.^{[1][2][3]} Boost 동작을 하는 Region II에서의 특성은 우수하에 주로 이 영역에서 설계를 많이 하는데 기존의 설계 방식은 정확도가 현격히 떨어지며, 다양한 설계 변수에 따른 설계 기준이 불명확하였기 때문에 설계 시 수 많은 시행착오를 겪어야만 했고, 시간 소요가 많았다. 이는 Region II 와 Region I의 경계 주파수에서의 해석이 없었기 때문이다.^[4]

따라서 본 논문에서는 설계 기준이 되는 경계 주파수에서의 상태 평면 해석을 하였고, 이를 통해 최악의 상태 설계 표를 작성하였다. 시뮬레이션과 실험을 통해 설계 표의 정확성을 입증하였다.

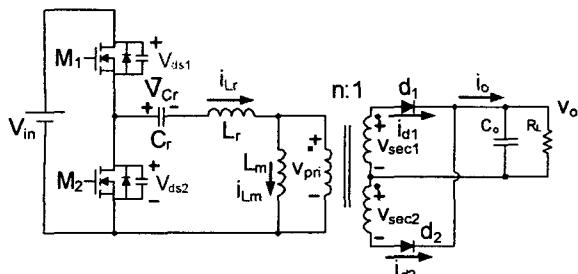


그림 1 LLC 공진형 컨버터의 회로도

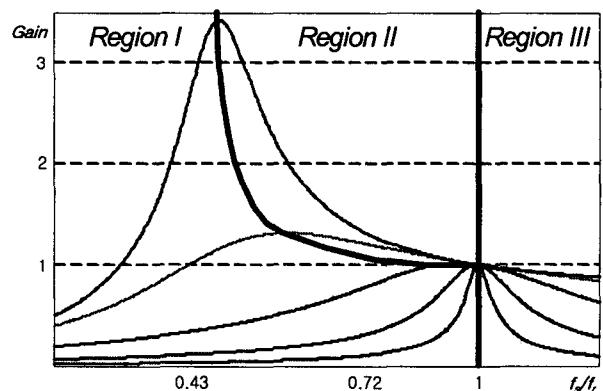


그림 2 스위칭 주파수에 따른 LLC 공진형 인버터의 입출력 이득

2. 최악의 조건 상태 평면 해석

Region II 동작에서의 최악의 조건은 최소 입력 전압에서 최대 부하일 때 발생하며, 이때 얻는 이득이 최소한 보장되는 컨버터의 최대 이득이 된다. 그림 3은 최악의 조건에서의 컨버터 동작의 주요 과정을 나타내었다. 스위치 동작은 50% 의 시비율로 교차로 스위칭되며, 주파수를 가변하여 출력 전압을 조정한다. 영전압 스위칭을 위해서는 스위치 간에 약간의 Dead time이 존재하여야 하지만 해석을 위해서 없다고 가정한다. 모든 소자는 이상적이라고 가정한다. 또한 해석의 간편을 위해 트랜스포머의 권선비는 1:1:1로 가정한다.

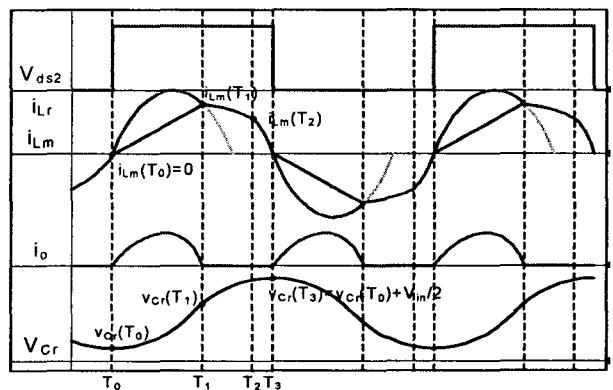


그림 3 최악의 조건에서의 주요 전압·전류 파형도

2.1 정규화

시간 변수(t)를 전도 각 변수(θ)로 변환하고 각 변수들의 정규화를 한다. 정규화된 변수들은 다음과 같다.

$$\omega_r \cdot t = \theta_r, \quad \omega_m \cdot t = \theta_m$$

$$\omega_r = 2\pi f_r = 1/\sqrt{L_r C_r}, \quad \omega_m = 2\pi f_m = 1/\sqrt{(L_m + L_r)C_r}$$

$$Z_r = \sqrt{L_r/C_r}, \quad Z_m = \sqrt{(L_m + L_r)/C_r}, \quad f_{ns} = f_s/f_r$$

$$k = L_m/L_r, \quad M = V_o/V_{in}$$

$$v_{ncr} = \frac{V_{Cr}}{V_{in}}, \quad i_{nLr} = \frac{i_{Lr}}{V_{in}} \cdot Z_r, \quad i_{nLm} = \frac{i_{Lm}}{V_{in}} \cdot Z_m$$

2.2 상태 평면 해석

정상상태는 한주기 동작을 마친 후에도 초기 상태에 변화가 없음을 의미한다. Half-bridge LLC 공진형 컨버터는 반주기 동작이 전체 주기와 대칭으로 동작하므로, 반주기 동작 후 대칭적인 상태를 가지는 것이 정상상태이다. 다음의 그림 4는 그림 3 동작에 대한 정규화된 값을 가진 등가회로도이다. Mode 1은 T_0-T_1 , Mode 2는 T_1-T_2 그리고 Mode 3는 T_2-T_3 구간에서의 등가회로도이다.

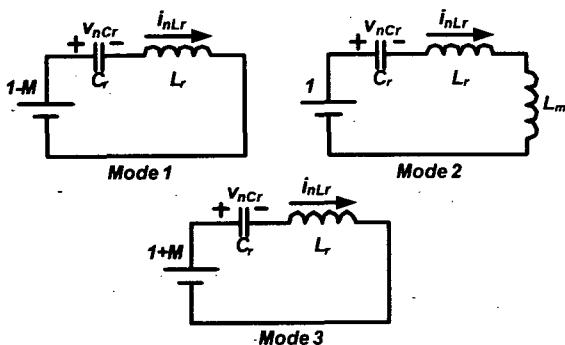


그림 4 최악의 조건에서의 등가회로도

각 모드 별 상태 방정식은 다음과 같다.

$$\text{Mode 1 : } \begin{cases} v_{ncr} = (1-M) - \psi_1 \cos \theta \\ i_{nLr} = \psi_1 \sin \theta \end{cases} \quad (1)$$

$$\text{Mode 2 : } \begin{cases} v_{ncr} = 1 - \psi_2 \cos \theta \\ i_{nLm} = \psi_2 \sin \theta \end{cases} \quad (2)$$

$$\text{Mode 3 : } \begin{cases} v_{ncr} = 1 + M - \psi_3 \cos \theta \\ i_{nLr} = \psi_3 \sin \theta \end{cases} \quad (3)$$

다음의 식 (4)-(6)은 식 (1)-(3) 식을 통해 얻은 각 모드 별 원의 방정식이다.

$$\text{Mode 1 : } (v_{ncr} - (1-M))^2 + i_{nLr}^2 = \psi_1^2 \quad (4)$$

$$\text{Mode 2 : } (v_{ncr} - 1)^2 + i_{nLm}^2 = \psi_2^2 \quad (5)$$

$$\text{Mode 3 : } (v_{ncr} - (1+M))^2 + i_{nLr}^2 = \psi_3^2 \quad (6)$$

다음의 그림 5는 식(4) - 식(6)에 의해 나타낸 상태 평면 궤적도이다. P_0, P_1, P_2 는 각각 T_0, T_1, T_2 순간에서의 정규화 된 공진 전압(v_{ncr})과 전류(i_{nLr}) 상태를 나타낸다.

타내며, P'_1 과 P'_2 는 각각 P_1 과 P_2 에서의 전류 축의 이동에 따른 좌표 변환 값으로서 다음과 같은 관계식을 갖는다.

$$i_{nLr} = i_{nLm} \times \frac{Z_r}{Z_m} \quad (7)$$

2.3 정상 상태 해석

i) P_0 과 P_3 에서의 전압의 합은 1 임을 이용 ($v_{Cr0} + v_{Cr3} = 1$)

$$\psi_1 - \psi_3 - 1 = 0 \quad (8)$$

ii) P_1 과 P'_1 에서의 전압이 같음을 이용

$$-\psi_1 \cos \theta_1 + \psi_2 \cos \theta_2 - M = 0 \quad (9)$$

iii) P_1 과 P'_1 에서의 전류는 같음을 이용

$$\sqrt{1+k} \cdot \psi_1 \sin \theta_1 - \psi_2 \sin \theta_2 = 0 \quad (10)$$

iv) P_2 과 P'_2 에서의 전압이 같음을 이용

$$\psi_2 \cos \theta_3 - \psi_3 \cos \theta_4 + M = 0 \quad (11)$$

v) P_2 과 P'_2 에서의 전류가 같음을 이용

$$\sqrt{1+k} \cdot \psi_3 \sin \theta_4 - \psi_2 \sin \theta_3 = 0 \quad (12)$$

vi) $\pi + \theta_1 - \theta_4$ 의 위상 시간 동안, 공진 인덕터의 전류의 변화와 자화 인덕터의 전류 변화가 같음을 이용

$$\psi_1 \sin \theta_1 + \psi_3 \sin \theta_4 - \frac{M}{k} (\pi + \theta_1 - \theta_4) = 0 \quad (13)$$

vii) 정규화된 스위칭 주파수는 다음과 같다.

$$f_{ns} \left(\pi + \theta_1 - \theta_4 + \frac{f_r}{f_m} (\theta_3 - \theta_2) \right) - \pi = 0 \quad (14)$$

viii) 정규화된 출력 전류는 다음과 같고 출력에서 음의 법칙을 이용

$$\frac{M Z_r}{R_o} = \frac{f_{ns}}{\pi} \left[\psi_1 (1 - \cos \theta_1) - \psi_3 (1 + \cos \theta_4) + \psi_3 \sin \theta_4 (\pi - \theta_4 + \theta_1) - \frac{M}{2k} (\pi - \theta_4 + \theta_1)^2 \right] \quad (15)$$

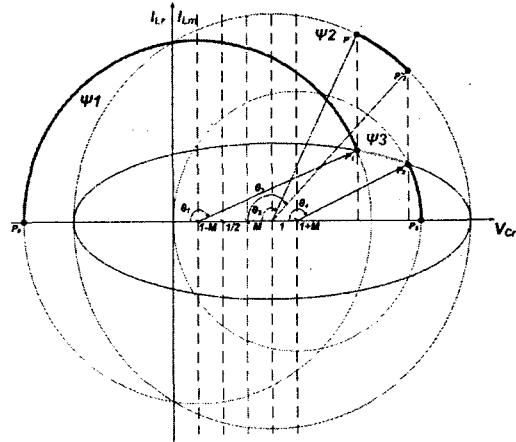


그림 5 최악의 조건에서의 상태 평면 궤적도

3. 설계 및 실험 결과

3.1 설계 예

설계 조건은 다음과 같다. 입력 전압은 PFC 출력 전압으로

서, Hold-up time 요구 만족을 위해서는 350V~400V의 값을 가지고, 출력 전압은 24.5V, 150W의 최대 출력 전력을 갖는다. 트랜스포머 퀸선 비는 입력 전압이 최대일 때 스위칭 주파수가 공진 주파수와 같도록 하여 Region II에서 동작을 보장하도록 설계한다. 여기서 최대 동작 주파수는 직렬 공진 주파수로서 70kHz로 설계하였다.

$$n = \frac{2V_o}{V_{in, max}} = 8$$

설계 변수는 공진 인덕터 비율(k), 최악의 조건 발생 주파수(f_{ns})로서 다양한 설계 값이 선정될 수 있다. 2.3 절에서 얻은 최악의 조건에서의 정상상태 해석 결과식인 식(8)~식(15)는 8원 8차 비선형 방정식이므로 손으로 계산하기 어려우므로 컴퓨터 수학 툴을 이용하여 결과를 얻었다. 다음의 표 1은 최악의 조건에 대한 설계 표이다.

표 1 최악의 조건 설계 표

$f_{ns}=0.5$	$k=1$	$k=2$	$k=3$	$k=4$	$k=5$	$k=6$	$k=7$	$k=8$	$k=9$	$k=10$	$k=11$	unit
V_o	0.0	0.0	0.0	65.9	45.0	30.5	23.7	19.3	29.7	28.5	27.6	V
C_L	0.0	0.0	0.0	85.0	37.0	28.1	24.7	20.8	19.7	18.9	nH	
L_U	0	0	0	10	10	10	10	10	10	10	nH	
L_m	0	0	0	319	639	1091	1464	1848	2234	2620	3007	uH
V_{cr}	0	0	0	1039	793	704	657	629	609	595	585	V
$f_{ns}=0.6$	$k=1$	$k=2$	$k=3$	$k=4$	$k=5$	$k=6$	$k=7$	$k=8$	$k=9$	$k=10$	$k=11$	unit
V_o	0.0	129.2	45.4	35.1	31.0	28.7	27.3	26.4	25.7	25.2	24.7	V
C_L	0.0	423.9	28.0	20.2	17.2	15.6	14.7	14.1	13.7	13.3	13.1	nH
L_U	0	12	178	256	301	330	351	368	378	388	395	nF
L_m	0	24	535	1023	1505	1982	2457	2931	3404	3878	4348	uH
V_{cr}	0	2067	888	733	665	634	612	596	585	576	569	V
$f_{ns}=0.7$	$k=1$	$k=2$	$k=3$	$k=4$	$k=5$	$k=6$	$k=7$	$k=8$	$k=9$	$k=10$	$k=11$	unit
V_o	0.0	39.6	30.5	27.4	25.9	25.0	24.4	23.6	23.3	23.1	23.0	V
C_L	0.0	118.0	13.9	11.8	11.6	10.9	10.2	10.0	10.0	10.0	10.0	nH
L_U	0	284	321	449	592	628	498	506	511	516	519	nF
L_m	0	568	1192	1783	2358	2926	3488	4047	4603	5158	5711	uH
V_{cr}	0	930	757	667	631	608	593	581	573	566	561	V
$f_{ns}=0.8$	$k=1$	$k=2$	$k=3$	$k=4$	$k=5$	$k=6$	$k=7$	$k=8$	$k=9$	$k=10$	$k=11$	unit
V_o	41.9	27.6	24.9	23.8	23.2	22.8	22.6	22.4	22.2	22.1	22.0	V
C_L	14.2	8.5	8.0	7.8	7.9	7.9	7.9	8.0	8.0	8.0	8.0	nH
L_U	363	605	644	652	654	653	652	650	648	647	646	nF
L_m	363	1210	1931	2609	3269	3918	4561	5200	5836	6469	7102	uH
V_{cr}	127	794	689	641	613	595	583	573	566	560	556	V

3.2 기준 설계 방식과 비교

기준 설계 방식은 기본 고조파 성분만을 가정하여 얻은 결과값으로서 표 1의 $f_{ns}=0.6$, $k=6$ 인 값과 비교 시뮬레이션을 한 결과를 표 2에 나타내었고 그림 6과 그림 7은 각각 시뮬레이션 결과이다.

표 2 기준 설계 방식과의 비교 결과표

기준 방식 설계	Simulation-I	오차	Design Table	Simulation-II	오차	
C_L	15.8 nH	-	15.8 nH	15.8 nH	-	
L_U	330 uH	-	330 uH	330 uH	-	
L_m	900 uH	-	1982 uH	1982 uH	-	
V_o	27 [V]	36.9 [V]	33%	28.7 [V]	28.9 [V]	1%
V_{cr}	505 [V]	800.7 [V]	59%	834 [V]	821.3 [V]	2%

다음의 표 3은 설계표의 값과 실험 결과값의 비교표이다. 그림 8은 실험 결과 파형도이다. 스위치는 STP20NM50FP, 다이오드는 YG865C10을 사용하였다.

표 3 실험 결과표

Design Table	Simulation-I	Test Result	Simulation-II	오차
C_L	15.8 nH	15.8 nH	15.78 nH	1%
L_U	330 uH	330 uH	320 uH	3%
L_m	1982 uH	1982 uH	2018 uH	2%
V_o	28.7 [V]	28.9 [V]	28 [V]	2%
V_{cr}	834 [V]	821.3 [V]	807[V]	4%

4. 결론

본 논문에서는 기존에 알려진 LLC 공진형 컨버터의 Region II 영역에서의 최악의 조건에 대한 정상상태 해석을 하였으며, 해석을 통해 얻은 비선형 방정식은 컴퓨터 수학 도구를 이용하

여 해를 얻었고 시뮬레이션과 실험을 통해 매우 높은 정확성을 입증하였다. 또한 다양한 설계 변수에 따른 대응을 위해 설계 표를 작성하였다. 따라서 설계표를 통한 LLC 공진형 컨버터의 최적 설계가 가능하며, 설계 시간을 현저하게 줄일 수 있다.

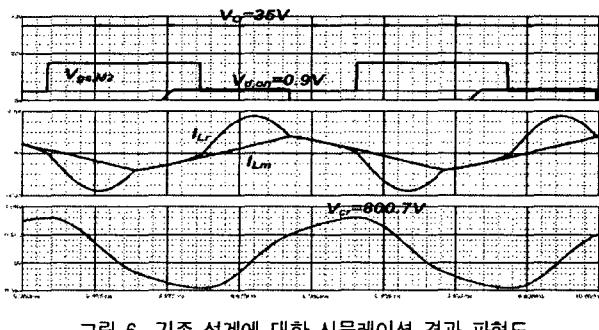


그림 6 기준 설계에 대한 시뮬레이션 결과 파형도

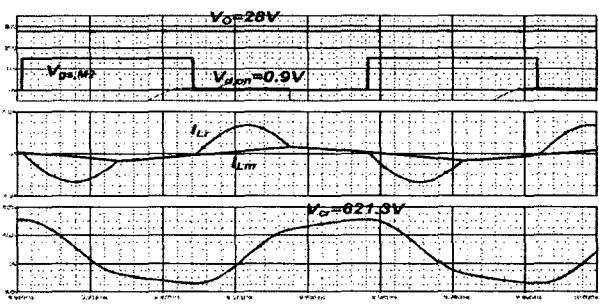


그림 7 설계표에 대한 시뮬레이션 결과 파형도

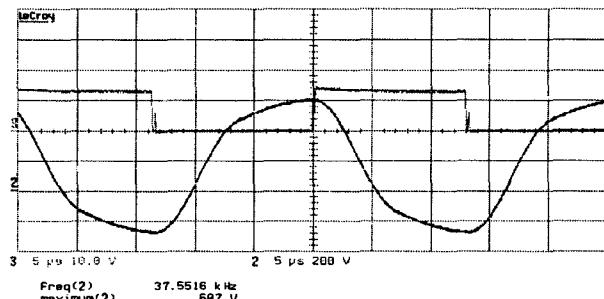


그림 8 설계표에 대한 실험 결과 파형도

이 논문은 (주)삼성전기의 연구비 지원에 의하여 연구되었음

참고 문헌

- [1] M. K. Kazimierczuk and D. Czarkowski, Resonant Power Converters. New York: Wiley Interscience, 1995.
- [2] H.J. Jiang, G. Maggetto, P. Lataire, "Steady-state analysis of the series resonant dc-dc converter in conjunction with loosely coupled transformer-above resonance operation," IEEE Transactions on Power Electronics, vol. 14, No. 3, May 1999, pp. 469-480.
- [3] YANG B, LEE F C, REN Y C. LLC resonant converter for front end DC/DC conversion [A]. IEEE APEC [C].Dallas, Texas: IEEE, 2002: 1108- 1112.
- [4] J. F. Lazar and R. Martinelli, "Steady-state analysis of LLC series resonant converter," IEEE APEC2001 Record, pp. 728-735.