모바일 직렬 전송방식의 클라이언트 디스플레이 인터페이스 구현

박상우* · 이용환*

*금오공과대학교

Implementation of a Client Display Interface for Mobile Devices via Serial Transfer

Sang-woo Park* · Yong-hwan Lee*

*Kumoh National Institute of Technology

E-mail : first5827@kumoh.ac.kr, yhlee@kumoh.ac.kr

본 연구는 경상북도, 중소기업청에서 지원하는 13차(2005)년도 금오공과대학교 산학연 공동 기술개발 컨소시엄과제로 수행된 논문입니다.

요 약

최근 모바일 기기들은 3D 게임, 무선 인터넷, 동영상, DMB, GPS, PMP 등의 기능을 추가하고 있으며 이들을 제대로 지원하기 위해 디스플레이의 크기도 점차 커지고 있다. 이에 따라 프로세서에서 디스플레이 장치로의 더 빠른 전송 속도에 대한 요구도 커지고 있으나 기존의 병렬 방식의 인터페이스로는 그 한계에 이르렀다. 이러한 한계를 극복하기 위해 최근에 고속 직렬 방식의 인터페이스가 대두되고 있다. 직렬 방식의 장점은 높은 대역폭과 더불어 적은 신호선 수, 저전력 특성, 전자파 장애의 최소화라는 특징을 지닌다. 본 논문에서는 고속 직렬 방식의 물리적 계층으로 LVDS(Low-Voltage Differential Signaling)를 응용하고 링크 계층으로 패킷 방식을 사용하는 인터페이스를 구현하여 이를 디스플레이 장치에 적용한다. 구현된 직렬 인터페이스는 충분한 전송 대역폭과 함께 대폭 감소된 신호선 개수라는 특징을 갖는다.

ABSTRACT

Recently, mobile devices support multi-functions such as 3D game, wireless internet, moving pictures, DMB, GPS, and PMP. Bigger size of display device is indispensable to support these functions and higher speed of the interface is needed. However, conventional parallel interfaces between processor and display module are not competent enough for that high speed transfers. High-speed serial interface is beginning to appear as an alternative for parallel interface. The advantages of the serial interface are high bandwidth, small number of interconnections, low-power consumption, and good quality of electro-magnetic interference. In this paper, we implement serial interface and use it for a display module. LVDS is used for PHY layer and a defined packet is used for link layer. The feature of the implemented serial interface is the reduced number of interconnections with enough bandwidth.

키워드

mobile, display, LVDS, serial

Ⅰ. 서 론

지금까지 모바일 기기의 디스플레이 인터페이스로 병렬 전송 방식을 사용해 왔다. 그러나 최근 모바일기기의 멀티미디어 기능 지원이 강화됨에 따라 전송 속도나 전력 소모 측면에서 병렬 전송 방식의 여러 가지 문제점이 드러나고 있다.

병렬 전송 방식의 가장 큰 문제점은 데이터를

전송하는데 필요한 신호선의 개수가 많다는 점이다. 점점 소형화되는 모바일 기기에서 선이 많을수록 설계가 어려워지고 가격이 상승하게 될 것이다.

또 다른 문제점은 전력 소모 문제이다. 모바일 환경에서는 저 전력 환경이 요구 되지만 병렬 전송방식에서는 수 십 가닥의 신호 선으로 인한 전력 소비가 커지게 된다. 또한 각각의 신호선들 사이에서의 EMI(electromagnetic interference) 특성도 나빠지게 된다.

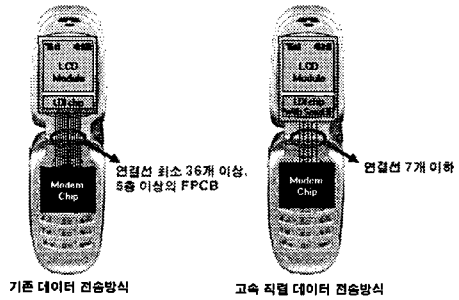

그림 1. 데이터 전송방식 비교

이런 문제점들을 보완하기 위해 최근 고속 직렬 인터페이스를 사용한 데이터 전송방식이 대두되고 있다. 그림 1.처럼 전송방식이 병렬에서 직렬로 바뀜에 따라 물리적 측면에서 보면 신호선의 수가 확연하게 줄어들기 때문에 전력소모가 적어지고, 데이터의 고속전송이 가능하게 되었다. 그 외의 향상된 특성들을 표 1.에 나타내었다.

표 1. 고속 직렬 인터페이스의 장점

	기존 병렬 전송방식	고속 직렬 전송방식
물리적특성	신호선 단절에 의한 잦은 불량	불량 요인 다수 제거
디자인적용	다양한 디자인 적용 제약	다양한 디자인에 적용 가능
전력소모	전력 소모 많음	전력 소모 적음
전송속도	낮은 데이터 전송 속도	고속 전송 가능
비용	높은 디자인 비용	낮은 디자인 비용
EMI특성	EMI 특성 불량	EMI 특성 양호

현재 여러 고속 직렬 방식의 인터페이스 중에서 대표적인 것으로는 퀄컴에서 제안한 MDDI (Mobile Digital Display Interface)와, 삼성, Motolora, Nokia에서 제안한 MIPI(Mobile Industry Process Interface) 및 national에서 제안한 MPL(Mobile Pixel Link) 등이 있다. 아래의 표 2.에서는 각 인터페이스들의 종류와 특성을 비교해 보았다.

표 2. 고속 직렬 인터페이스의 종류

Interface Technology	Mobile CMADS (current mode advanced differential signaling	MSDL (mobile shrink data link)	MVI (mobile video interface)	MPL (mobile pixel link)	MDDI (mobile display digital interface)
Vendor	NEC	Rohm	Seiko Epson Renesas	National	Qualcomm
Data-transfer rate (per ch)	70Mbps	100bps	200Mbps	41.5Mbps	400Mbps
Power consumption	2~3 mW /pair	5 mW /pair	6 mW /pair	Not announced	Not announced

II. PHY(Physical) 계층

본 논문에서는 데이터 전송을 위해 직렬 인터페이스에서 사용하고 있는 LVDS(Low Voltage Differential signaling)를 방식을 적용하였다. LVDS는 고속 데이터 전송을 위한 일반적인 인터페이스 표준이다. LVDS를 사용하고 있는 어플리케이션 분야는 시스템 내부에서 데이터를 전송하는 인트라 시스템에서 많이 사용하고 있다.

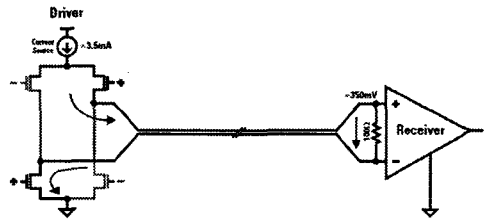

그림 2. 간단한 LVDS 구조

그림 2.에서 보면 LVDS는 저전압 신호를 사용해 전압 스윙을 350mV까지 낮춰 빠른 속도로 구동 할 수 있는 특성을 가진다. 일반 데이터 전송방식에서 사용하는 '신호선-접지선'으로 구성 되지 않고 '신호선-역신호선'의 차동 데이터 전송방식을 선택해서 낮은 전압차로 신호를 구분 할 수 있다. 이로 인해 낮은 전력소모, 빠른 전송 속도, 우수한 노이즈 특성을 얻을 수 있다.

LVDS는 전압 스윙 폭이 작은 관계로 전압 레벨의 구분이 확실하지 않은 경우가 발생한다. 그림 3.에서는 특정값의 저항을 사용해 전압레벨의 오프셋을 조절함으로써 High/Low 상태를 확실하게 구분 시킬 수 있다. 이와 같은 기능을 응용하여 저전력 소모를 위한 하이버네이션 (Hibernation) 모드를 지원한다.

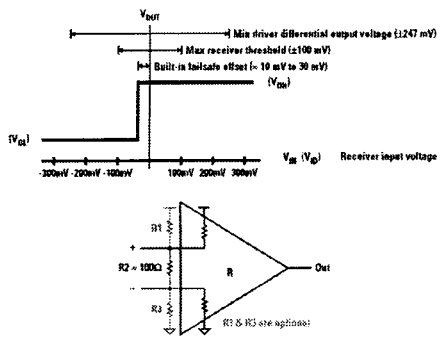

그림 3. LVDS의 Failsafe Biasing

그림 4.에서 직렬 인터페이스의 내부 연결 구조를 나타내었다. 호스트에서는 송신할 데이터를 차동신호로 변환해서 전송하면 클라이언트에서는 수신한 차동신호를 다시 원래의 상태로 전환해서 데이터를 처리하게 된다. 동일한 구조를 추가해서 양방향 데이터 전송도 가능하다. 또 위에서 설명한 하이버네이션 모드도 포함되어 있다. 일정 시간동안 데이터의 전송이 없을 것으로 예상될 때 전압의 스윙 폭을 0mV로 설정하여 연결을 중단함으로써 불필요한 전력 소모를 방지한다. 데이터 전송을 재게 하기 위해서는 스윙폭을 125mV로 승압시켜 Wake-Up 모드로 전환한 다음 최종적으로 스윙폭을 350mV로 승압해서 정상의 연결 상태로 복구시킨다.

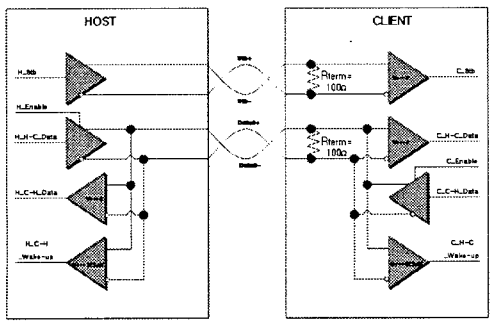

그림 4. 물리적 내부 연결 구조

III. 클라이언트 구현

본 논문에서는 호스트로부터 전송받은 데이터를 수신해서 디스플레이 장치를 통해 영상을 디스플레이 하는 클라이언트 시스템을 설계하였다.

호스트에서 미리 정해 놓은 일정한 형태의 패킷을 전송하면 그 데이터를 수신하여 byte 단위의 데이터로 복구 시키는 부분을 FPGA를 사용해 구현 하였다, 그리고 byte 단위의 데이터를 OLED 구동을 위한 패킷의 형태로 만들어 그래픽 데이터를 디스플레이 장치에 전송하는 부분을 마이크로컨트롤러를 사용해 구현 하였다.

호스트에서 그래픽 데이터를 직렬의 LVDS 신호로 변환해서 전송하기 위해 아래의 그림 5.에서처럼 데이터 신호와 클럭 신호를 XOR 연산을 하여 Data 신호와 Stb 신호로 변환하고, 두 신호를 다시 차동신호로 변환하여 Data+, Data- 신호와 Stb+, Stb- 신호를 생성한다. 이렇게 생성된 4종류의 신호를 하위 비트부터 먼저 전송하는 little endian 방식을 통해 클라이언트로 전송한다.

클라이언트에서는 2종류의 차동신호를 수신한 다음 호스트에서의 변환 과정을 역으로 해서 다시 데이터 신호와 클럭 신호로 변환한다. 이러한 방식을 통해 데이터와 클럭 신호를 XOR 연산에 의한 변환 과정 없이 그대로 전송하는 방식보다 신호의 변화율이 상대적으로 줄어들기 때문에 결론적으로 전압의 손실을 줄이는 효과를 얻게 된다.

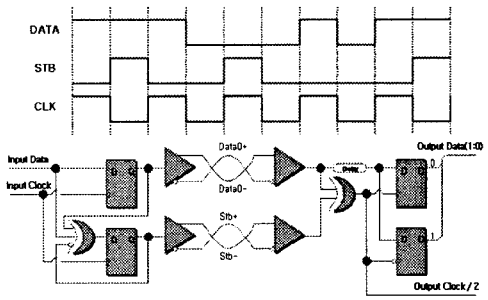

그림 5. 데이터 인코딩

클라이언트에서 복원된 클럭 신호는 호스트의 클럭 신호가 2분주된 클럭이 생성된다. 하지만 클라이언트의 상승 클럭 및 하강 클럭 모두에서 1bit의 데이터를 수신 할 수 있도록 설계하였기 때문에 호스트와 클라이언트의 데이터 처리 속도는 같게 된다.

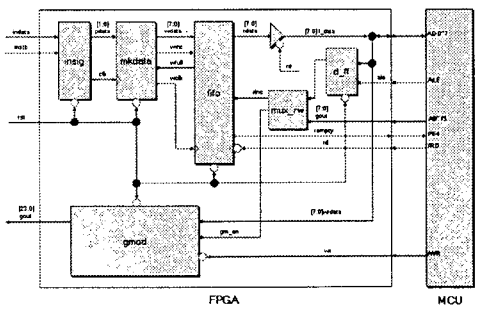

그림 6. 클라이언트 구조

직렬신호를 패킷으로 조합하는 회로를 아래 그림 6.과 같이 설계 하였다. 우선 2bit의 데이터를

8bit의 형태로 변형 시킨 후 비동기 FIFO의 구조로 설계한 블록에 저장한다. 여기서 비동기 FIFO는 8bit - 8entry 구조로 설계 하였다. 이 때 FPGA와 마이크로컨트롤러의 클럭이 서로 다른 비동기 구조이다. 두 디바이스간의 데이터 전송을 위해 클럭의 동기화를 맞춰 주기 위해서 FIFO와 같이 버퍼 역할을 하는 블록이 필요하다. FIFO 블록에서 wfull 신호는 FIFO내의 모든 entry에 data가 들어 있어서 더 이상 수신을 거부하는 신호이고, rempty 신호는 FIFO의 모든 entry가 비어있어서 마이크로컨트롤러에서 data 요청을 중지하게 하는 신호 역할을 한다.

다음으로 FIFO에 저장 되어있는 데이터를 마이크로컨트롤러에서 수신한 다음 디스플레이 제어 장치에 전달하기 위한 블록을 설계 하였다. 디스플레이 장치에서 요구하는 데이터를 만들기 위해서 패킷의 형태로 변환 하는 과정이 필요 하다. 패킷은 크게 3가지 종류로 구분하여 설계 하였다. 첫째, 패킷의 시작과 전체 패킷의 길이정보나 데이터의 종류 정보를 포함하고 있는 패킷. 둘째, 영상데이터 및 디스플레이 컨트롤러 제어 데이터가 포함된 패킷. 마지막으로 일정한 크기의 패킷보다 적은 데이터가 수신 되었을 때 빈 공간을 채우는 기능을 하는 패킷으로 구성 하였다. 각 패킷의 구성은 세부적으로 보면 그림 7.과 같이 패킷의 길이, 종류, 데이터, 오류체크 영역으로 구분된다.

그림 7. 패킷의 기본 구조

IV. 설계 검증 및 결과

Xillix社의 FPGA를 이용하여 제작되어 있는 패턴 발생기를 사용하여 클라이언트를 검증 및 구현 하였다. 그림 7.의 Embedded Linux 기반의 호스트에서 영상 데이터를 송신을 해서 클라이언트의 성능을 측정 했다. 데이터를 전송할 때 전원선을 제외하고 4개의 신호선만 사용해 영상을 디스플레이 할 수 있고, 220Mbps의 전송속도를 구현해 HDTV 640x480급의 24bit의 영상을 30frames/s 의 속도로 재생을 구현 할 수 있다.

V. 결 론

본 논문에서는 호스트에서 LVDS 형태의 직렬 방식으로 전송되는 영상 데이터를 수신해서 디스플레이 하는 클라이언트 모듈을 설계 및 구현하였다. 병렬 전송 방식보다 빠른 데이터 전송을 구현 할 수 있었고, 이런 장점을 활용해 향후 패킷의 종류를 다양하게 구현해 영상데이터 뿐만 아니라, 음성데이터 및 각종 입출력 장치 데이터를 동시에 빠른 속도로 전송 할 수 있을 것이다.

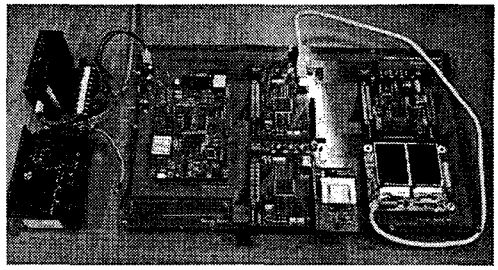

그림 8. 클라이언트 시험을 위한 보드

참고문헌

[1] Mingdeng Chen, Jose Silva-Martinez, Michael Nix, and Moises E. Robinson, "Low-Voltage Low-Power LVDS Drivers", IEEE JOURNAL OF SOLID-STATE CIRCUITS, VOL. 40, NO. 2, FEBRUARY 2005.

[2] Hwang-Cherng Chow and Wen-Wann Sheen, "Low Power LVDS Circuit for Serial Data Communications", Proceedings of 2005 International Symposium on Intelligent Signal Processing and Communication Systems, December 13-16, 2005

[3] Michael D. Ciletti, "Modeling, Synthesis, and Rapid Prototyping with the Verilog HDL", Prentice Hall

※ 반도체설계교육센터(IDEC)의 CAD Tool 지원에 감사드립니다.