

PCB일괄적층에 관한 특허동향분석

정인성, 이영욱
한국특허정보원, 조사분석4팀

Patent Trend Report for PCB Parallel Build-up

In-seong Jeong, Young uk Lee
Korea Institute of Patent Information, Search & Analysis Team 4

Abstract: Application of the parallel Build-up is increasing continuously. This report presents about the PCB Build-up technology since 2000. Among the parallel build-up technologies, PALAP application - after making the via, filling the via with electric conductive paste, then expose to make wiring pattern and put them by layer without any glue or middle - is actively developing, especially DENSO company.

Key Words : MLB, Stack, Via hole, PCB, Build-up

1. 서론

그 동안의 제1세대 빌드업 배선판으로는 21세의 전자기 시스템이나 첨단 반도체 패키지 서브스트레이트의 소형·고속화·다기능·고신뢰성화 요구를 충족시킬 수 없었다. 그 원인으로는 첫째, 가격파괴라 불리는 시대에 대응하기 위한 원가절감 문제이고 둘째, 1948년에 발명된 트랜지스터로 시작한 반도체 집적회로의 미세가공 기술이 21세기에 들어서도 쇠퇴되는 징조가 보이지 않고 고집적화의 진전에 의해 앞으로 점점 초다핀화가 진행될 것이라 예측되고 있으며 2010년에는 7,000핀을 초과하는 디바이스가 출현할 것이라 예측되고 있기 때문이다.

이 다핀화에 따라 반도체 패키지의 단자 배치, 디바이스의 전극 배치를 주변단자에서 영역단자구조로 변환하고 다시 그 영역단자의 좁은 피치화에 의해 패키지와 칩의 대 사이즈화를 억제하여 고밀도 실장화를 추진할 필요가 있으므로 그것을 탑재하는 빌드업 배선판에는 한층 높은 고밀도 미세 배선화 개발이 요구되고 있다.

이 문제를 해결하기 위해 후막 기술을 베이스로 한 일괄적층 빌드업 배선판에서 스택 비어 구조뿐만 아니라 패드 온 비어 및 서멀비어로서의 이용 및 원가절감 대책이 가능한 코어 배선판을 만들며, 후막 기술로 그 코어 배선판 상에 후막 기술의 결정인 미세비어, 미세패턴을 2~3층 형성함으로써 초 다핀 디바이스를 탑재할 수 있게 하는 후막·박막 혼성 기술에 의한 이른바 제2세대 빌드업 배선판 기술이 각 사에서 활발하게 개발되기 시작했다[1].

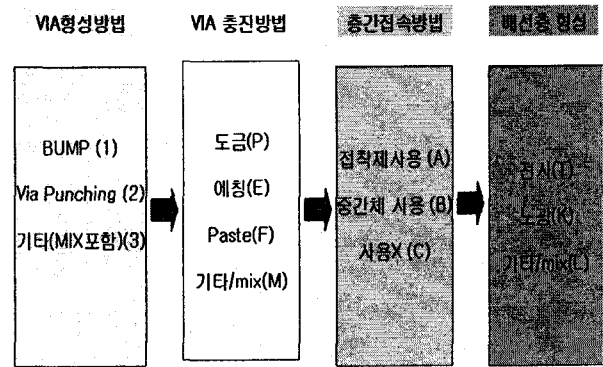
따라서, 본 연구에서는 PCB층간접속기술중 일괄적층에 관한 특허동향을 분석하였다.

2. 특허분석기준

표 1은 PCB 일괄적층기술의 특허동향분석에 앞서 특허 분석기준을 정리한 것이다.

분석기준은 각사에서 개발하고 있는 기술 중 PALAP, ALIVH, SAVIA, B²IT, NMB에 관해 조사하였고, 각 기술별 추출된 건을 VIA형성방법 - VIA충진방법 - 층간접속방법 - 배선층 형성방법으로 나누어 각 분류별 세부항목을 특정코드로 분류 하였다[2].

표 1 특허분석기준.



3. 특허동향분석

그림 1은 연도별 특허출원동향을 나타낸 것으로 그림에서 보이는 바와 같이 2001년도를 기점으로 일괄적층기술 관련 출원량이 증가하기 시작하는 것을 알 수 있다. 이를 통해 기존의 순차적층기술에서 일괄적층으로 기술의 흐름이 변화하고 있음을 알 수 있다. 그리고 2004년도의 출원량이 적게 나타나는 것은 그림의 산출을 특허 출원일을 기준으로 하였기 때문에 현행 특허법상 출원 후 1년 6개월의 미공개 기간을 거치도록 규정하고 있어 1년 6개월 전에 출원된 특허는 아직 공개되지 않아 나타나는 현상으로써 미공개 기간의 만료 후에는 출원량은 증가할 것으로 판단된다.

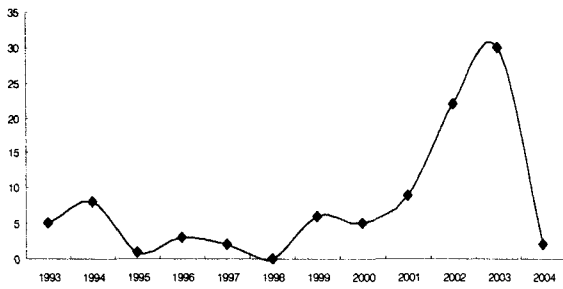


그림 1. 연도별 특허출원 동향

그림 2는 PALAP, ALIVH, SAVIA, B²IT, NMBI와 유사한 특허들을 각 기술별로 정리하여 도식화 한 것으로서 그림 2에서 보는 바와 같이 Denso사가 원천기술을 가지고 있는 PALAP과 유사하거나 이를 개량한 형태의 특허들이 가장 많이 출원되고 있는 것으로 나타났다. ALIVH는 8건의 유사기술이 출원되어 있어, PALAP 다음으로 많이 출원되는 기술로 분석되었다.

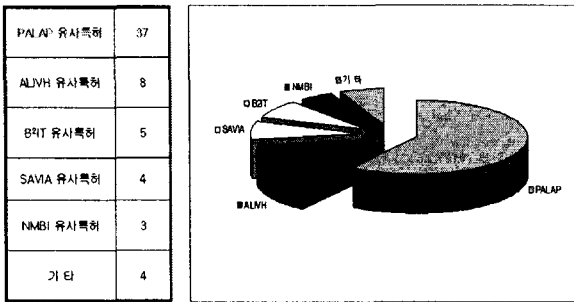


그림 2. 유사기술별 특허출원동향

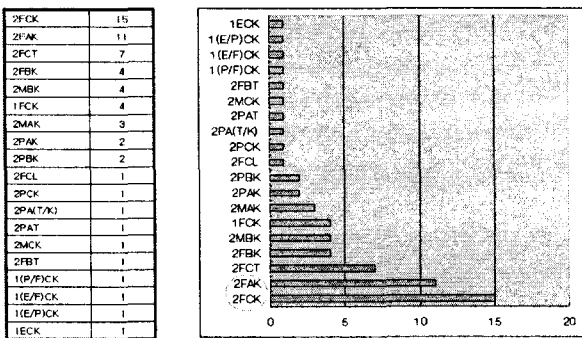


그림 3. 기술분류별 분포

그림 3은 표 1의 특허분석기준을 토대로 각 특허의 기술 분류별 분포 현황을 나타낸 것이다. 그림 3에 나타난 바와 같이 일괄적층 관련하여 주류를 이루는 기술은 비아형성 후 도전성 페이스트를 사용하여 비아를 충전한 후 노광하여 배선패턴을 형성하고 접착제나 중간체 없이 층간 접속하는 기술이 주류를 이루는 것으로 나타났다.

4. 결론

2000년대에 들어 1990년대의 제1세대 시퀀셜 빌드업 배선판의 원가절감을 목적으로 일괄 적층 기술보다 고밀도 미세 배선을 달성할 후막·박막 혼성 기술에 의한 제2세대 빌드업 배선판이 개발되고 있다. 이러한 10 μ m영역의 배선은 슈퍼 커넥트 기술이라 불리며 종래의 프린트 배선판 프로세스에서 반도체 프로세스와 같은 프로세서로의 전환과 탈피가 더욱 필요해지고 있다. 특히 그 미세 가공 환경은 반도체 프로세스로 배양된 청정실내에서의 미세 먼지 관리가 수를 향상에 반드시 필요하여 인쇄 회로 기판 제조업자에게는 그 투자가 절실해지고 있다.

이러한 시대적 요구와 기술환경 변화에 긴밀히 대처하여 기술수입국에서 기술수출국으로 탈바꿈하기 위한 원천기술 확보에 보다 많은 노력을 경주해야 할 것이다.

참고 문헌

- [1] 신연재, "고정세화·고밀도화되는 프린트 배선판 기술", 월간전자기술, 2004년 3월호
- [2] Fumio Miyashiro, "Electronics Materials toward Ubiquitous Network Age"