

# FeRAM 적용을 위한 BLT 캐패시터 제조시 CMP 공정 압력 변화에 따른 누설전류 특성

정판경\*, 김남훈<sup>2</sup>, 이우선\*  
조선대학교\*, 성균관대학교<sup>2</sup>

## Characteristics of Leakage Current by Polishing Pressures in CMP of BLT films Capacitor for applying FeRAM

Pan-Gum Jung<sup>1</sup>, Nam-Hoon Kim<sup>2</sup>, Woo-Sun Lee<sup>1,\*</sup>  
Chosun University\*, Sungkyunkwan University

**Abstract :** 본 연구에서는 FeRAM 적용을 위한 BLT 캐패시터 제조시 CMP 공정압력 변화에 따른 Leakage Current의 특성에 대해서 연구하였다. 6-inch Pt/Ti/Si 웨이퍼를 사용하였으며, 기판 위에 졸-겔(Sol-Gel)법으로 모든 BLT를 스피노딩을 이용하여 증착시켰다. 증착된 BLT는 200℃에서 기본 열처리 후 다시 700℃에서 후속 열처리 하였다. 이러한 과정을 두 번 반복하였으며, FeRAM 적용을 위한 BLT 캐패시터 제조시 CMP 공정 중 압력 변화를 달리하여 BLT 캐패시터를 제조한 후 Leakage Current를 측정하였다. 결과적으로 CMP 공정 시 압력의 증가에 따라 Leakage Current값이 증가하였다. CMP 공정시 압력과 박막 표면의 스크래치로 증가로 인해 Leakage Current의 증가하였다고 판단된다.

**Key Words :** leakage current, BLT, Capacitor, Pressure, FeRAM

**Corresponding Author :** [wslee@chosun.ac.kr](mailto:wslee@chosun.ac.kr)

### 1. 서 론

반도체 소자의 고밀도화, 극박막화, 고속화, 고집적화, 입체화 등의 고도 기술의 발전에 따라 강유전체 박막도 각종 신기능을 가지고 전자 소자 개발의 관점에서 소자의 소형화, 집적화, 저전력화가 중요한 관점으로 대두되고 있다. 최근 강유전체 박막은 비휘발성 강유전체 메모리 소자인 FeRAM (ferroelectrics random access memory)으로의 적용 가능성에 기인하여 많은 주목을 받고 있다. 강유전체 메모리 소자(FeRAM)에 널리 사용되고 있었던 PZT계와 SBT박막 외에 최근 BLT박막이 등장하면서 많은 주목을 받아 왔다. BLT 박막은 PZT 박막의 피로현상과 SBT 박막의 낮은 잔류분극 값, 높은 결정화 온도 등의 문제점을 동시에 해결할 수 있는 소재로 인식되어 많은 가능성을 받고 있다. 비휘발성 메모리용 강유전체 박막의 형성 방법은 주로 물리적 증착방법인 RF magnetron sputtering, PLD 등과 화학적 증착 방법인 MOD, Sol-gel법, MOCVD 등에 의해 이루어진다. 이러한 다양한 박막 제조 기술 중에서, Sol-gel법은 양질의 박막을 값싸고, 쉽게 제작할 수 있을 뿐만 아니라, 많은 반도체 제작 기술에도 응용되고 있다. 하지만, BLT 박막의 식각 공정의 어려움으로 인해 본 연구진에 의해 CMP(chemical mechanical polishing) 공정을 통해 캐패시터를 제조하는 연구가 진행되었다. 이전 연구에서 BLT 박막의 연마율은 압력의 증가에 비례하여 증가함을 보고한 바가 있다. 따라서, 본 연구에서는 BLT 박막의 CMP 공정시 압력 변화에 따른 BLT 캐패시터의 누설전류 특성을 연구 하였다.

### 2. 실험

본 실험에서는 6-inch Pt/Ti/Si 웨이퍼 위에 모든 BLT를 증착시켰다. 기판은 (1:4), (DHF;10:1), De-ionized water (DIW), 세척 하였다. BLT 졸-겔은 의 조성을 가지고 있다. BLT 졸-겔을 Spin-Coat에서 3000rpm에서 15초 동안 도포 하였다. 증착된 BLT막은 200℃에서 5분 동안 hot plate 위에서 건조 시켰다. 건조된 시편을 다시 퍼니스(furnace)에서 700℃로 10분 동안 열처리 하였다. 이러한 과정을 두 번 반복하여 증착 및, 열처리를 하였다. 또한, 연마 패드는 Rodel 사의 IC-1400 패드를 사용하였으며, 테이블의 회전속도는 50rpm 및 헤드의 회전속도는 50rpm으로 일정하게 설정하였고, 헤드압력은 50, 100, 200, 300gf/cm<sup>2</sup>로 달리 하였다. 슬러리의 유량은 90ml/min으로 설정하였고, 연마 시간은 30초로 고정 시키고, 헤드압력을 달리하여 연마를 진행 하였다. 또한 패드 컨디셔닝(pad conditioning) 압력은 2kgf/cm<sup>2</sup>로 고정하였고, 연마 패드는 교체 없이 사용 하였다. 슬러리의 에이징(aging) 현상을 방지하기 위하여 연마 전에 Sonic Tech사의 초음파 교반기로 충분히 교반 시켜 주었다. CMP 공정 후 웨이퍼 세정은 2분동안 1:2:7의 비율로 제조된 SC-1 용액에서 2분간, 1:10의 DHF 용액에서 5초, 마지막으로 초음파 세척기를 이용하여 3분 동안 세척하였다. 슬러리 조성은 silica PH(10.3)로 조성 하였다. 모든 연마 공정은 G&P Technology사의 POLI-450 장비로 진행 하였다. CMP를 이용하여 BLT Capacitor를 제작시 CMP공정의 Pressure의 변화에 따른 BLT Capacitor의 Leakage Current를 측정하기 위하여 HP-4155A를 이용

하였다.

표 1. CMP 공정 조건.

CMP parameter	CMP process conditions
Wafer	Blanket Wafer
Pad	IC-1400 <sup>TM</sup>
Slurry	Silica slurry pH(10.3)
Slurry flow rate	90 ml/min
Head speed	50 rpm
Down Force	50, 100, 200, 300 gf/cm <sup>2</sup>
Table speed	50 rpm
Polishing time	30 sec

### 3. 결과

구체적인 실험 결과는 한국전기전자재료학회 2006년 추계학술대회 현장에서 공개하도록 하겠다.

### 참고 문헌

- [1] Nam-Hoon Kim), Pil-Ju Ko, Gwon-Woo Choi, Yong-Jin Seo, "Chemical Mechanical Polishing(CMP) Mechanisms of Thermal SiO<sub>2</sub> Film after High-Temperature Pad Conditioning" Thin Solid Films, Vol. 1, pp 166-169 (2006).
- [2] Y. Nakao, T. Nakamura, A. Kamisawa and H. Takasu, Integrated Ferroelectrics. 16. 23(1995)
- [3] S. H. Shin, P. J. Ko, N. H. Kim, W. S. Lee, " CMP Characteristics of BLT Thin Films for FRAM Applications" Proceeding of 2006 Spring Symposium of KIEE, Vol. pp29-30.(2006)
- [4] S. H. Shin, P. J. Ko, N. H. Kim, W. S. Lee, "A Study on CMP Mechanism of  $B_{3.25}La_{0.75}Ti_3O_{12}$  (BLT) Thin Films" Proceeding of the 37th the KIEE Summer Annual Conference, Vol. pp 1450-1451 (2006)
- [5] N. H. Kim, Y. J. Seo, P. J. Ko, W. S. Lee, "Polishing Mechanism of TEOS-CMP with High-temperatuer Slurry by Surface Analysis" Transactions on Electrical and Electronic Materials, Vol: 6, No. 4, August 2005.
- [6] H. J. Chang, S. H. Hwang, "Characterization of(Bi,Lu)Ti3O12 Ferroelectric Thin Films on SiO2/Si Substrates by Sol-Gel Method" Journal of the Microelectronics & Packaging Society, Vol. 10, NO 2, P. 7-12. 2003

- [7] 김태훈, 김병호, 송석표, "MOD 법으로 제조한 강유전성 SBT 박막에서 하부전극이 유전및 전기적 특성에 미치는 영향", 전기전자재료학회 논문지, 13권, 8호, p. 694, 2000.
- [8] S. E. Yun, S. G. Lee, S. M. Pank, Y. H. Lee, "Structural properties of PZT multilayer thick films of improved densification" Proceeding of the 37th the KIEE Summer Annual Conference, Vol. pp 1705-17061 (2006)
- [9] D. Wu, A. Li, H. Ling, T. Yu, Z. Liu and N. Ming, J. Appl. Phys. 87, , 1975 (2000)
- [10] M. Node, H. Sugiyama and M. Okuyama, Jpn. Phys. 38, 5432(1999)
- [11] S. K. Singh, H. Ishiwara. "Ferroelect<sup>꽃</sup> properties enhancement in niobium-substituted  $B_{3.25}La_{0.75}Ti_3O_{12}$  thin films prepared by chemical solution route" Thin Solid Films 497 (2006) 90-95