

PVA모드에서 공통 전극 패턴을 통한 전기장 간섭의 감소 효과

전연문, 김연식, 황성진, 이승희, 류재진*, 김경현*
 전북대학교, 삼성전자*

Reducing of cross-talk by patterning of common electrode in the patterned vertical alignment (PVA) mode

Yeon Mun Jeon, Youn Sik Kim, Seong Jin Hwang, Seung Hee Lee, Jae-Jin Lyu*, and Kyeong Hyeon Kim*
 Chonbuk National University, Samsung Electronics LCD*

We have studied electro-optical characteristics and stability of liquid crystal director depending on electrode patterning of common electrode on top substrate in patterned vertical alignment (PVA) mode. In the present studies, new type of common electrode pattern was suggested to enhance a dark state by reducing interference area due to data signal. According to the simulation result, PVA device with new common electrode pattern contributed to improvement of an aperture ratio.

Key Words : patterned vertical alignment, cross-talk, electrode pattern

1. 서 론

현재 액정 디스플레이 시장은 in-plane switching (IPS)[1], fringe-field switching (FFS)[2], multi-domain vertical alignment (MVA)[3], patterned vertical alignment (PVA)[4]와 같은 광 시야각 모드들의 경쟁으로 화질이 개선되어 상당히 발전되었다. 특히, PVA 모드의 경우 전극의 패턴이 액정 방향자의 움직임에 영향을 주는 전기장에 결정적인 역할을 한다. 액정 방향자의 안정성은 액정 디스플레이의 화질의 중요 요소인 투과율과 응답속도와 밀접한 관계가 있다. 따라서 PVA 모드는 전극 패턴이 액정방향자의 안정성에 미치는 영향이 가장 크다. 또한 디스플레이의 화질은 어둡상태가 매우 중요하다. 본 연구에서는 PVA 모드의 어둡 상태를 향상시키기 위해 공통전극을 패턴하여 주변의 신호배선 등의 전극으로부터 야기되는 전기장 간섭을 줄여 어둡상태의 액정 방향자들이 안정한 전극 패턴을 제안하였다.

2. 시뮬레이션

본 논문의 컴퓨터 시뮬레이션은 TechWiz(Korea, Sanayi System)에 의해서 행해졌으며, 계산 방법은 2x2 Jones matrix 방식을 사용하였다[5].

기존의 PVA 모드는 data line과 gate line을 제외한 투과 영역에만 공통 전극을 패턴하였지만, 본 연구에서는 data line과 gate line 상부의 공통 전극을 인접화소와 연결시키기 위해 필요한 부분을 제외한 나머지 모든 부분을 패턴

하여, data line과 gate line 상부에 공통전극이 없는 화소 구조이다. 각 전극들은 그림 1과 같이 data line, gate line, 화소 전극, 공통 전극 순서로 아래층으로부터 배열된다. 액정 셀의 위상지연 값($d\Delta n$)은 $0.32\mu\text{m}$ 로 하였고, 액정의 유전율 이방성($\Delta\epsilon$)은 -4.2, 회전점도는 $110\text{ mPa}\cdot\text{s}$ 로 하였다. 각 전극에 인가되는 전압은 gate line에 -10 V, data line에 12 V, 화소 전극에 6V, 공통 전극에 6 V 가 인가된 상태를 시뮬레이션 하였다.

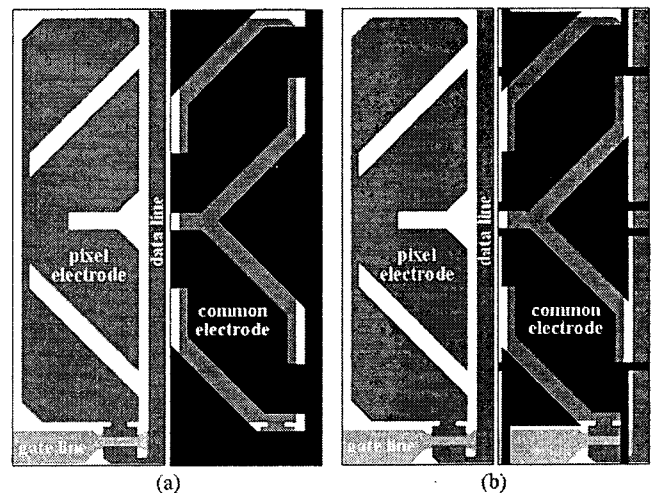


그림 1. PVA 모드의 전극 구조. (a) 기존 PVA 모드의 전극 패턴. (b) 새로운 PVA 모드의 전극 패턴.

3. 결과 및 고찰

그림 2는 어둠 상태의 시뮬레이션 결과로 새로운 공통 전극 패턴이 어둠 상태에서 빛샘이 더 적은 것을 알 수 있다. data line과 gate line 상부에 공통 전극이 없기 때문에 data line이나 gate line에 다른 전위의 전압이 인가되어도 수직 전기장의 세기가 약하다. 따라서 공통 전극과의 전위차에 의해 수직 전기장이 아닌 경사전기장이 발생하고, 인접한 화소 전극과의 전위차에 의해 수평 전기장의 세기가 상대적으로 더욱 강한 영향을 미친다. 이는 그림 3에서 data line과 화소 전극 사이의 전기장 방향으로 확인할 수 있다.

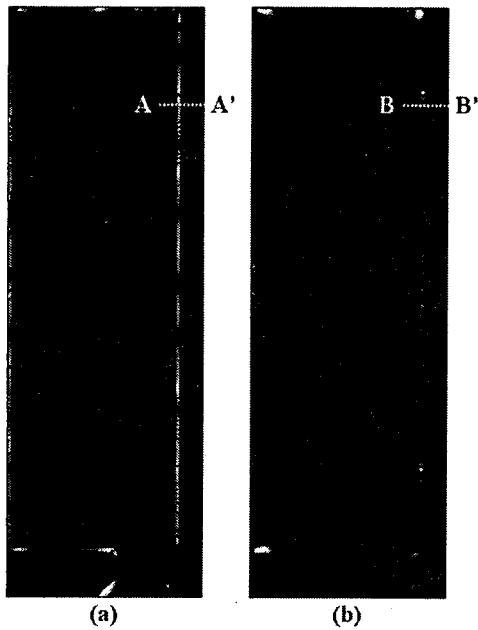


그림 2. 어둠 상태의 투과율 분포. (a) 기존 PVA 모드의 전극 패턴, (b) 새로운 PVA 모드의 전극 패턴.

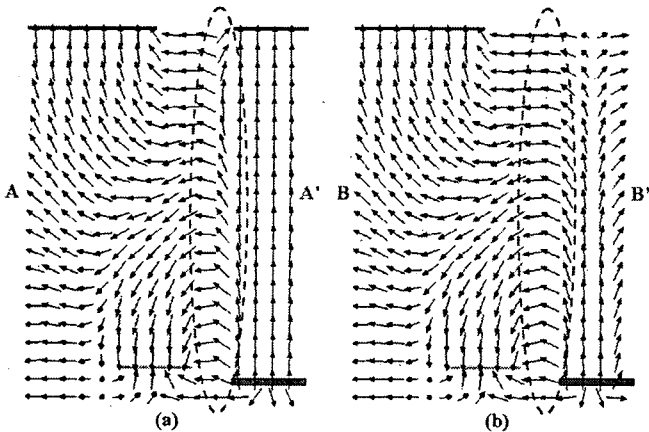


그림 3. Data line과 화소전극 사이의 전기장 분포. (a) 기존 PVA 모드의 전극 패턴, (b) 새로운 PVA 모드의 전극 패턴.

그림 4는 유전율 이방성이 음인 액정을 사용하는 수직배

향 모드에서 액정 방향자는 수평 전기장에 반응하지 않아 초기 수직배열 상태를 그대로 유지하고 있기 때문에 정면에서 빛샘이 더 적은 결과를 보여준다.

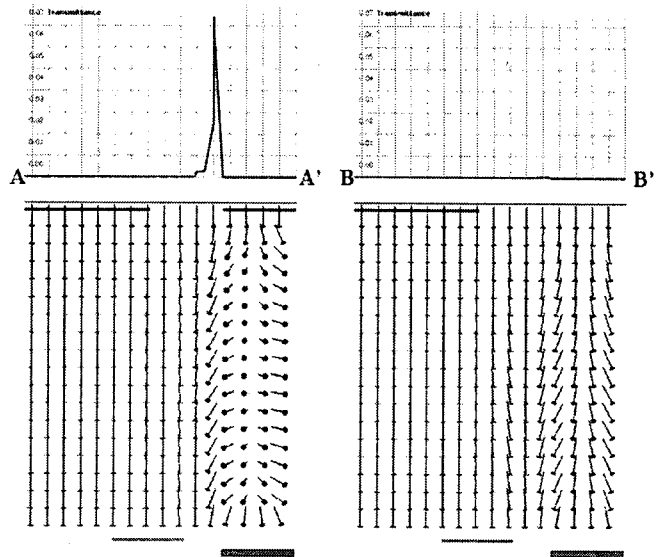


그림 4. Data line과 화소전극 사이의 액정 방향자 분포와 투과율 분포. (a) 기존 PVA 모드의 전극 패턴, (b) 새로운 PVA 모드의 전극 패턴.

4. 결론

본 연구에서는 PVA 모드에서의 cross-talk를 줄이기 위해 data line과 gate line 영역의 공통 전극을 패턴하여 이 배선들 상부의 공통 전극을 최소화 하였다. 그 결과 어둠 상태에서의 빛샘 영역이 감소하여 BM의 폭을 줄일 수 있어 개구율 향상 가능성을 확인하였다. 또한 이러한 접근은 신호 지연값을 줄이는데도 크게 기여할 수 있다.

감사의 글

본 연구는 삼성전자 LCD의 지원에 의해 수행되었습니다.

참고 문헌

- [1] M. Oh-e, and K. Kondo, Appl. Phys. Lett. 67, 3895, 1995.
- [2] S. H. Lee, S. L. Lee, and H. Y. Kim, Appl. Phys. Lett. 73, 2881, 1998.
- [3] A. Takeda, S. Kataoka, T. Sasaki, H. Chida, H. Tsuda, K. Ohmuro, T. Sasabayshi, Y. Koike, and K. Okamoto, SID'98 digest, p. 1077, 1998.
- [4] Kyeong Hyeon Kim, Kye-hun Lee, Seung Boem Park, Jang Keun Song, Seoknam Kim and Jun Hyung Souk., Asia Display 98, p. 383, 1998.
- [5] A. Lien, Appl. Phys. Lett. 57, p. 2767, 1990.