

고정밀전원장치를 위한 디지털 제어기 개발

하 기만*, 이 성근**, 김 윤식***

Development of the Digital Controller for High Precision Digital Power Supply

K.M Ha+, S.K Lee++ and Y.S Kim+++

Abstract : In this paper, hardware design and implementation of digital controller for the High Precision Digital Power Supply (HPDPS) based on Digital Signal Processor (DSP) and Field Programmable Gate Array (FPGA) is presented. Developed digital controller is composed of high resolution Digital Pulse Width Modulation (DPWM) and high resolution analog to digital converter circuit with anti-aliasing filter. And Digital Signal Processor (DSP) has the capability of a few micro-second calculation time for one feedback loop. 32-bit DSP and DPWM with 150[ps] step resolution is used to implement the HPDPS. Also 18-bit 2 mega sample per second ADC board is adopted for the developed digital controller. Also, hardware structure of the developed digital controller and experimental results of the first prototype board for HPDPS is described.

Key words : DSP (Digital Signal Processor), FPGA (Field Programmable Gate Array), MEP (Micro Edge Positioner technology), DPWM (Digital Pulse Width Modulation), PID (Proportional-Integral-Derivative control)

1. 서론

최근 DSP 와 FPGA 를 사용한 디지털 프로세싱 기술은 전원 변환기 제어 응용에도 사용되어 좋은 결과를 내고 있다^[1]. 아나로그 방식의 장점보다는 디지털방식의 제어기가 많은 장점이 있기 때문에 스위칭전원장치의 응용분야에 많이 사용된다^[2]. 하지만 특수목적용 가진 고정밀전원장치를 위한 제어기는 아직도 아나로그에 의존하고 있다. 고정밀 전자석전원장치의 경우 과도상태에러 (transient error) 특성도 중요하지만 특히 정상상태에러 (steady-state error) 보상이 수 ppm 정도로 유지하는 것이 매우 중요하다. 정상상태의 에러보상은 ADC의 분해능과 DPWM의 분해능이 17-bit 이상을 요구하고 있다. FPGA나 디지털로직과 지연회로를 사용하여 19-bit의 고분해능의 DPWM을 구현한 사례가 있다^[3]. 하지만 이는 상업용제품이 아니기 때문에 구현하기가 매우 까다롭다. 고기능전원장치 구현을 위해서는 무엇보다도 DPWM과 ADC의 고분해능과 빠른 데이터처리를 위한 로직과 빠른 계산능력을 지닌 DSP를 사용해야 한다. 최근 TI사에서는 MEP기술을 사용하여 150 [ps]의 스텝분해능을 갖는 DPWM 발생기가 내장된 DSP 군을 발표하였다^[4]. DPWM의 분해능이 높아질 경우 전류나 전압의 제어스텝 분해능을 높일수 있으므로 전원장치의 출력 정밀도를 높일수 있다. 그리고 아나로그디바이스사에서 18-bit의 분해능을 갖는 SAR (연속근사형) 과 20-bit 분해능을 갖는 고속 시그마-델타 ADC 군을 발표하였다. 이로써 고정밀 스위칭전원장치부분의 디지털화는 빠른속도로 발전되리라 기대된다. 본 논문에서는 고기능디지털제어기를 구현하기 위해 18-bit 분해능을 갖는 ADC 보드와 2개의 DSP를 구성한 디지털제어기를 제안하였고 실험결과에서는 16-bit의 ADC와 TMS320F2808 DSP를 사용하여 시제품 보드를 제작하여 시험한 결과에 대해 논하였다.

2.1 제어기 하드웨어 구성

그림 1은 제안된 디지털제어기의 하드웨어 구성도를 보여주고 있다. 모듈화를 위해서 3 U (100 mm * 160 mm) 표준사이드로 구성하였다. 2개의 DSP를 사용하였는데 주 DSP는 계산 및 I/O 제어용으로 사용하였고 부 DSP는 F2808로 고분해능 DPWM을 발생하기 위해 사용하였다. 주 DSP와 부 DSP의 데이터 통신은 12.5 [MHz] 클럭을 갖는 SPI 통신을 한다. 디지털제어를 위한 아날로그-디지털 변환기의 특성으로는 고속 측정시간 (Fast acquisition rate) 과 높은 정확도 (High accuracy) 와 높은 분해능 (High resolution)을 필요로 한다. AD 보드에서는 400 [ksp]와 2.5 [msp]의 변환속도와 18-bit의 분해능을 갖는 ADC를 사용하여 출력전류와 전압을 측정하였다. 아나로그 신호안정화 부분에서는 아나로그형의 4차 고주파차단 회로를 사용하여 신호를 안정화 시켰으며, 또 아나로그 부분과 디지털부분을 전기적으로 분리하여 디지털 클럭으로부터 아나로그로 유입되는 노이즈를 최소화 시켰다.

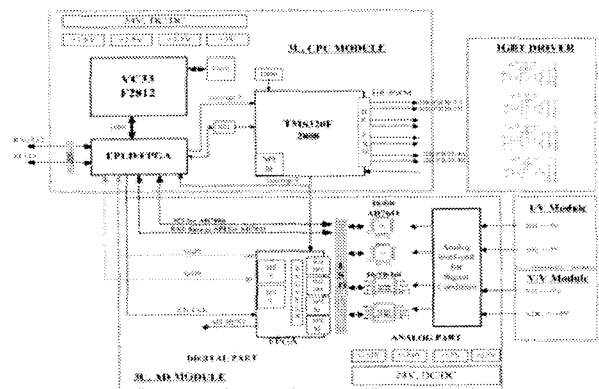


Fig. 1 Proposed digital controller block diagram

2. 시스템 구성

*This work is supported by MOST, KOREA

+ 하 기만(국립한국해양대학교 전기전자공학부/포항가속기연구소),E-mail:hkm@postech.ac.kr, Tel:(054)279-1435, (011)524-9701

++ 이 성근(국립한국해양대학교 전기전자공학부),E-mail:glee@mail.hhu.ac.kr

+++김 윤식(국립한국해양대학교 전기전자공학부),E-mail:benkys@mail.hhu.ac.kr

3. 시험결과

1차 시제품보드를 사용하여 디지털제어기를 시험하기 위해 구성된 전원변환부의 구성은 그림 2와 같다. 2개의 IGBT소자를 사용하여 2 상 박-컨버터를 구성하였다. 출력전류는 100 [A]일 때 ADC 입력으로 5 [V] 전압으로 하였다.

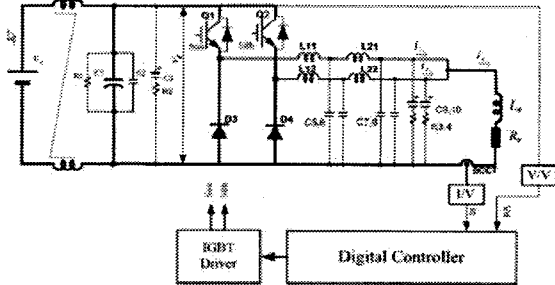


Fig. 2 Hardware configuration for buck converter

그림 3은 18-bit의 하드웨어를 구성 하기전 16-bit 2채널의 ADC와 TMS320F2808의 DSP를 사용하여 제작된 제어기의 실물을 보여주고 있다.

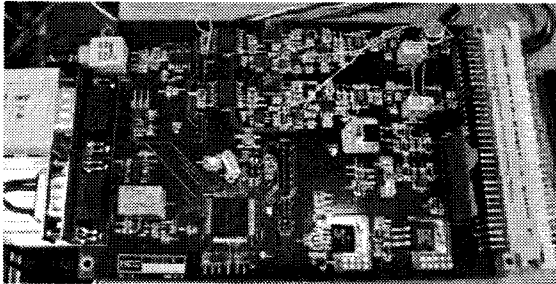


Fig. 3 Digital control board

디지털제어기의 하드웨어를 개발하여 TMS320F2808과 16-bit ADC 2 채널로 구성하여 150 [ps] 스텝 분해능을 갖는 DPWM과 디지털제어루프를 시험하였고 전원변환부에 마그네트 부하를 연결하여 제어기의 하드웨어 기능과 전원변환부의 성능을 시험하였다. DSP 내부 플래쉬에 실행프로그램을 심어 실행을 하였을때 MEP 기술이 적용된 TMS320F2808의 DSP는 스위칭 주파수 25 [kHz]에서 PWM의 분해능은 17.4-bit로 아주 잘 구현되었다.

디지털제어기의 제어루프는 100 [us]에서 +/-10 [ppm] 정도의 전류안정도를 얻을 수 있었다. ADC가 15-bit일 때 스텝 분해능은 $\Delta v_{adc} = 5V / 2^{15} = 152 E - 6 [V]$ 이다.

전류변환기의 전압이 5 [V]일때 출력전류는 100 [A]이므로 이득 20을 곱하였을 때 3.04 [mA]로 결정된다. 스위칭주파수가 25 [kHz]일때 DPWM 분해능은 17.4-bit이다.

그림 4는 12시간의 출력전류 데이터를 측정 한 것이다. 이 결과로 +/- 10 [ppm] 정도의 전류 안정성이 있음을 알수있다. 고정밀전원장치의 경우 짧은 시간의 안정성 또한 매우 중요하다. 짧은 구간의 안정성을 확보하기 위해서는 고분해능의 DPWM과 함께 ADC의 분해능이 높아야 하며 또 제어루프가 스위칭주파수와 같이 이루어져야 한다. 즉 제어기의 band-width를 높여야 한다.

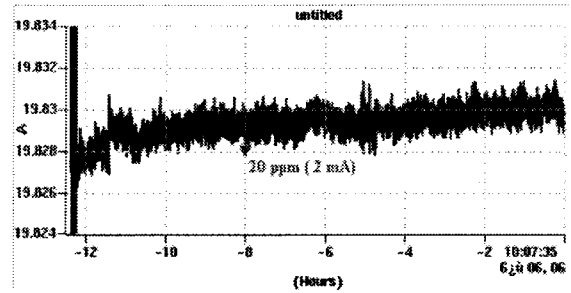


Fig. 4 Output current stability measurement

4. 결론

본 논문에서는 디지털고기능전원장치를 개발하기 위한 시작 단계로서 디지털제어기의 하드웨어의 개발과 아날로그-디지털 회로의 특성 그리고 고분해능의 DPWM에 관하여 분석 및 성능을 시험하였다. 또 고분해능의 DPWM은 TMS320F2808 DSP를 사용하여 구현하였다. TMS320F2808은 100 MIPS 처리속도를 지원하는 DSP로써 PID 되먹임 수식을 계산하는데 15 [us] 정도가 소요되었다. DPWM 분해능은 시험에서 150 [ps] ~ 180 [ps] 스텝으로 잘 구현되었다. 또 16-bit를 사용한 ADC와 PID제어에서 +/- 10 [ppm] 정도의 출력안정성을 갖는 것을 시험으로 확인하였다. 본 시제품 보드로는 스위칭 주기안에 신호처리와 전류제어를 한꺼번에 구현하기에는 시간적으로 제약이 있었다. 그 이유로는 TMS320F2808에서의 PID 계산시간이 15 [us] 길어졌고 또 ADC를 I/O 포트를 통해 읽으면서 채널당 15 [us] 정도의 시간이 지연되었다. 그래서 제어루프를 스위칭 주기와 동기시키지 않고 주 루틴에서 10 [kHz]로 되먹임루프를 수행하여 측정된 결과이다. 앞으로 시제품 보드의 결과를 토대로 그림 1에서 제안된 본제품을 제작하여 +/- 5 [ppm] 이하의 정상상태에러를 보상할 계획이다.

참고문헌

- [1] F. Jenni, L. Tanner, M. Horvat, "A Novel Control Concept for Highest Precision Accelerator Power Supplies"
- [2] Y, F Liu, P.C. Sen "Digital Control Power Converters", Proceedings of the 2005 IEEE Conference on Control Applications, p.635-640
- [3] F. Lenkszus, R. Laird, "A HIGH-PRECISION PULSE-WIDTH MODULATOR SOURC", ICALEPS 1999
- [4] Next Generation Peripheral Modules on TMS320F280x Digital Signal Controllers, TI Developer Conference 4/18-4/25, 2005