

# 플라즈마 디스플레이 패널의 세폭 어드레스 방전특성에 관한 연구

(A Study on the Discharge Characteristics by the narrow width address pulse for Plasma Display Panel)

영정덕\*, 곽희로

(Jeongduk Ryeom, Hee-Ro Kwak)

숭실대학교 전기공학부

## 요 약

어드레스-표시 동시 구동방식에 의한 고속 구동기술을 개발하기 위하여 PDP의 어드레스 기간에 인가하는 주사 펄스의 폭에 의한 방전특성을 실험용 PDP를 사용하여 실험하였다. 본 연구에서는 주사 펄스의 폭과 주사 펄스와 이어서 인가되는 첫 번째 서스테인 펄스 사이의 시간간격을 변화시키면서 어드레스 방전특성을 측정하였다. 실험결과 주사펄스의 폭이  $1.3\mu s$  이하로 좁아지면 어드레스 방전의 벽전하 대신에 공간전하로 서스테인 방전이 유도되므로 각 전극에 인가하는 펄스의 전압조건이 달라져야 한다는 것을 알았다. 또한 주사 펄스폭이 좁아지면 어드레스 방전개시전압이 크게 상승함을 알았다. 실험결과 12개의 서브필드를 가지며 1080개의 주사선을 가지는 full-HDTV급 PDP를 구동시킬 수 있는 조건인  $0.7\mu s$  수준의 주사 펄스폭 이상에서 약 10V의 일정한 서스테인 구동마진이 얻어짐을 알았다.

## 1. 서 론

HDTV(High-Definition Television) 방송이 대중화됨에 따라 고화질, 대화면의 디스플레이에 대한 요구가 날로 증대되고 있다. 이에 발맞추어 HDTV급 LCD(Liquid Crystal Display)와 PDP(Plasma Display Panel)의 가격 경쟁도 날로 치열해지고 있다. 현재 full-HDTV 규격을 만족시키기 위한 조건은 1080개의 수평주사선수와 12bit 이상의 제조표현 능력을 지녀야 한다고 보고되고 있다.[1] LCD의 경우 제조 공정상 그리고 구동특성상 고해상도 기술을 확보하기가 용이하여 이미 full-HDTV 수준의 제품이 생산되어 판매되고 있다. 한편 현재 PDP의 경우 아직 full-HDTV 수준을 만족할 만한 제품이 상품화되어 있지 않으며 이에 근사한 수준을 만족하는 고해상도 기술에 대한 연구가 기업체나 대학에서 이루어지고 있다. 이 고해상도 기술분야는 HDTV시대에 LCD에 비해 PDP가 가지는 유일한 약점이며 이 기술분야는 당연히 구동기술분야에서 해결해야 함이 자명하다.

현재 상품화 되어 있는 PDP는 ADS(Address Display Separated)구동방식이라고 하여 화상정보가 표시되는 화소에 벽전하를 기억시키는 기입기간(address period)과 벽전하가 축적된 화소만을 표시발광시키는 표시발광 유지기간(sustain period)이 시간적으로 분리하여 일어나는 어드레스-표시발광 분리구동방식을 사용하므로 그 구동특성상

구현할 수 있는 수평 주사선수나 서브필드의 개수가 늘어나면 표시발광의 휘도가 감소하는 문제점이 있다.[2][3]

ADS구동방식의 이러한 단점을 개선하는 방법으로는 어드레스 펄스폭을 좁게 하여 어드레스 기간을 단축시킴으로써 서스테인 기간을 늘이는 방법이 있다. ADS구동방식은 이론적으로 400-700ns의 방전지연시간과 800ns의 어드레스 방전시간을 합하여 최소  $1.5\mu s$ 의 주사(scan) 펄스폭을 필요로 하며 실제 상용으로 사용되는 주사 펄스폭은  $2\mu s$  정도이다. 그 이유는 ADS구동방식은 벽전하를 기억매체로 활용하여 메모리기능을 수행하므로 주사 펄스폭은 이 벽전하를 충분히 축적시킬 만큼 넓어야 하기 때문이다. 그러므로 ADS구동방식을 기본으로 한 구동기술로는 full-HDTV 규격을 충분히 만족시키기가 어렵다.

$2\mu s$ 이하의 고속 어드레스를 위해서는 공간전하를 이용하여 주사 펄스의 폭을 단축시켜야 하는데 ADS구동방식은 화면상에서 첫 번째 주사되는 라인과 가장 마지막에 주사되는 라인의 주사 펄스의 시간적인 차이가 1ms이상 되므로 표시방전을 유도함에 있어서 어드레스 방전의 공간전하를 이용하면 되려 표시방전의 불균일성만 증대시키게 된다. 이 문제점을 해결하기 위해서는 어드레스 표시동시(Address While Display; AWD)구동방식이 효과적이다.[4] 이 AWD구동방식은 어드레스 기간을 표시방전 유지펄스의 휴지기간에 삽입하는 것

으로 어드레스 기간과 표시방전 유지기간이 혼재되어 일어나는 방식이다. 이 방식은 어드레스 방전과 첫 번째 표시방전 유지펄스의 사이가 항상 수  $\mu\text{s}$  이내에서 이루어지므로 어드레스 방전에서 발생한 공간전하의 영향을 표시방전이 받게 된다. 그러므로 폭이  $1\mu\text{s}$  수준에서도 써넣기 어드레스가 가능하다.[5] 그러나 현재의 AWD구동방식을 사용한 고속 어드레스 방식도 아직 full-HDTV 급 PDP를 구동하기에는 부족한 실정이다.

본 연구는 AWD구동방식을 근간으로 하고 공간전하를 효과적으로 이용하여 full-HDTV 구동이 가능한 수준의 고속 구동방식을 연구한 것으로 주사 펄스의 폭과 어드레스 방전특성의 관계에 대해 고찰하였으며 고속 어드레스의 구동특성에 대해 측정하고 평가하였다.

## 2. AWD 구동방식의 원리

그림 1은 AWD 구동방식에서의 1TV 필드 전체의 타이밍도를 보인 것으로, 시간적으로 1080라인의 주사선을 주사하는 동안에 전 필드( $n-1^{\text{th}}$  field)와 현 필드( $n^{\text{th}}$  field)가 공존하는 형태의 필드 구조를 취한다. 또한 이러한 필드 구조에 따라 전 필드에 계조구조현을 위한 서브필드들이 설치되어 있고, 각 서브필드들의 앞부분에 표시발광 기간과 중첩하여 어드레스 구간이 설정되어 있다. 그러므로 이론적으로는 표시방전 유지기간이 어드레스 기간의 영향을 받지 않으므로 100%의 표시방전 시간 비율(duty)을 갖는 것이 가능하다. 즉, 어드레스 기간이 증가하여도 표시발광의 휘도가 감소하지 않는다.

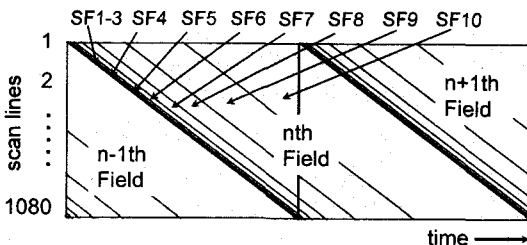


그림 1. 어드레스-표시 동시 구동방식의 서브필드 타이밍 구성도

그림 2는 본 방식의 자세한 구동 타이밍도이다. 그림에서 알 수 있듯이 Y전극 측에 인가한 서스테인 펄스가 종료한 직후에 이어서 X 전극 측 서스테인 펄스를 인가하여 X, Y 전극의 두개의 서

스테인 펄스가 인가된 후에 하나의 서스테인 펄스 휴지구간이 형성되도록 하였다. 이와 같이 형성된 하나의 서스테인 펄스 휴지구간에 어드레스 기간을 설정하고 Y전극에는 4개의 주사 펄스들을 순차적으로 설치한다. 그리고 이 주사 펄스들과 동일한 타이밍에 X, Y 전극에 양과 음의 바이어스(bias) 전압을 인가한다. 이때 화상 데이터의 유무에 따라 주사 펄스와 동기 하여 데이터 전극에 데이터(data) 펄스를 인가하게 된다.

이 타이밍도에서 보면 어드레스 기간이 서스테인 펄스의 휴지구간에 삽입되므로 역시 어드레스 기간은 표시방전에 기여할 수 없어 ADS구동방식과 마찬가지로 AWD 구동방식도 주사선수나 서브필드의 개수가 증가함에 따라 한 필드당 들어가는 표시방전 유지펄스의 개수에는 제한이 있고 그결과 표시발광의 휘도가 감소할 수밖에 없다는 것을 알 수 있다. 이전의 연구결과들은 AWD구동기술을 휘도증가와 연관시키려고 하였으므로 기술의 한계를 드러내고 더 이상의 연구가 진행되지 않은 것으로 보인다. 그러나 AWD구동방식은 어드레스 방전과 이어서 오는 서스테인 방전이 수  $\mu\text{s}$  이내에서 이루어지므로 어드레스 방전의 공간전하를 서스테인 방전에 이용할 수 있어 이를 활용한 고속 어드레스가 가능하며 이 부분이 본 연구가 독창성을 가지는 부분이다.

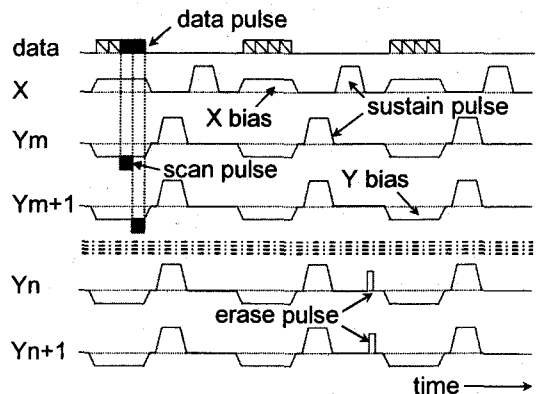


그림 2. 어드레스-표시 동시 구동방식의 펄스 타이밍도

본 연구에서 제안한 구동 방식은 어드레스 방전에서 발생한 공간전하를 표시발광의 유도에 효율적으로 이용할 수 있으므로 고속의 어드레스 즉, 폭이 좁은 펄스를 사용한 어드레스 방전이 가능하다. 본 연구에서 고안한 구동기술의 특징은 세 가지로써 구분된다. 하나는 폭이 좁은 펄스에 의한 소거방전과 Y bias에 의한 광폭 펄스 소거의 2단

계 소거로써 안정된 소거특성을 얻을 수 있다는 것이다. 두 번째는 X 전극에 바이어스 전압을 인가하여 어드레스 방전시 벽전하 변환 효율을 높여  $0.7\mu s$  수준의 폭이 좁은 주사 펄스로도 저 전압의 안정된 어드레스를 할 수 있게 된 것이다. 세 번째로 하나의 서스테인 휴지기간에 설치된 네 개의 주사 펄스 중 서스테인 펄스와 가장 가까운 4번째 주사 펄스를 최초 비트(bit)의 어드레스에 사용한다는 것이다. 이 4번째 주사 펄스는 서스테인 펄스와 인접해 있으므로 어드레스 방전 시 발생한 공간전하를 이용하여 서스테인 방전을 원활히 개시시킬 수 있다. 이 서스테인 방전에 의해 프라이밍 입자들이 생성되어 다른 비트의 어드레스 방전을 안정하게 일으킬 수 있도록 한다. 그러므로 별도의 프라이밍 방전 없이 안정된 어드레스 동작을 시킬 수가 있다.

### 3. 실험 결과 및 토론

본 연구에서 제안한 구동방식을 실험하기 위하여 상용화된 50인치 HDTV급 PDP와 같은 패널구조를 가지는 대각선화면크기 6인치의 실험용 PDP를 사용하였다. 이 PDP는 3전극 면방전 교류구동형 구조를 가지며, 픽셀피치  $330\mu m$ , 화소수  $80 \times 80 \times 3$ 개를 갖는다. 그림 3은 실험에 사용된 구동펄스의 타이밍도를 상세하게 나타낸 것이다. 패널상의 수평전극인 X, Y 전극에 표시발광 유지펄스를 이어서 설치하고 두개의 표시발광 유지펄스 다음에 하나의 휴지기간을 설정하였다. 이 실험에서는 서스테인 펄스의 휴지기간에 삽입되는 주사 펄스의 폭  $T_w$ 를 여러 단계로 변화시켜가면서 그때의 어드레스 및 서스테인 방전특성을 측정하였다. 그리고 주사 펄스와 주사 펄스 다음에 최초로 인가되는 첫 번째 서스테인 펄스 사이의 시간간격  $T_s$ 를 변화시키면서 이때의 어드레스 및 서스테인 방전특성에 대해 실험하였다.

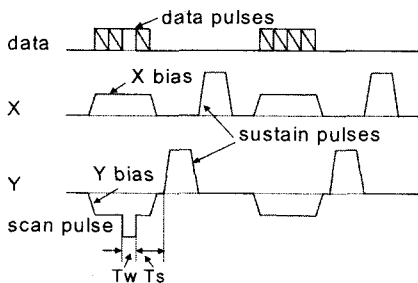


그림 3. 실험에 사용된 구동펄스의 타이밍도

그림 4는 네 개의 Y전극에서 동일한 타이밍을 가지는 하나의 휴지기간에 각각 한 개씩의 주사펄스를 인가한 전압 파형을 측정된 것이다. 그림에서 나타난 것과 같이 휴지기간은  $8\mu s$ 로 이는 각 주사펄스의 위치를 이동시키기 위해 여분의 타이밍을 더 마련한 것이다. 향후 구동 조건이 최적화되면 이 휴지기간은 더욱 좁아지므로 고 휘도를 위해 더 많은 수의 표시발광 유지펄스를 삽입하거나 고 계조를 위해 더 많은 서브필드를 삽입하는 것이 가능할 것이다.

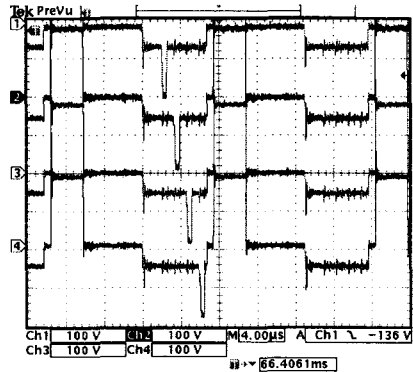


그림 4. 각 주사전극에 인가된 주사펄스 파형

그림 5와 그림 6은 하나의 휴지기 안에서 서스테인 펄스로부터의 주사 펄스의 위치인  $T_s$ 를 변화시키면서 주사 펄스의 폭의 변화에 따른 서스테인 방전의 방전지연시간과 방전강도의 변화를 측정된 것이다. 방전지연시간은 방전공간에 존재하는 공간전하의 영향을 민감하게 받으므로 이를 측정하면 공간전하의 영향을 간접적으로 평가할 수 있다. 실험결과에서 펄스폭이 좁을수록 방전지연시간이 크며 표시방전 유지펄스와의 거리가 멀수록 방전지연시간이 크다. 또한 주사펄스 폭이 좁을수록 각 위치변화에 따른 방전지연시간의 변화폭이 크다. 이는 주사 펄스 폭이 좁을수록 벽전하가 축적되기 어려워 역시 표시방전이 일어나기 어렵다는 것을 알 수 있다. 그리고 주사펄스의 폭이 넓을수록 인가위치에 따른 변화 폭이 좁다는 것은 그만큼 벽전하에 대한 의존율이 높아진다고 볼 수가 있다. 그러므로 주사 펄스의 폭이 좁으면 공간전하 의존율이 높고 주사펄스의 폭이 넓으면 벽전하 의존율이 낮다는 것을 추론할 수 있다.

방전강도의 경우 주사 펄스의 폭이 증가함에 따라 증가하는데 이는 역시 주사 펄스폭이 증가함에 따라 벽전하의 축적량이 증가하기 때문으로 보인다. 또한 주사 펄스의 폭이 좁을 때는 주사 펄스의

위치에 관계없이 동일한 방전강도를 보이다가 주사 펄스의 폭이 넓어짐에 따라 방전강도의 변화폭이 증가하고  $1.5\mu\text{s}$ 에 이르러 다시 방전강도가 비슷해진다. 이로부터 주사 펄스의 폭이 좁은 경우에는 공간전하가 서스테인 방전에 크게 영향을 미치며 주사 펄스폭이  $1.5\mu\text{s}$ 정도가 되면 벽전하의 축적량이 서스테인 방전을 유도하는데 주로 영향을 미치는 것으로 사료된다. 이는 주사 펄스의 폭이 좁은 경우와 넓은 경우 서스테인 방전을 유도하는 메커니즘이 다르다는 것을 의미한다.

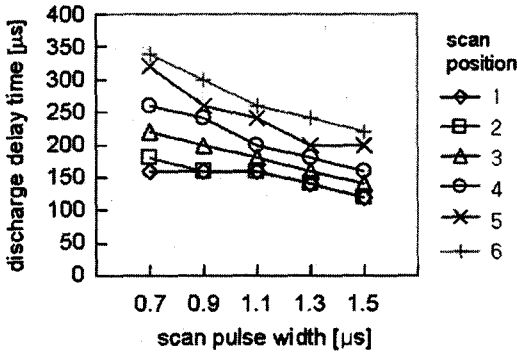


그림 5. 주사 펄스폭과 인가위치 변화에 따른 서스테인 방전의 방전지연시간 특성

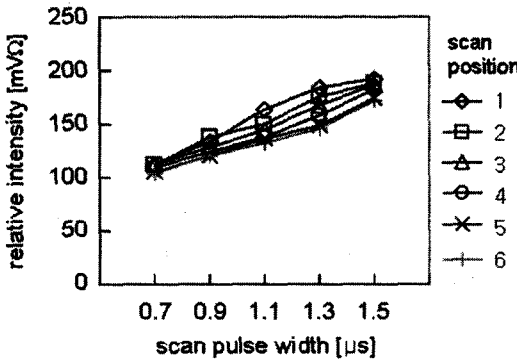


그림 6. 주사 펄스폭과 인가위치 변화에 따른 서스테인 방전의 방전강도 특성

그림 7과 그림8은 주사 펄스폭의 변화  $T_w$ 와 주사 펄스의 인가위치  $T_s$ 에 따른 어드레스 방전의 동작마진을 측정할 것이다. 여기서 주사펄스 폭은 상용화 수준인  $2\mu\text{s}$  까지 확장하여 실험하여 공간전하와 벽전하의 영향을 좀더 분명히 평가하였다. 또한 이 실험에서 주사 펄스 전압, 서스테인 펄스 전압 및 기타 펄스 전압들은 최적화하여 고정시켰으며 데이터 전압만을 변화시켜 방전전압을 측정하였다. 그림 7에서 최대 데이터 전압은 주사 펄스

없이 데이터 전압만으로 어드레스 방전이 일어나는 전압의 직전전압이고, 최소 데이터 전압은 서스테인 방전이 안정되게 일어나는 어드레스 방전이 최초로 일어나는 전압이다. 그림 7에서 보면 주사 펄스와 첫 번째 서스테인 펄스 사이의 위치 변화  $T_s$ 에 따른 방전특성의 변화는 거의 없다는 것을 알 수 있다. PDP에서 방전에 의해 발생한 공간전하의 유효 생존시간은 약  $30\mu\text{s}$  정도라고 알려져 있다.[6][7] 본 연구의 구동방식에서 하나의 휴지기 안에서 정의되는 주사 펄스와 첫 번째 서스테인 펄스의 시간간격은  $10\mu\text{s}$ 를 넘지 않으므로 어드레스 방전이 어느 정도 이상만 일어나면 벽전하와 공간전하의 도움으로 주사펄스와 서스테인 펄스 사이의 시간간격  $T_s$ 에 무관하게 서스테인 방전이 안정되게 일어난다고 볼 수 있다. 그러나 주사 펄스폭의 변화에 따른 어드레스 방전의 변화는 크게 나타나는 것으로부터 전술 한 것과 같이 공간전하와 벽전하가 주사 펄스의 폭에 따라 다르게 서스테인 방전에 영향을 미치는 것으로 사료된다. 특히 주사 펄스폭이 좁을수록 최대 데이터 전압이 상승하여 어드레스 동작 마진이 넓어짐을 알 수 있다. 이는 주사 펄스폭이 좁으면 벽전하가 축적되기 어려워 공간전하가 주로 서스테인 방전을 유도한다는 것을 의미하며 이 경우 주사 전압이 다소 높더라도 벽전하의 과잉 축적에서 오는 자기소거 방전이 일어나지 않아 안정적으로 서스테인 방전을 유도시킬 수 있는 것으로 생각된다.

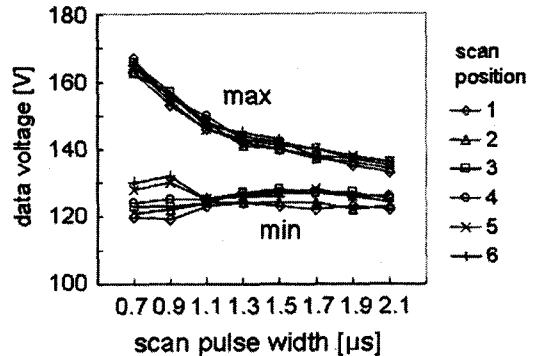


그림 7. 주사 펄스폭과 인가위치의 변화에 따른 어드레스 방전특성

그림 8은 주사 펄스폭이  $0.7\mu\text{s}$ 인 경우의 어드레스 동작마진을 측정할 것으로 주사 펄스와 첫 번째 서스테인 펄스 사이의 모든 시간간격에서 약 40V의 동작마진을 얻을 수가 있었다. 이 값은 대각 크기 40인치이상의 대면적 PDP의 구동조건을

만족하는 수준인 10V보다 큰 것으로 상용화 가능성이 높은 것으로 추론할 수 있다. 또한 주사 펄스의 위치에 따른 동작 마진의 변화가 거의 없으므로 하나의 서스테인 펄스 휴지구간에 여러개의 주사펄스를 삽입하는 것이 가능하여 상용 구동 IC를 사용한 타이밍설계가 가능함을 보여주고 있다.

그림 8은 어드레스 기간에 데이터 전극과 주사 전극 사이에 걸리는 전압인 순수한 어드레스 방전 전압이 어드레스 펄스폭에 따라 어떻게 영향을 받는 지를 보인 것이다. 여기서 최소전압과 최대전압의 정의는 전술한 바와 같으며 이 최대전압과 최소전압의 차는 어드레스 방전이 일어날 수 있는 전압의 범위를 나타낸다. 그림에서 보면 어드레스 펄스 폭이 1.5 $\mu$ s 근방 보다 폭이 좁으면 급격히 전압이 증가하면서 방전전압의 범위도 넓어지는 것을 알 수 있다. 또한 1.5 $\mu$ s 보다 넓으면 전압증가가 거의 없고 마진 폭도 거의 일정하다. 그러므로 1.5 $\mu$ s의 폭을 기준으로 서스테인 방전을 유도함에 있어서 이 보다 좁으면 공간전하가 주로 영향을 미치고 이 보다 넓으면 벽전하가 주로 영향을 미친다고 추론할 수 있다. 그리고 두가지 경우에 각 전극에 인가하는 모든 펄스의 최적 전압조건이 확연히 다름을 실험을 통하여 확일 할 수 있었다.

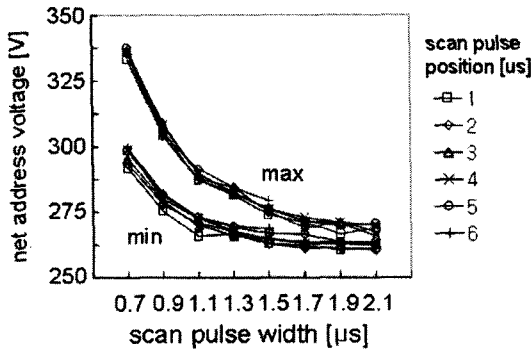


그림 8. 주사 펄스폭과 인가위치의 변화에 따른 어드레스 방전특성 (순수 방전전압)

그림 9는 주사펄스의 폭  $T_w$ 와 주사펄스와 서스테인 펄스 사이의 시간적인 위치  $T_s$ 를 변화시켜 가면서 각 조건에서의 표시방전의 동작마진을 측정할 것이다. 이 경우에도 각 전극에 인가하는 펄스들의 전압은 최적화하여 인가하였다. 그림에서 보면 알 수 있는 것과 같이 상용화 되어 있는 수준인 2.1 $\mu$ s의 주사 펄스폭부터 충분히 full-HDTV PDP를 구동시킬 수 있는 수준인 0.7 $\mu$ s의 주사 펄스폭까지 폭의 변화나 위치의 변화에 무관하게 모든 조건에서 일정한 동작마진을 가지고 있음을 알

수 있다. 이는 본 연구에서 제안한 공간전하를 사용한 구동방식이 기존의 구동방식과 동일하게 서스테인 방전을 유도할 수 있다는 것을 뜻하므로 기존의 PDP를 이용한 고속 구동이 가능함을 이마 한다.

이 실험에서 사용한 주사펄스는 방전에 이용되는 폭은 실제로는 0.7 $\mu$ s보다도 작다. 그러므로 패널의 용량을 최적화하고 회로의 노이즈등을 최적화시키면 0.7 $\mu$ s 보다 더 폭이 좁은 펄스로도 어드레스가 가능함을 알 수 있다. 현재 구현된 수준인 0.7 $\mu$ s도 종래의 수준인 2 $\mu$ s에 비해 3배의 고속 어드레스가 가능한 수준이다. 이 고속 구동방식을 1080개의 주사선수를 가지는 full-HDTV급 PDP에 적용한다면 12개의 서브필드를 가지고 2400개의 표시방전 유지펄스를 설계하는 것이 가능하다. 그러므로 휘도저하가 없는 고품질의 full-HDTV급 PDP의 구동이 가능하다.

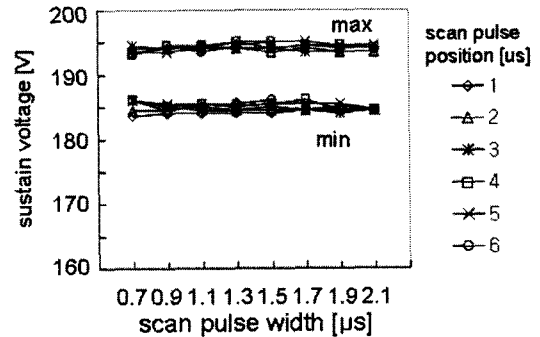


그림 9. 주사 펄스폭과 인가위치의 변화에 따른 표시발광 유지펄스의 동작마진

#### 4. 결론

본 연구에서는 PDP의 고속구동을 연구함에 있어서 주사 펄스의 폭과 주사 펄스와 그 다음에 이어서 인가되는 첫 번째 서스테인 펄스 사이의 시간간격에 따른 어드레스 방전특성을 고찰하였다. 주사 펄스의 폭은 좁을수록 서스테인 방전지연시간이 길어지고 방전강도가 낮아지는 것으로 보아 벽전하의 축적이 어려워짐을 알았다. 또한 주사 펄스의 위치가 서스테인 펄스에 가까워질수록 방전지연시간은 짧아지나 방전강도는 그다지 변화가 없는 것으로 보아 1 $\mu$ s 이하의 폭이 좁은 주사 펄스는 벽전하가 아닌 공간전하가 서스테인 방전의 방전개시에 주도적으로 기여하는 것을 알았다.

본 고속 구동방식의 어드레스 동작마진을 측정 한 결과 주사 펄스의 위치에 따른 동작마진의 변

화는 거의 없고 주사 펄스폭이 좁아질수록 방전전압이 증가하고 동작마진이 증가하였다. 실험결과 폭이 좁은 어드레스 펄스는 공간전하로 서스테인 방전을 유도하며 벽전하와 공간점의 전이점은 1.5  $\mu$ s의 근방임을 알았다. 표시방전의 동작마진을 측정된 결과 0.7 $\mu$ s 폭을 가지는 주사 펄스에서도 약 10V의 동일한 표시방전 동작마진을 얻었으며 이 구동기술은 최대 6개의 주사 펄스를 하나의 서스테인 펄스 휴지구간에 삽입할 수 있음을 알았다.

본 연구에서 고안된 고속구동방식은 종래의 기술과는 달리 화상정보를 기억시키는 방식으로 벽전하를 사용하지 않고 공간전하를 사용하기 때문에 종래의 구동방식보다 3배의 고속 구동이 가능하여 1080개의 주사선수와 12bit의 고계조를 가지는 Full-HDTV PDP의 고화질 구동이 가능하다.

추후에는 주사 펄스의 폭에 따른 공간전하와 벽전하의 역할을 좀 더 자세하게 해석할 필요가 있으며 다수의 서브필드를 구동시켜 고계조 구현특성에 대한 실험을 할 필요가 있다. 또한 상품화 가능성을 평가하기 위하여 종래의 구동 IC를 고려한 구동타이밍의 설계가 필요하다.

#### 참 고 문 헌

- [1] T. Kurita, SID 03 Digest 2003, p.776
- [2] S. Kanagu, et al., Proc. SID 92 Digest 1992, p.713.
- [3] 御子柴 茂生, "플라즈마디스플레이最新技術", ED 리サーチ社, 1996.
- [4] Japan Patent Application No. Showa 45-9928, 1970: 46-65396, 1971.
- [5] H. Homma, et al., IDRC 1997 Conference Record, Toronto, 1997, p.285.
- [6] M. Ishii, et al., SID 99 Digest 1999, p.162.
- [7] J. Ryeom, Proceedings of ASID, 1999, p.305.