

AC PDP응용 시스템용 서스테인 구동회로의 성능 평가

정 일 용, 최 병 조
경북대학교 전자공학과

Comparative Evaluation of Sustain Driving Circuits for AC PDP Application Systems

Ilyong Jung, Byungcho Choi
Kyungpook National University

Abstract - 서스테인 구동회로에 사용되는 전통적인 웨버 회로와 이 회로의 단점을 보완하고 비용절감을 위해 제안되었던 회로들을 소개 한다. 이들 회로들을 AC PDP 응용 시스템에 적용하여 휘도, 소비전력, 효율에 관해 각각의 장, 단점을 비교 하였다.

사용되는 C_Y , C_X 에 직렬로 커패시터를 한 개 연결 한 구조이고 스위치 동작 형태를 웨버 회로와 다르게 하여 패널 전압의 변화를 좀 더 빠르게 하는 특징이 있다.

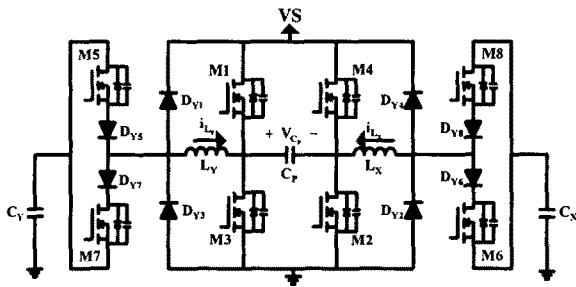
1. 서 론

PDP 소비전력은 42인치 경우 350W정도로 큰 전력을 소비하고 있어서 50인치 이상의 대형화가 될수록 600W 이상이 되는 문제가 생기고 이런 문제점은 효율(lm/W)개선과 고 휘도 화를 어렵게 하는 요인이 된다. 따라서 AC PDP의 경우 무효 전력에 해당하는 변위전류(Displacement Current)를 효과적으로 회수할 수 있는 고 효율 에너지 회수회로(Energy Recovery Circuit)의 개발이 필수적이다. 전통적인 서스테인 구동회로인 웨버 회로의 단점과 회로 비용의 절감하기 위해 수년에 걸쳐 여러 형태의 서스테인 구동회로가 제안되어 왔다. 그러나 이 회로는 이론적 내용과 테스트 패널에서의 성능만 다루어지고 있어 PDP 응용 시스템에서의 실용화가능성과 검증이 이루어 지지 않고 있다. 따라서 본 논문에서는 웨버 회로와 지금까지 제안되어 왔던 서스테인 구동회로들을 소개하고 이 회로들을 42인치 PDP에 적용하여 디스플레이로써 갖추어야 할 각 성능을 비교 분석 해봄으로써 각 회로들의 장점과 단점을 확인하고자 한다.

2. 서스테인 구동 회로

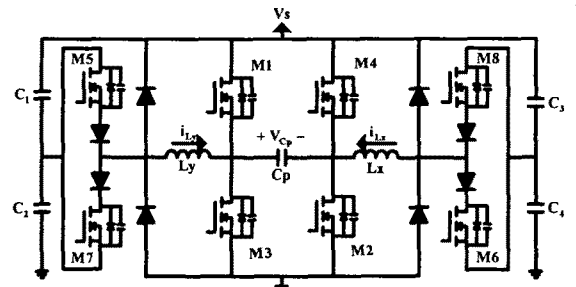
2.1 웨버 회로와 변형된 웨버 회로

서스테인 구동회로에 사용되는 전통적인 웨버 회로의 구조는 그림1과 같이 패널 양단에 서스테인 가능한 구조를 가지기 위해 풀 브리지로 주 스위치 4개가 구성되고 패널 커패시터를 충전 방전 할 때 에너지 손실을 줄이기 위해 4개의 보조 스위치와 인덕터를 사용한 에너지 회수 회로가 추가 된다.



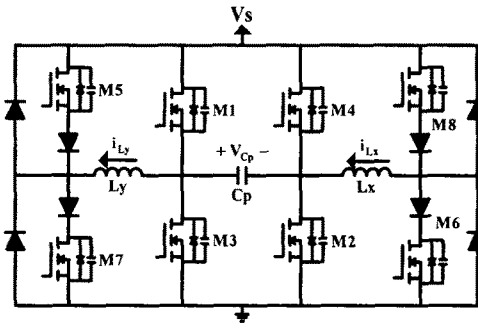
<그림 1> 웨버 회로

전통적인 서스테인 구동회로인 웨버 회로의 단점인 주 스위치가 완전하게 ZVS가 되지 않는 점과 에너지 회수회로의 소자를 줄이기 위해 그림2와 그림3과 같은 회로들이 제안 되어 왔다.



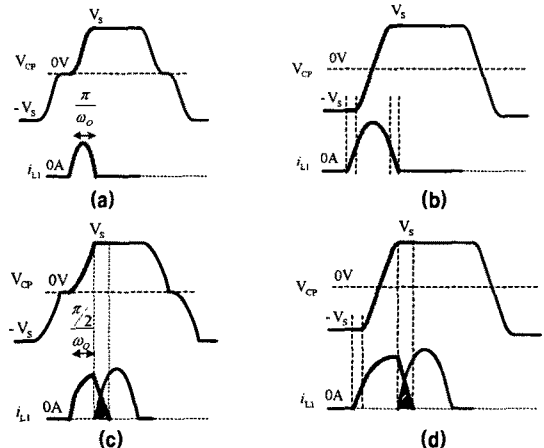
<그림 2> 변형된 웨버 회로 1

회로의 특징을 살펴보면 그림 2의 회로는 웨버 회로에 에너지 회수용으로



<그림 3> 변형된 웨버 회로 2

그림 3회로의 특징은 웨버 회로의 에너지 회수용 커패시터를 제거하고 보조 스위치를 Vs와 0V에 연결하여 패널의 충전과 방전 시에 패널 전압은 2Vs의 형태로 나타난다. 패널 전압이 2Vs로 충전 되므로 웨버 회로에서 주 스위치가 완전한 ZVS가 이루어 지지 않았던 점이 이 회로를 사용함으로써 주 스위치의 완전한 ZVS가 이루어지고 보조 스위치가 off되면 이 때 인덕터에 저장된 전류는 일정한 기울기로 회로내부에서 순환하게 되고 일부는 방전전류를 보상할 수 있다. 그리고 그림 3의 회로에서 스위치의 동작 형태를 그림 2와 같은 형태로 스위치를 동작시킴으로써 회로에 포함되어 있는 다이오드 4개를 모두 제거할 수 있어 비용절감 효과와 그림2와 그림3의 동작 특징을 모두 갖출 수 있다. 그러나 웨버 회로의 스위치 동작과는 달리 이 회로들은 보조스위치의 하드 스위칭이 발생하여 스위칭 손실이 많이 발생할 수 있다. 그림 4에 각 회로에 대한 패널전압의 충전,방전 파형과 인덕터 전류 및 방전전류 파형을 나타내었다. 파형으로 알 수 있듯이 그림4의 (c)는 웨버 회로와 비교 해볼 때 패널전압이 2Vs로 상승하므로 패널 전압이 Vs가 되는 지점에서 보조스위치를 off하고 주 스위치를 on하여 패널 전압을 Vs로 유지 시킨다. 이때 인덕터 전류는 일정한 기울기를 가지며 회로 내부에서 순환하게 되고 일부는 그림에서처럼 방전 전류를 보상하게 된다. (b)회로는 패널전압을 충전시키기 전에 먼저 인덕터에 전류를 build-up하고 패널전압은 웨버 회로와 달리 한 번에 변화시켜 패널전압 변환 시간을 단축시킬 수 있다. 그리고 (d)회로는 (b)와 (c)의 특징을 모두 갖는 회로이다.



<그림 4> 회로의 전압 전류 파형 (a) 웨버 회로 (b) 변형된 웨버 회로 1 (c) 변형된 웨버 회로 2 (d) 변형된 웨버 회로 3

아래 표는 각 회로에 대한 주 스위치와 보조 스위치의 스위칭 특성에 대해

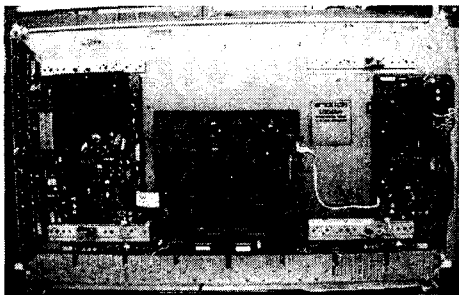
서 나타내었다.

항목	주 스위치	보조 스위치
웨이브 회로	ZVS Turn-on	Hard Turn-on
	ZCS Turn-off	ZCS Turn-off
변형된 웨이브 회로 1	ZVS Turn-on	Hard Turn-on
	Hard Turn-off	ZCS Turn-off
변형된 웨이브 회로 2	ZVS Turn-on	Hard Turn-on
	ZCS Turn-off	Hard Turn-off
변형된 웨이브 회로 3	ZVS Turn-on	Hard Turn-on
	Hard Turn-off	Hard Turn-off

〈표 1〉 서스테인 구동회로의 스위칭 특성

2.2 서스테인 구동회로의 성능 비교

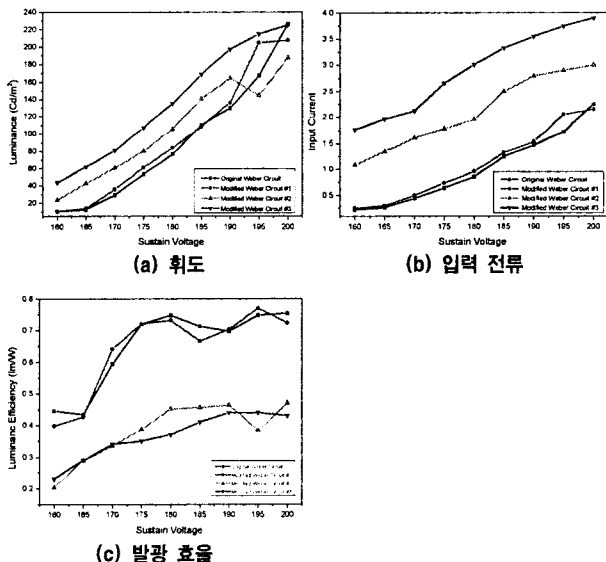
42인치 PDP에서 각 회로의 성능을 비교 해보기 위해 앞에서 소개된 회로를 사용하여 서스테인 보드를 제작하고 휘도, 소비전력, 효율에 관해서 성능을 확인 해보았다. 실험을 위해 사용된 소자들은 패널 LG42X2, 스위치 IXTQ69N30, 다이오드 DF20LC30을 사용하였고 서스테인 구동회로의 주파수는 200Khz로 하였다. 그림5는 앞에서 소개한 서스테인 구동회로를 제작하여 42인치 PDP에 적용한 모습이다. 좌측이 Y-Sustain Board, 우측이 X-Sustain Board 그리고 주 스위치와 보조 스위치의 게이트 신호는 서스테인 구동 회로마다 각 각 다르기 때문에 적절한 스위치 신호 인가를 위해 FPGA로 구성된 Logic Board를 중앙에 구성하였다.



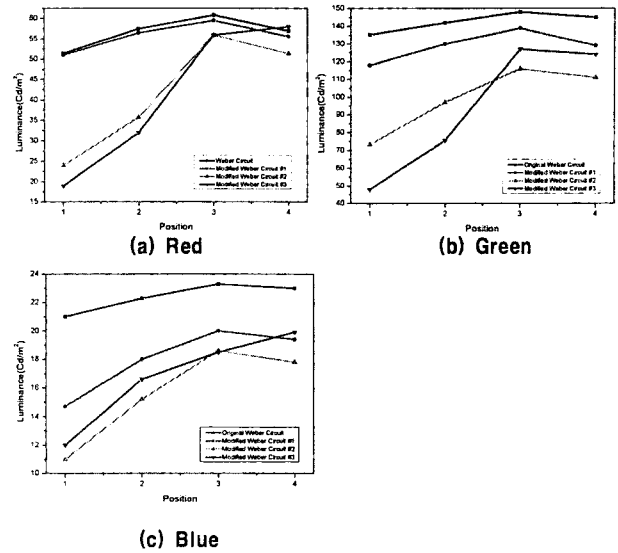
〈그림 5〉 42" PDP Plasma TV set

그림6은 웨이브 회로를 포함한 3가지회로의 서스테인 전압 변화에 대한 각각의 성능을 알아보기 위해 Full White화면에서 휘도, 입력 전류, 발광 효율을 측정하였다. 먼저 휘도를 살펴보면 서스테인 전압이 200V에서 회로3과 웨이브 회로가 가장 높은 것으로 확인된다. 그리고 190V이하의 낮은 전압에서는 회로2와 회로3이 웨이브 회로보다 높은 것으로 나타나 회로2와 회로3은 웨이브 회로보다 서스테인 전압을 낮출 수 있는 장점이 있다.

소비 전력을 알아보기 위해 서스테인 구동회로의 입력전류를 측정 해본 결과 회로2와 회로3은 웨이브 회로보다 1.5배~2배정도의 전류가 흐르는 것으로 나타났다. 전류 유입이 많은 만큼 스위치에서 발열 문제가 심각해지고 회로 내부에서의 에너지 손실로 인해 발광 효율도 낮아지는 결과를 얻을 수 있었다.



〈그림 6〉 회로의 성능 비교 (a) 휘도 (b) 입력 전류 (c) 발광 효율



〈그림 7〉 휘도 균일성 (a) Red (b) Green (c) Blue

그리고 화면전체에 대한 휘도의 균일성을 알아보기 위해 화면의 네 곳을 선정하고 R,G,B화면을 출력하여 휘도를 측정하였다. 웨이브 회로의 경우 화면의 네 곳에 대한 휘도는 R, G, B각 각 균일한 휘도가 출력되었으나 회로 1, 회로2, 회로3에 대한 R, G, B의 휘도는 선정된 네 곳에 따라 파장전과 오방전으로 인한 휘도가 불균일하게 출력되는 특징이 나타났다.

3. 결 론

진동적인 서스테인 구동회로인 웨이브 회로와 웨이브 회로의 단점과 비용절감을 위해 제안되어왔던 서스테인 구동회로들이 AC PDP용 시스템에서 디스플레이로써 갖추어야할 성능을 알아보기 위해 휘도, 입력전류, 발광 효율에 대해서 살펴보았다. 회로2와 회로3은 전통적인 회로에 비해 낮은 전압에서 좀 더 높은 휘도가 출력되어 서스테인 전압을 낮출 수 있는 장점이 있지만 발광 효율이 낮고 회로내부에서의 에너지 손실로 인한 소비전력의 증가와 스위치의 발열이 심해지는 단점이 있다. 그리고 R,G,B화면 출력 시에 휘도 균일성에 있어서 불균일한 휘도로 출력되는 것으로 나타나는 특징이 있었다.

본 연구는 산업자원부·한국산업기술평가원 지역혁신센터사업 지원으로 수행되었음.

이 논문은 대학 IT연구센터 육성지원사업의 연구결과로써 HY-S DR연구센터의 연구비 지원으로 수행되었습니다.

〈참 고 문 헌〉

- [1] L.F. Webber and K.W. Warren, "Power efficient sustain drivers and address drivers for plasma panel". U.S. Patent, Number 4,866,349, Sep.1989.
- [2] Jun-Young Lee, Jin-Sung Kim, Nam-Sung Jung, and Bo-Hyung Cho "The Current Injection Method for AC Plasma Display Panel (PDP) Sustainer" in IEEE Transactions on Industrial Electronics, Vol. 51, No.3, June 2004.
- [3] Sang-Kyoo Han, Gun-Woo Moon and Myung-Joong Youn "A Resonant Energy-Recovery Circuit for Plasma Display Panel Employing Gas-Discharge Current Compensation Method" in IEEE Transactions on Industrial Electronics, Vol. 20, No. 1, January 2005.
- [4] Sang-Kyoo Han, Gun-Woo Moon and Myung-Joong Youn, "A Novel Current-fed Energy-Recovery Sustaining Driver for Plasma Display Panel (PDP)", Electronics Letters, Vol.39, No. 4, pp.1035-1036, July 2003.
- [5] Seong-Wook Choi, Sang-Kyoo Han and Gun-Woo Moon "High Frequency and High Luminance AC-PDP Sustaining Driver", Journal of Power Electronics, Vol. 6, No. 1, January 2006.