

### 1세대 선재와 2세대 선재의 혼합 적층시 발생하는 전송전류 손실 특성

임형우, 차귀수, 이지광\*, 이희준  
 순천향대학교, 우석대학교\*

### Characteristic of Transport Current loss case of composition multi stacked with BSCCO wire and YBCO wire

Hyoungwoo Lim, Gueesoo Cha, Jikwang Lee\*, Heejoon Lee  
 Soonchunhyang University, Woosuk University

**Abstract** - Reduce AC loss is very important in superconductor power machine. And HTS power application are needed an increment of current capacity. in this paper estimate AC loss effect and increase of current according to composition stack with 1G wire and 2G wire by measurement. A method of composition stack are YBCO-BSCCO, YBCO-BSCCO-BSCCO-YBCO and BSCCO-YBCO-YBCO-BSCCO. also, test result compared analytic equation by Norris

식(1)은 Norris가 제안한 타원형 모델의 해석식이며, 식(2)는 평판 모델의 해석식이다. 위 식(1),(2)에서  $F=I_p/I_c$ 이고  $I_p$ 는 전류의 피크치이며,  $I_c$ 는 선재의 임계전류이다.

그림 3은 본 실험을 위해 사용한 회로도이며, 샘플에 전송전류가 흐를 경우이다. 짧은 샘플임에 불구하고 선재 길이에의한 인덕턴스 성분 보다 저항 성분이 매우 작기 때문에 일반적인 샘플 양단의 전압 신호를 분석하면 대부분이 인덕턴스에 의한 전압 신호이므로 이를 제거하고 저항 성분만을 측정하기 위하여 캔슬 코일을 사용하였다.

#### 1. 서 론

최근에 들어 산업이 발전하고 에너지 사용이 급격히 증가하므로 인하여 전력기들의 교체를 고려하고 있는 실정에 용량증가와 높은 효율성, 환경 친화 적인가에 대한 요구가 높아지고 있다. 이와 같은 성능을 가진 전력기 기들의 대안으로 많은 연구자와 개발자들이 고온초전도 전력기들을 꼽고 있다. 고온초전도 전력기들은 기본적으로 저항이 없으므로 전력기기의 에너지 효율을 증가시킬 수 있으며, 기존에는 전력기들의 냉각을 위해 절연유를 사용하는데 반면 액체 질소를 사용하므로 환경친화 적이고, 높은 전류 용량을 가지고 있으므로 기존의 구리선을 사용한 전력기들보다 부피와 무게를 줄일 수 있다는 장점이 있다. 2세대 YBCO 선재는 기존의 BSCCO 선재 보다 전류 용량이 높다. 기존의 BSCCO 선재는 외부 자장이 가해지면 전류 용량이 급격히 떨어지는데 반해 YBCO 선재는 외부 자장이 가해져도 수송전류 용량이 BSCCO 선재의 감소율 보다 작다. 따라서 2세대 선재를 사용한 전력기기에 대한 개발이 급격히 진행 될 것으로 보여 진다. 그러나 전력기들은 기본적으로 교류전류를 통전시킴으로 인하여 초전도 선에는 교류전류가 흐르게 되고 이에 따라 교류 자장이 초전도선에 가해지게 되는데 이때 초전도 선에는 교류자장에 의한 히스테리시스 손실이 발생한다. 이를 교류손실이라 하며 이는 고온초전도전력기기의 상용화에 걸림돌이기도하다. 이러한 손실은 전력기기를 설계 제작 하는데 있어 매우 중요한 요인이며, 이러한 요인들을 설계 전에 미리 알고 계산하는 것이 중요하다. [1][2]

본 논문에서는 이러한 교류손실의 요인들 중의 하나인 고온초전도 선재에 교류 전류가 통전할 경우에 발생하는 통전 손실을 측정하여 그 특성을 알아보았다. 또한 통전 용량을 증가시키기 위해 선재들을 적층 하는데 본 논문에서는 단순한 선재의 적층이 아니라 손실을 줄일 수 있는 방법의 적층을 찾아보고자 1세대 선재와 2세대 선재를 혼합 적층하여 그 특성을 알아보았다. 또한 이렇게 측정된 결과의 비교를 위해 고온초전도 선에 통전할 경우의 손실 계산을 해석식을 이용하여 비교 검토해 보았다.

#### 2. 전송전류 손실

##### 2.1 선재 사양

표 1은 본 논문에서 실험을 위해 사용한 1세대 BSCCO선재와 2세대 YBCO 선재의 사양이다. 실험의 비교를 위해 임계전류 같은 선재를 사용했으며 임계전류의 기준은  $1\mu V/cm$ 를 사용하였다. 그 결과 두선재의 임계전류는 모두 80A였다. 또한 1세대 선재는 은 모재를 사용하여 제작한 것이며 2세대 YBCO 선재는 기존의 YBCO 선재의 구조와는 조금 다른 형태이다. 기존의 YBCO 선재는 안정화층(Ag)-YBCO층-버퍼층-기판층(Ni)등의 구조로 되어 있는 반면 실험에 사용한 선재는 안정화(Cu)층-버퍼층-YBCO층-기판층(Ni-W)-안정화(Cu)층의 구조로 되어 있다.

##### 2.2 전송전류 손실

고온초전도체의 전송전류 손실은 외부에서 가해지는 자장이 없고 통전 전류만 있는 경우, Norris가 해석식으로 제안한 타원형 모델과 평판 모델에 대한 식으로부터 구할 수 있다. 이로써 구한 식은 단위길이당 한주기의 손실이다.[3]

$$P(F) = \left( \frac{\mu_0 I_c^2}{\pi} \right) \left[ (1-F) \ln(1-F) + (2-F) \frac{F}{2} \right] \quad (1)$$

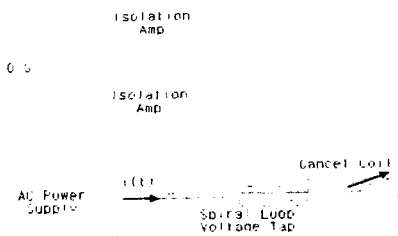
$$P(F) = \left( \frac{\mu_0 I_c^2}{\pi} \right) \left[ (1-F) \ln(1-F) + (1+F) \ln(1+F) - F^2 \right] \quad (2)$$

#### 2.3 실험결과

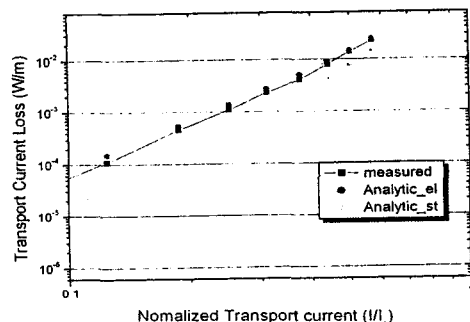
그림 2와 3은 단일 BSCCO 선재와 단일 YBCO 선재의 실험 결과이다 해석식으로 제시한 결과와 잘 일치 하고 있다. 그림 3은 YBCO와 BSCCO 를 선재를 적층하여 실험한 결과로써 해석식으로 제시한 타원형 모델과 평판 모델의 중간 영역을 따르다가 전류가 높아짐으로 인해 점점 평판모델을 따르는 결과를 보였다 이는 전류가 높아짐에 따라 평판 모델의 형태로 손실을 발생한다는 것을 의미한다. 그림 4에서부터 그림10 까지는 YBCO 선재와 BSCCO선재를 혼합하여 적층한 결과와 BSCCO 4적층 및 YBCO 4적층 실험결과로써 임계전류는 BSCCO-BSCCO-YBCO-YBCO 적층 선재가 274로써 가장 높았으며 손실면에서는 노리스의 타원형 형로 측정되어 혼합 적층 시 이와 같은 형태로 적층하는 것이 유리하다..

<표 1> 1세대 선재와 2세대 선재의 사양

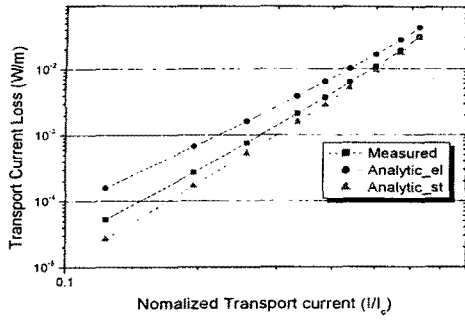
| 선재 종류                | 분 류    | 값              |
|----------------------|--------|----------------|
| 1세대 선재<br>BSCCO wire | 선재 폭   | 3.15mm         |
|                      | 선재 두께  | 0.17mm         |
|                      | 모재     | Ag or Ag alloy |
| 2세대 선재<br>YBCO wire  | 선재 폭   | 4.4mm          |
|                      | 선재 두께  | 0.2mm          |
|                      | YBCO 층 | 1 $\mu$ m      |
|                      | 기판     | Ni-W           |
|                      | 안정화층   | Cu             |



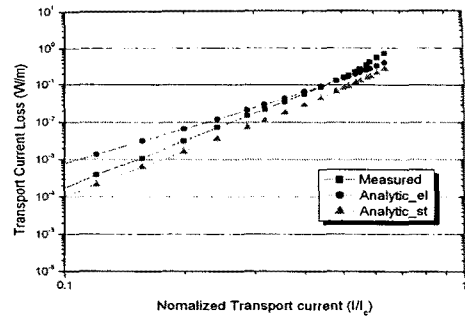
<그림 1> 측정 회로도



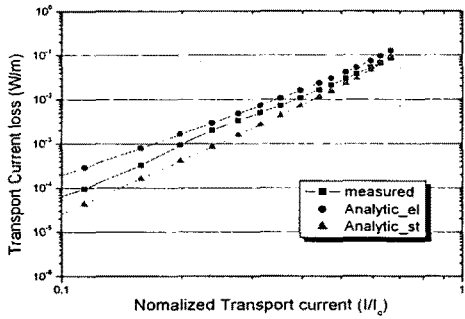
<그림 2> BSCCO 단일선재



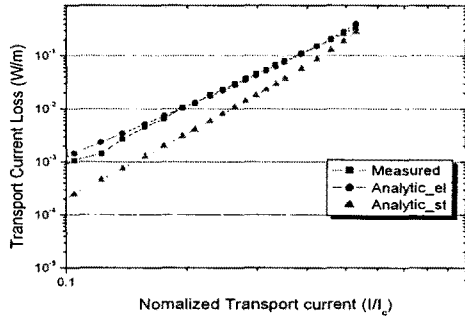
〈그림 3〉 YBCO 단일 선재



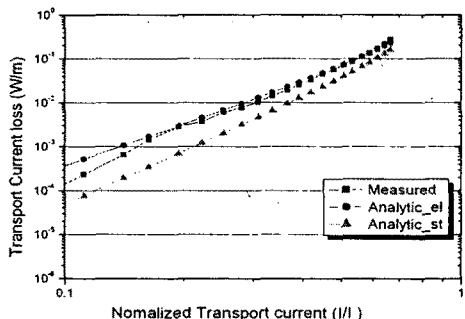
〈그림 8〉 YBCO-YBCO-BSCCO-BSCCO 적층



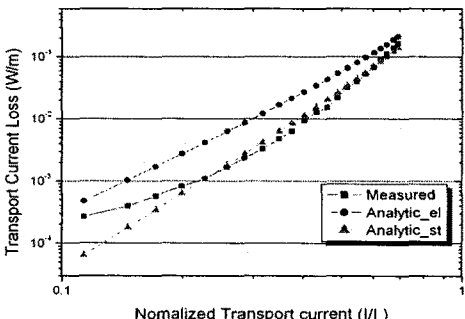
〈그림 4〉 YBCO-BSCCO적층



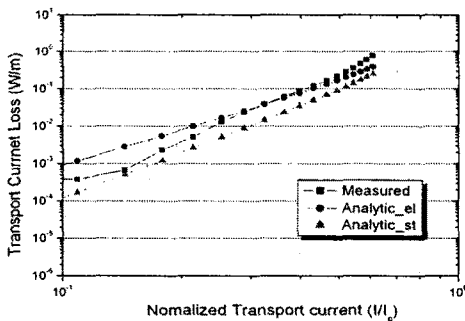
〈그림 9〉 BSCCO 4적층



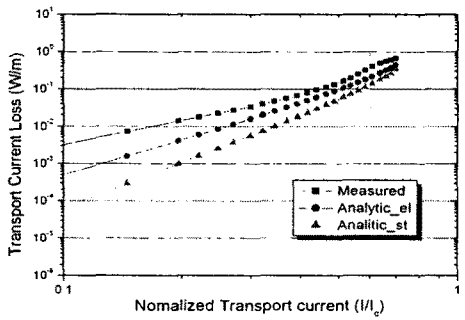
〈그림 5〉 YBCO-BSCCO-YBCO-BSCCO적층



〈그림 10〉 YBCO 4적층



〈그림 6〉 BSCCO-YBCO-YBCO-BSCCO적층



〈그림 7〉 YBCO-BSCCO-BSCCO-YBCO적층

### 3. 결 론

본 논문에서는 YBCO 선재와 BSCCO 선재의 단일 및 적층과 BSCCO와 YBCO 선재의 혼합 적층에 대한 실험을 하였으며 이를 해석식과 비교하였다. 그 결과 BSCCO는 노리스의 타원형 모델을 YBCO는 평판 모델을 따랐으며, 혼합 적층시에는 대체로 타원형 모델의 손실 경향을 보였다. 또한 임계전류는 BSCCO-BSCCO-YBCO-YBCO 형태의 적층 실험이 가장 컸다. 따라서 손실면과 임계전류 면에서 비교해 보았을 경우 이와 같은 형태의 적층 방법이 유리할 것으로 보여 진다.

본 연구는 21세기 프론티어 연구개발사업인 차세대 초전도응용기술개발 사업단의 연구비 지원에 의해 수행되었습니다.

### [참 고 문 헌]

- [1] T. Watanabe, Y. Shiohara and T. Izumi, "Progress and Future Prospects of Research and Development on Coated Conductors in Japan," Trans. Applied Superconductivity, vol. 13, no. 2, pp. 2445-2591, 2003.
- [2] K.Funaki, et al., "Development of a 22kV/6.9kV Single-Phase Model for a 3MVA HTS Power," Transformer, IEEE Trans. Applied Superconductivity, Vol.11, No.1, pp.1578-1581, March, 2001.
- [3] W.T. Norris, "Calculation of Hysteresis Losses in Hard Superconductors Carrying AC : Isolated Conductors and Edges of Thin Sheets," Journal of Phys. D: Applied Phys., Vol.3, pp.489-507, 1970.