

칼코게나이드 다층박막의 상변화 특성에 관한 연구

최혁, 김현구, 정홍배*
광운대학교 전자정보공과대학 전자재료공학과

A Study on Characteristics of Phase Change in Chalcogenide Multilayered Thin Film.

Hyuk Choi, Hyun-Gu Kim, Hong-Bay Chung*
Department of Electronic Materials Eng., Kwangwoon Univ. 139-701, Korea

Abstract - Chalcogenide based phase-change memory has a high capability and potential for the next generation nonvolatile memory device. Fast writing speed, low writing voltage, high sensing margin, low power consume and long cycle of read/write repeatability are also good advantages of nonvolatile phase-change memory. We have been investigated the new material for the phase-change memory. Its composition is consists of chalcogenide Ge_xSe_{1-x}Te₂ material. We made this new material to solve problems of conventional phase-change memory which has disadvantage of high power consume and high writing voltage. In the present work, we are manufactured Ge_xSe_{1-x}Te₂/Ge₂Sb₂Te₅/Ge_xSe_{1-x}Te₂ and Ge₂Sb₂Te₅/Ge_xSe_{1-x}Te₂/Ge₂Sb₂Te₅ sandwich triple layer structure devices are manufactured to investigate its electrical properties. Through the present work, we are willing to ensure a potential of substitutional method to overcome a crystallization problem on PRAM device.

1. 서 론

1960년대 말부터 여러 가지 비정질 칼코게나이드계 물질에서의 메모리 스위칭 현상이 보고된 이래 지속적인 연구가 진행되어 오고 있다. [1-4] 비정질 칼코게나이드계 물질에서 나타나는 스위칭 현상은 비휘발성 메모리 소자로서 그 용용가치가 크며, 광기억소자나 컴퓨터 메모리 어레이 등으로 이용할 수 있다. 또한 급속한 멀티미디어 기기의 발전과 함께 빠른 동작속도, 고집적화, 저가의 제작비용 등의 장점을 나타내는 비휘발성 메모리 시스템이 요구되고 있는 가운데 이러한 요구 사항을 만족하는 차세대 메모리로서의 비정질 메모리의 이용 가능성이 대두 되고 있다.[5]

최근 플래시 메모리가 비휘발성 메모리로서 가장 많이 사용되고 있지만 플래시 메모리는 많은 소비전력과 느린 프로그래밍 시간 등의 단점이 있으며, 차후 나노 스케일 접적 시 전폭의 제작에도 어려움이 예상된다. 따라서 새로운 차세대 메모리의 개발이 요구되고 있으며, 현재 전 세계에 걸쳐서 그 연구가 진행 중에 있다.

1970년대부터 광학적, 전기적 특성을 이용한 비휘발성 메모리로서 연구가 활발히 진행되어 왔다. 비휘발성 메모리 소자로서 비정질 반도체는 문턱전압 및 메모리 스위칭을 포함한 전기적, 광학적, 열적 성질 때문에 많은 주목과 매력을 끌기 충분했다.[6-8]

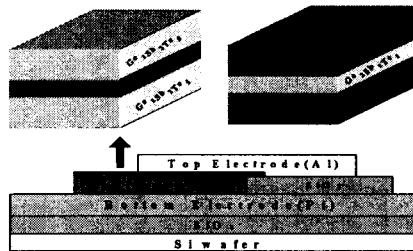
특히 Sb와 같은 소량의 제 3의 원소를 함유한 Ge-Te 시스템이 접층적으로 연구되어 왔다.[9-12] 또한 최근에 들어서는 전기적 특성을 이용한 상변화 메모리가 상업적으로 이용되기 위한 새로운 연구 결과들이 나와 주목을 받고 있다. 칼코게나이드 물질을 이용한 Phase change RAM(이하 PRAM)은 비휘발성 메모리로서 비정질과 결정질 상태의 가역적 상변화를 이용한 비휘발성 메모리이다. 이러한 상변화 메모리는 비정질 상의 고 저항과 결정질 상의 저 저항의 차이를 가역적으로 변화시켜 메모리로서 이용하고 있다.[13] 하지만 상용화 단계에 이르기까지 결정화 속도 및 리셋전류의 감소 등과 같은 해결해야 할 몇 가지 문제점이 있다.

본 논문에서는 이러한 문제점 해결 방안으로 새로운 상변화 재료인 Ge-Se-Te을 기반으로 소자의 구조변화에 따른 특성을 관찰하기 위하여 Ge_xSe_{1-x}Te₂/Ge₂Sb₂Te₅/Ge_xSe_{1-x}Te₂ 와 Ge₂Sb₂Te₅/Ge_xSe_{1-x}Te₂의 새로운 삼중층의 샌드위치 구조를 만들어 전기적 특성을 관찰하고 결정화 시 문제점을 극복하기 위한 방안으로서의 가능성을 확인하고자 했다.

2. 실험

본 연구에서는 PRAM소자로서 용용가능성을 탐진하기 위하여 상변화물질로 가장 많이 연구되고 있는 Ge₂Sb₂Te₅ 와 본연구실에서 개발한 Ge_xSe_{1-x}Te₂ 삼원계 물질을 선택하였으며, 그 물리적 특성 및 전기적 특성은 참고문헌[14]의 내용 기초로 하였다. 소자의 구조는 그림 1과 같이 Ge₂Sb₂Te₅ 물질 사이에 Ge_xSe_{1-x}Te₂ 물질을 삽입한 구조와 Ge_xSe_{1-x}Te₂ 물질 사이에 Ge₂Sb₂Te₅ 물질을 삽입한 두 가지 구조로 제작하였다. 기판과 하부 전극으로는 Si[100] 기판위에 SiO₂와

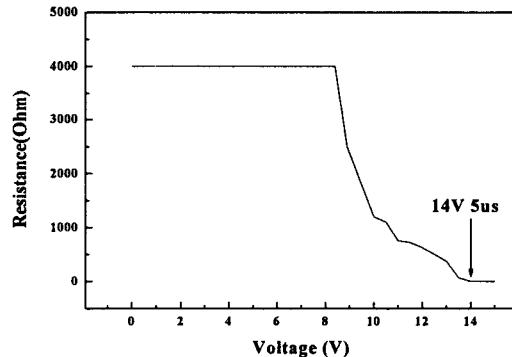
Pt가 차례로 증착되어 있는 기판을 사용하여 Pt를 하부 전극으로 사용하였고 절연막으로는 SiO₂, 상부 전극으로는 Al을 이용하였다. 칼코게나이드의 두께는 insert layer를 3nm, 나머지 층을 40nm로 증착하여 총 두께는 약 80nm이며, 증착율은 0.15nm/s로 증착하였다. 상부 전극과 칼코게나이드 층의 contact size는 1.5mm×1.5mm로 제작하였다.



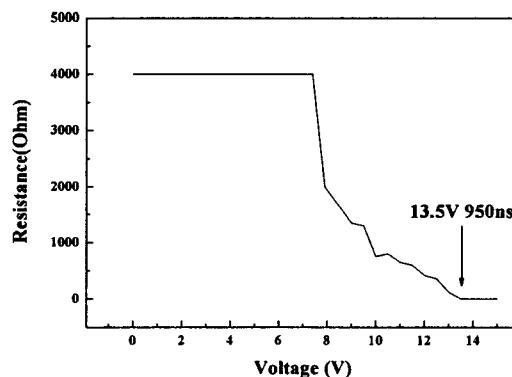
<그림 1> 제작된 소자의 구조도

3. 결과 및 고찰

그림2와 그림3은 Ge₂Sb₂Te₅ 단일층 구조와 Ge_xSe_{1-x}Te₂ 단일층 구조의 set pulse에 따른 전기적 특성을 나타내고 있다. 그림 3의 Ge_xSe_{1-x}Te₂ 단일층 구조는 그림2의 Ge₂Sb₂Te₅ 단일층 구조와 비교해 보면 Set 동작 시 소비되는 전압이 14V, 5usec에서 13.5V 950nm로 pulse 주기가 5배 이상 감소함을 알 수 있다.

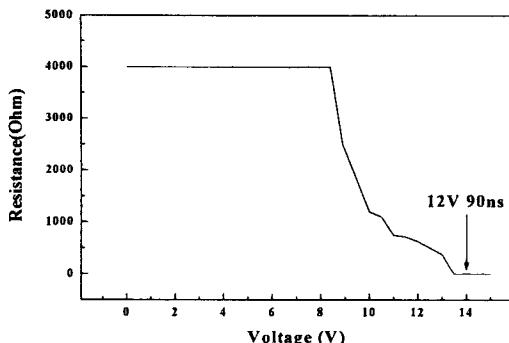


<그림 2> Ge₂Sb₂Te₅ 단일층 소자의 전기적 특성 곡선

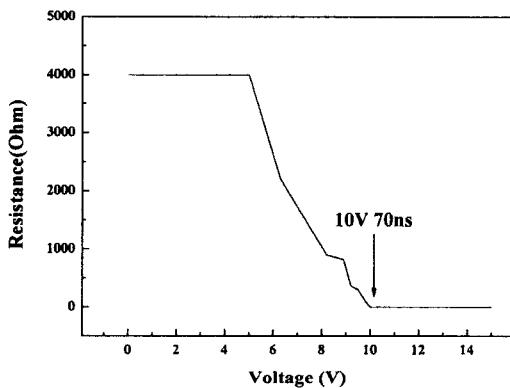


<그림 3> Ge_xSe_{1-x}Te₂ 단일층 구조의 전기적 특성 곡선

그림 4는 $\text{Ge}_1\text{Se}_1\text{Te}_2$ 층에 $\text{Ge}_2\text{Sb}_2\text{Te}_5$ 층을 삽입한 샌드위치 구조의 전기적 특성에 대하여 나타내고 있다. 그림 2과 3의 $\text{Ge}_2\text{Sb}_2\text{Te}_5$ 단일층 구조와 $\text{Ge}_1\text{Se}_1\text{Te}_2$ 층 구조와 비교하여 샌드위치 구조가 단일층 구조보다 개선된 특성이 나타남을 확인 할 수 있다. 이것은 inset layer의 $\text{Ge}_2\text{Sb}_2\text{Te}_5$ 물질이 $\text{Ge}_1\text{Se}_1\text{Te}_2$ 물질보다 열전도도가 낮기 때문에 $\text{Ge}_1\text{Se}_1\text{Te}_2$ 층 사이에서 열을 상대적으로 오래 보유하고 있어 결정화시 quenching support layer로서 작용한 것으로 사료된다.



〈그림 4〉 $\text{Ge}_2\text{Sb}_2\text{Te}_5/\text{Ge}_1\text{Se}_1\text{Te}_2/\text{Ge}_2\text{Sb}_2\text{Te}_5$ 샌드위치 구조의 전기적 특성 곡선



〈그림 5〉 $\text{Ge}_1\text{Se}_1\text{Te}_2/\text{Ge}_2\text{Sb}_2\text{Te}_5/\text{Ge}_1\text{Se}_1\text{Te}_2$ 샌드위치 구조의 전기적 특성 곡선

현재의 PRAM 소자의 문제점 중의 하나는 기록 속도가 상대적으로 느리다는 것이다. 기록 속도는 주로 세트 펄스의 주기에 의존하게 되며, 세트 펄스의 주기를 짧게 하면 전력 면에서 큰 이득을 얻을 수 있다. 따라서 이러한 기록 속도를 빠르게 하기 위하여 상변화 막을 상변화 메모리소자의 구조적 변화를 통하여 보다 우수한 상변화를 유도할 수 있도록 다층 구조를 제작하여 빠른 결정화를 유도 할 수 있는 계면효과를 이용하여 세트 펄스시간, t_{set} 을 감소시키고자 하여 본 실험에서 박막의 구조개선을 통하여 제작된 소자는 반도체기판의 소스및 드레인 역할을 하는 활설영역인 불순물 확산층에 $\text{Ge}_2\text{Sb}_2\text{Te}_5$ 박막층과 $\text{Ge}_1\text{Se}_1\text{Te}_2$ 박막층을 형성한 후에 전기신호를 공급하는 상부전극을 형성한 구조로서 상변화 영역은 반도체기판의 활성영역인 불순물 확산층과 상부전극 사이에 전류흐름 경로에 따라 $\text{Ge}_2\text{Sb}_2\text{Te}_5/\text{Ge}_1\text{Se}_1\text{Te}_2$ 와 $\text{Ge}_1\text{Se}_1\text{Te}_2/\text{Ge}_2\text{Sb}_2\text{Te}_5$ 접촉면을 중심으로 형성된다. 이러한 결과 단일박막층으로 구성된 단일층소자보다 $\text{Ge}_1\text{Se}_1\text{Te}_2/\text{Ge}_2\text{Sb}_2\text{Te}_5/\text{Ge}_1\text{Se}_1\text{Te}_2$ 과 $\text{Ge}_2\text{Sb}_2\text{Te}_5/\text{Ge}_1\text{Se}_1\text{Te}_2/\text{Ge}_2\text{Sb}_2\text{Te}_5$ 정의의 삼중층으로 제작된 소자의 경우 5us의 pulse duration이 각각 70nm와 90nm로 5배이상 감소됨을 알 수 있었다. 앞서 설명한 바와 같이 세트펄스의 주기를 감소시키 전력면에서 큰 이득이 생성될 것으로 판단되어 구조개선효과를 얻었다.

위의 실험결과를 종합적으로 정리하여 나타내 보면 표 1과 같다. 표 1에서 보는 바와 같이 V_{set} , P_{set} , V_{reset} , Preset, I_{reset} 의 결과에서 단일박막소자보다 삼중층으로 박막의 구조소자를 개선한 경우 모든 성능이 개선되었음을 알 수 있다. 단, $\text{Ge}_2\text{Sb}_2\text{Te}_5$ 층사이에 $\text{Ge}_1\text{Se}_1\text{Te}_2$ 층을 끼어 넣은 $\text{Ge}_2\text{Sb}_2\text{Te}_5/\text{Ge}_1\text{Se}_1\text{Te}_2/\text{Ge}_2\text{Sb}_2\text{Te}_5$ 소자보다 $\text{Ge}_1\text{Se}_1\text{Te}_2$ 층사이에 $\text{Ge}_2\text{Sb}_2\text{Te}_5$ 층을 끼워 넣은 $\text{Ge}_1\text{Se}_1\text{Te}_2/\text{Ge}_2\text{Sb}_2\text{Te}_5/\text{Ge}_1\text{Se}_1\text{Te}_2$ 소자가 조금 더 좋은 특성을 나타내었는데 이러한 원인에 대하여는 더욱 연구가 진행되어야 할 과제로 보인다.

〈표 1〉 소자구조에 따른 전기적 특성

소자 구조	$V_{\text{set}}, P_{\text{set}}$	$V_{\text{reset}}, P_{\text{reset}}$	I_{reset}
$\text{Ge}_2\text{Sb}_2\text{Te}_5$	14V, 5 μs	15V, 500ns	3.7mA
$\text{Ge}_1\text{Se}_1\text{Te}_2$	13.5V, 5 μs	14.3V, 100ns	3.5mA
$\text{Ge}_1\text{Se}_1\text{Te}_2/\text{Ge}_2\text{Sb}_2\text{Te}_5/\text{Ge}_1\text{Se}_1\text{Te}_2$	10V, 70ns	11V, 50	2.7mA
$\text{Ge}_2\text{Sb}_2\text{Te}_5/\text{Ge}_1\text{Se}_1\text{Te}_2/\text{Ge}_2\text{Sb}_2\text{Te}_5$	12V, 90ns	12.6V, 70ns	3.1mA

3. 결 롬

본 논문에서는 $\text{Ge}_2\text{Sb}_2\text{Te}_5$ 단일층 구조 그리고, $\text{Ge}_2\text{Sb}_2\text{Te}_5$ 층에 $\text{Ge}_1\text{Se}_1\text{Te}_2$ 층을 삽입한 샌드위치 구조에 대한 전기적 특성에 대하여 살펴보았다. 실험 결과 단일층 구조보다는 샌드위치 구조에서 Set 동작 시 소비되는 접압과 pulse가 감소되는 것을 확인 할 수 있었다. 특히, 샌드위치 구조 중에서도 $\text{Ge}_1\text{Se}_1\text{Te}_2$ 층에 $\text{Ge}_2\text{Sb}_2\text{Te}_5$ 를 삽입한 구조가 소비 전압 및 pulse 리셋 전류에서 개선된 특성이 보이는 것을 확인할 수 있었다. 연구 결과 본 연구실에서 개발한 $\text{Ge}_1\text{Se}_1\text{Te}_2$ 를 응용한 샌드위치 구조를 사용함으로써 상변화 메모리 응용 시 기존의 결정화 속도 및 리셋 전류 감소에서 상당한 개선 효과를 나타낼 것으로 사료되며 더욱 연구과제로는 비정질과 결정질 구조변화 특성을 향상시키기 위하여 적층의 물질중에서 각 물질의 유리질 천이온도, T_g 보다 낮은 온도 범위(100°C)에서 열처리를 행하므로서 접촉면에서의 상변화를 용이하게 하면 더욱 특성개선에 도움이 되리라 판단된다.

감사의 글

본 연구는 2004년도 한국학술진흥재단 선도연구지원사업의 지원(KRF-2004-041_D00867)에 의하여 이루어진 연구로서, 관계부처에 감사 드립니다.

【참 고 문 헌】

- [1] A. Madan and M. P. Shaw, "The physics and Applications of Amorphous Semiconductors", Academic Press, p.382-408, 1988
- [2] Mott and Davis, "Electronic processes in Non-crystalline Materials", Oxford University Press, p.507-512, 1979
- [3] T. Matsushita, T. Yamagami, and M. Okuda, "Switching Phenomena Observed on Ge-Se-In System", Japan. J. Appl. Phys., Vol.11, pp.422, 1972
- [4] A. Harnada, M. Saito, and M. Kikuchi, "Energy Gap Discrepancy in Amorphous Semiconductors of As-Te-Ge System", Japan. J. Phys., Vol.1., pp530, 1971
- [5] K. Nakayama, K. Kojima, F. Hayakawa, Y. Imai, "Submicron nonvolatile memory cell based on reversible phase transition in chalcogenide glasses", Jpn. J. Appl. Phys. Vol. 39, pp6157-6161, 2000. mechanical properties of ceramics, J. Master. Sci., Vol. 15, No. 1, p. 10, 2001.
- [6] G. Bouwhuis, J. Brant, A. Huijser, J. Pasman, G. van Rosemalen, and K. Schouhamer Immink, Principles of Optical Disc systems (Hilger, Bristol, 1985).
- [7] A. Huijser, B. Jacob, L. Vriens, J. Markvoort, A. Spruijt, and P. Vromas, SPIE Proc. 382, 270 (1983)
- [8] L. Vriens and W. Rippens, Appl. Pot. 22, 1405 (1983)
- [9] M. H. cohen, R.G. Neale and A. paskin: J. Non-Crystal Solids 8-10 (1972) 885.
- [10] C.H. Sie, M. P. Dugan and S. C. Moss : J. Non-Crystal Solids 9-10 (1972) 877.
- [11] G. V. Button and R. M. Quilliam : IEEE Trans. Electron Devices ED-20 (1973) 140.
- [12] J. R. Bonnell and C. B. Thomas : Philos. Mag. 27 (1973) 665.
- [13] M. Gill, T. Lowery and J. Park, "Ovonic Unified Memory-A high performance nonvolatile memory technology for stand alone memory and embedded applications", Proceedings of ISSC, 2002.
- [14] Sung-jun Yang, et al., "Electrical switching studies of Se-doped germanium telluride glasses", pp.262-263, Microprocesses and Nano-technology conference, 2004.