

초전도 전력케이블의 1선 지락고장 특성 해석에 관한 연구

제창호*, 방중현*, 김재호*, 심기덕**, 조전욱**, 장현만***, 이수길***, 박민원*, 유인근*
 창원대학교*, 한국전기연구원**, LS전선***

A Study on the Single Line-to-Ground Fault Analysis of HTS Power Cable

Hyangho Je*, Jonghyun Bang*, Jae-Ho Kim*, Kideok Sim**, Jeonwook Jo**, Hyun-Man Jang***, Su-Kil Lee***, Minwon Park*, In-Keun Yu*
 Changwon National University*, Korea Electrotechnology Research Institute**, LS Cable Ltd*** .

Abstract - High temperature superconducting(HTS) power cable is expected to be used for power transmission lines supplying electric power for densely populated cities in the near future. Commercializing of HTS power cable is coming. Simulation is required for safety before install of HTS power cable, a fabrication model used at the power system simulation. In this paper, we shows a single line-to ground fault analysis in the grid system which has a 100m length HTS power cable. The authors developed a single line-to-ground fault current calculation method which is considering the shield layer of HTS power cable. In the calculation, the T type equivalent circuit is used to derive the mutual inductance of the HTS power cable.

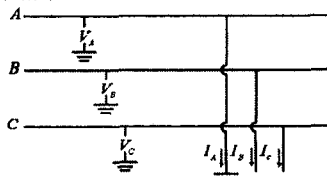
1. 서 론

국내 전력수요는 매년 증가하고 이에 따라 전력케이블의 대용량화가 불가피한 상황이다. 하지만, 부지확보의 문제와 송전용량 제약의 문제 등으로 인해 대용량화에 대한 부담을 안고 있는데, 이러한 상황에서 대두된 것이 초전도 전력케이블이다. 초전도 전력케이블은 기존의 전력케이블과 비교할 때 단위면적당 송전용량을 3배 또는 4배 증가시킬 수 있으며 이로 인해 전력케이블의 소형화 및 대용량화가 가능하다. 또한 전기저항에 의한 손실이 거의 없어 송전비용 절감효과도 가져올 수 있다[1-3]. 이러한 초전도 전력케이블의 개발이 최근 국내외적으로 활발히 추진되고 있으며, 이에 상용화를 위한 실제계통 선로 적용 연구의 필요성이 나타나게 되었다. 초전도 전력케이블을 실제계통 선로에 적용하기 위해서는 다양한 연구가 선행되어야 하는데, 그 중 PSCAD/EMTDC 프로그램을 이용한 시뮬레이션 연구도 하나의 좋은 방법이다[4]. 본 논문에서는 기존의 1선 지락고장 계산법과는 다른 HTS 전력케이블이 적용된 선로에서의 1선 지락고장계산법을 소개하고 비교를 하였으며, 1선 지락고장이 발생하더라도 고장전류가 HTS 전력케이블의 임계전류를 넘지 않는다고 즉, 켄치가 발생하지 않는다고 가정을 하여 분석하였다.

2. 본 론

2.1 기존의 1선 지락 고장계산법

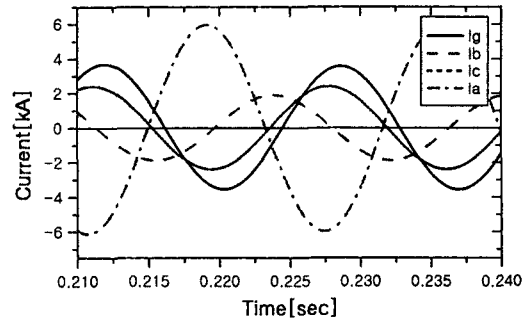
기존의 1선 지락고장계산법은 아래의 그림 1과 같이 A상이 접지되었을 경우에 대하여 고장상태를 해석함으로써 유도해 낼 수 있다. 그림 1로부터 알 수 있는 시스템의 고장조건과 3상 대칭좌표법을 사용하면 아래 표 1의 계산식을 구할 수가 있다.



<그림 1> 1선 지락고장의 개념도

<표 1> 기존의 1선 지락계산법

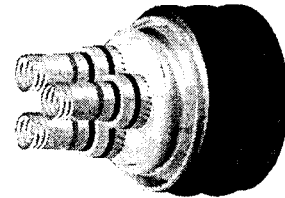
Fault type	Fault conditions	calculation
1 Phase L-G fault	$V_a = 0$ $I_b = I_c = 0$,	$I_a = 3I_0 = \frac{3E_a}{Z_0 + Z_1 + Z_2}$ $V_b = \frac{(a^2 - 1)Z_0 + (a^2 - a)Z_2}{Z_0 + Z_1 + Z_2} E_a$ $V_c = \frac{(a - 1)Z_0 + (a - a^2)Z_2}{Z_0 + Z_1 + Z_2} E_a$



<그림 2> 기존 선로의 1선 지락고장 전류 값

2.2 HTS 전력케이블의 구조

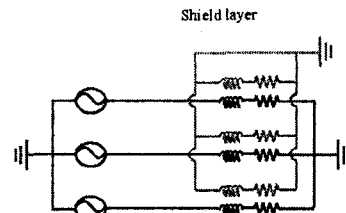
그림 3 을 보면 통전층 이외에도 쉘드층이 존재하여 통전층과 쉘드층 상호간 자기적 결합을 하고 있다. 통전층에서 쉘드층으로 유도전류를 고려하여 통전층과 쉘드층의 자기 인덕턴스값과 상호 인덕턴스값을 사용하였다.



<그림 3> 3상 HTS 전력케이블의 구조

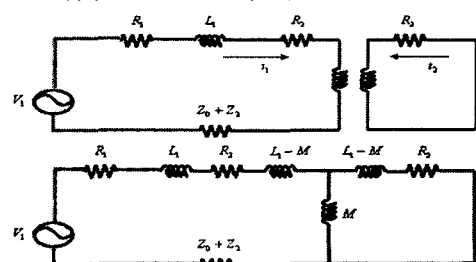
2.2.1 기존 배전 가공선로와 HTS 전력케이블의 차이점

기존 배전 가공선로와 HTS 전력케이블은 큰 차이점을 가지고 있다. 쉘드층이 존재하여 통전층에 흐르는 전류에 의한 자장을 상쇄시켜주기 위해 통전층에 흐르는 전류를 쉘드층에 유도시켜준다.



<그림 4> 쉘드층을 고려한 HTS 전력케이블의 개략도

2.2.2 HTS 전력케이블의 1선 지락 고장계산법



<그림 5> 통전층과 쉘드층을 가지는 HTS 전력케이블의 등가회로

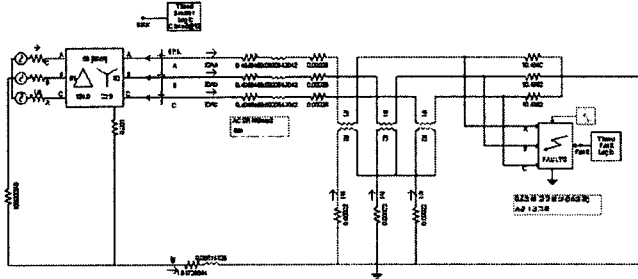
그림 5와 같이 HTS 전력케이블의 통전층과 쉴드층의 상호 인덕턴스를 T자형 등가회로로 나타내줄 수 있다. 1선 지락고장 발생시 이 등가회로로 계산되어진 임피던스를 이용하여 고장전류를 계산해줄 수 있다. A상에 1선 지락고장이 발생할 경우 고장전류가 모두 A상으로 흐르게 되어 전전상인 B, C상의 전류를 0으로 가정할 수 있는데, 이때 아래의 식 (1)과 (2)와 같이 A상의 전압을 등가저항 Z_{all} 으로 나누어준 값이 1선 지락고장 시 흐르는 고장 전류 값이 된다.

$$\text{식(1)} \quad Z_{all} = Z_1 + Z_2 + Z_0 + Z_{H1} + \frac{Z_{H2}Z_M}{Z_{H2} + Z_M} \quad (\text{등가임피던스})$$

$$\text{식(2)} \quad I_1 = \frac{V_1}{Z_{all}} \quad (\text{1선 지락고장전류계산식})$$

2.3 시스템 구성

그림 6은 PSCAD/ EMTDC를 이용하여 쉴드층을 고려한 HTS 전력케이블이 붙어 연결된 22.9kV급 배전선로를 모의 한 것이다. 기존의 배전선로 ACSR 160mm² 4km를 앞단에 설치하고 그 뒤에 HTS 전력케이블 100m를 연결하였다. 그리고 HTS 전력케이블의 통전층과 쉴드층을 모두 고려 하였다.



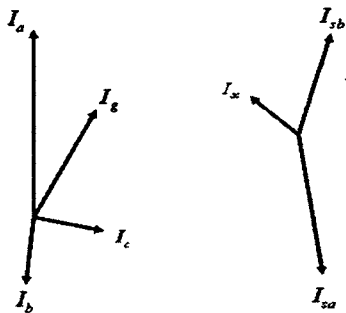
〈그림 6〉 쉴드층을 고려한 HTS 전력케이블의 모의 22.9kV선로

2.3.1 시뮬레이션 결과값

HTS 전력케이블이 설치된 선로에 1선 지락고장발생시의 고장전류 값을 수작업으로 풀었을 때와 PSCAD/EMTDC를 이용한 시뮬레이션 값을 비교 하였다.

〈표 2〉 1선 지락고장전류의 시뮬레이션 값과 수작업 계산 값의 비교

	Hand calculation	Simulation result
Fault current [kA_{rms}]	4.49896	4.25439



(a) 통전층 및 GW의 전류 벡터도 (b) 쉴드층의 전류 벡터도

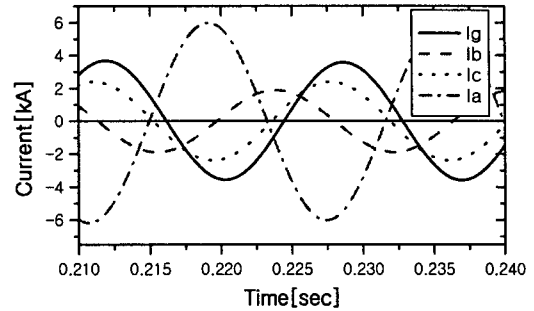
〈그림7〉 통전층의 전류 벡터도와 쉴드층의 전류 벡터도

〈표 3〉 1선 지락고장 시 통전층과 쉴드층에 흐르는 전류의 위상값과 크기

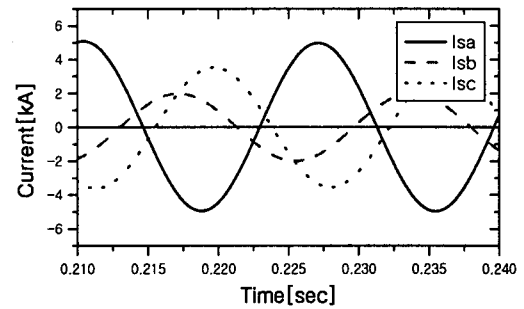
Current type	angle °	fault current value [kA_{rms}]
I_a	0°	4.25439
I_b	186.84°	1.67944
I_c	102.6°	1.32865
I_g	204.79°	2.61063
I_{a0}	173.88°	3.51156
I_{b0}	374.112°	2.49357
I_{c0}	317.952°	1.41323

통전층의 A, B, C상 그리고 영상 전류와 쉴드층의 A, B, C상 전류를 측정하여 벡터도를 그려보았다. 시뮬레이션에서 HTS 전력 케이블의 쉴드층

을 폐회로로 만들어 한쪽만 접지 시켰을 때 그림 7과 같이 A상에 1선 지락 고장 발생 시 고장전류 벡터합이 0이 되는 평형한 전류 벡터 도를 구해낼 수 있었다. 통전층은 기존 선로와 동일하게 고장전류의 벡터 합은 영상전류와 동일함을 확인 하였다. 그림 9를 보면 통전층의 전류가 쉴드층의 전류와 위상이 정반대여야 하나, 중성점이 쉴드층이 존재하지 않으므로 인한 상불 평형 유도가 발생하는 것을 확인 할 수 있다.



〈그림 8〉 HTS 전력케이블 통전층 및 GW의 1선 지락고장전류 값



〈그림 9〉 HTS 전력케이블 쉴드층의 1선 지락고장전류 값

3. 결 론

본 논문에서는 기존의 선로에서의 1선 지락고장계산법과는 다른 HTS 전력케이블이 설치된 선로에서의 1선 지락고장계산법을 소개하였다. HTS 전력케이블을 실제계통에 연결하기 위해선 고장계산 같은 전기적인 해석이 먼저 이루어 져야 한다. HTS 전력케이블은 기존의 선로와는 다르게 통전층에서 쉴드층으로 거의 모든 전류가 유도가 되기 때문에 기존선로의 1선 지락고장 계산법과는 다른 방식이 적용되어야 한다. 새롭게 개발된 고장계산법에 따라 T자형 등가임피던스를 이용한 수작업계산과 전자기 과도해석 프로그램인 PSCAD/EMTDC를 이용하여 시뮬레이션 되어진 계산 값을 비교한 결과 충분히 신뢰 있는 결과를 얻을 수 있었고 1선 지락고장 시 통전층과 쉴드층의 전류 벡터도를 통해 HTS 전력케이블의 고장해석을 하였다. 또한, 쉴드층 중성선에 관한 연구는 동일한 연구팀에 의해 본 학회에 발표 될 예정이다.

감사의 글

본 연구는 21세기 프론티어 연구개발사업인 차세대초전도응용 기술개발 사업단의 연구비 지원에 의해 수행되었습니다.

[참 고 문 헌]

- [1] Jeffrey O.Willis, "Superconducting Transmission Cables" IEEE PowerEngineering Review, p.10-14, 2000
- [2] Aldo Bolza, Piero Metra, Marco Nassi, Mujibar Mrahman, "RECENT Development in HTS Power Cable Application" IEEE Transactions on applied superconductivity vol. 7, NO.2, pp.339-344, June 1997
- [3] N.Kelly, M.Massi, L.Masur, "Application of HTS wire and cables to Power Transmission : State of the Art and Opportunities", IEEE Transactions on applied superconductivity, pp.448-454, 2001
- [4] T.Kiss, M.Inoue, "Quench Characteristics in HTSC Devices", IEEE Transactions on applied superconductivity, vol. 6, NO.2, pp.1073-1076, 1999