

HBML-PWM 혼용 인버터를 이용한 THD 저감

우도, 문채주, 송성근*, 박성준*, 조수역**, 김종달***
 목포대학교 전기공학과, 전남대학교 전기공학과*, 부산대학교 전기공학과**
 동명대 전기공학과***

THD Reduction by Using HBML-PWM Hybrid Type Inverter

Yu Tao, C-J Moon, S-G Song*, S-J Park*, S.E. Cho**, J-D Kim***
 Mokpo Univ. Chonnam Univ.*, Busan Univ.** , Dong-Myoong College***

ABSTRACT

In this paper, we proposed the electric circuit using one common arm of H-Bridge Inverters to reduce the number of switching component in multi-level inverter combined with H-Bridge Inverters and Transformers. and furthermore we suggested the new multi-level PWM inverter using PWM level to reduce THD(Total Harmonic Distortion). and we used the switching method that can be same rate of usage at each transformer. Also, we tested the proposed prototype 9-level inverter to clarify the proposed electric circuit and reasonableness of control signal for the proposed multi-level PWM inverter.

1. 서론

최근 다중레벨 인버터를 사용하여 인버터 자체에서 발생하는 고조파 성분을 억제하려는 시도가 이루어지고 있다^{[1]-[4]}. 다중레벨 인버터는 인버터의 출력 전압 레벨 수가 증가함에 따라 스위칭 소자 수는 증가하나 적은 고조파성분과 낮은 dv/dt를 갖는 장점으로 인하여 기존의 PWM(pulse width modulation) 인버터의 단점을 극복할 수 있는 대안으로 산업체의 적용이 활발해지고 있다. 비절연형 HBML(H-Bridge multi level) 인버터는 각 H-Bridge 인버터에 독립된 전원을 사용함으로써, 직류링크전압의 불균형의 문제가 발생하지 않고, 다중레벨인버터의 확장이 용이한 장점이 있다. 그러나 비절연형 HBML 인버터가 기존의 PWM인버터에 비해 다수의 전력용 독립전원이 필요한 단점과 THD저감을 위해 레벨 수를 증가시킬 경우 스위칭 소자수가 지나치게 많이 필요하다는 단점을 안고 있다.

본 논문에서는 다수의 전력용 독립전원이 필요한 비절연형 HBML의 단점은 H-Bridge 인버터와 변압기의 조합으로 다중레벨 인버터 전력회로를 구성함으로써 해결하

였으며, 스위칭 소자 수가 많이 필요로 하는 다중레벨의 단점은 공통암을 사용함으로써 스위칭 소자 수를 대폭 줄일 수 있었으며, THD 저감을 위해 다수의 출력전압 레벨 수 사용의 단점은 레벨 인버터에 추가로 PWM인버터를 사용함으로써 해결하였다. 또한 기존의 변압기와 결합된 HBML 인버터시스템에서는 상이한 변압기 정격의 문제는 스와핑 스위칭기법으로 해결하였다.

2. 변압기를 사용한 다중레벨 인버터

2.1 기존의 절연형 다중레벨 인버터

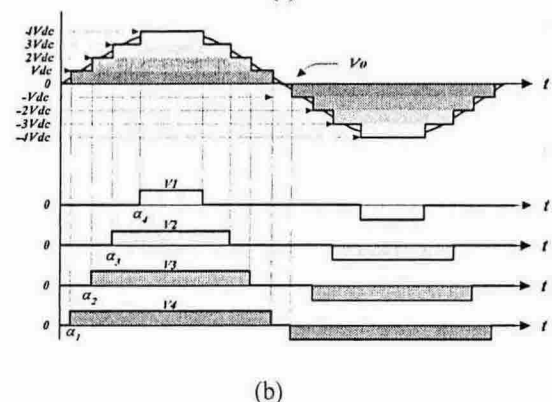
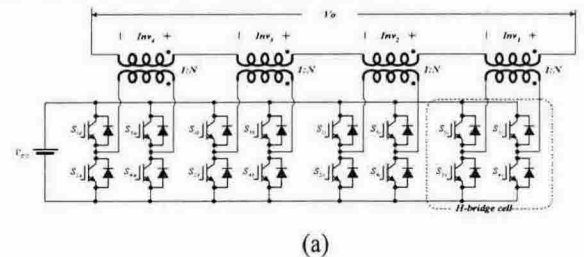


그림 1. 변압기를 이용한 9레벨 HBML 인버터의 구성 및 출력전압
 (a) HBML 인버터의 구성
 (b) HBML 인버터의 동작원리

Fig. 1 Configuration of 9-level HBML inverter & output voltage using transformers
 (a) Configuration of HBML inverter
 (b) Operational principle of HBML inverter

그림 1(a)는 4개의 H-bridge와 변압기의 조합에 의한 절연형 다중레벨 인버터로 변압기 1차 측은 전원전압에 대하여 병렬로 구성되며, 2차 측은 직렬로 구성되어있다. 각 H-bridge 인버터는 스위칭함수에 따라 영 전압 및 정, 부의 dc-link 전압을 발생할 수 있으며, 최종 출력전압 V_o 는 직렬로 연결된 각 H-bridge 인버터의 출력전압의 합이 된다. 그림 1(a)에서 보는 바와 같이 4조의 H-bridge 인버터를 사용한 다중레벨 인버터에서 발생할 수 있는 출력전압의 레벨 수는 그림 1(b)와 같이 9레벨이 된다. 그림 1과 같이 4조의 H-Bridge 인버터를 구성한 9레벨 인버터로 출력전압을 형성할 경우 출력전압의 THD저감에는 한계가 있다. 이를 극복하기 위해 출력전압 레벨수를 증가하기에는 스위칭 소자의 수가 큰 부담이 되고 있다.

2.2 공통암을 이용한 PWM혼용 HBML 인버터

HDML 인버터에서 출력전압의 THD를 저감하기 위해서는 출력전압의 레벨 수를 증가 시켜야한다. HDML인버터에서 레벨 수가 적은 경우 출력전압의 한 레벨 추가는 THD에 상당한 효과가 있다. 그러나 레벨 수가 어느 정도 증가하면 출력전압의 한 레벨 수 증가는 THD에 큰 영향을 미치지 못하며, 스위칭 소자 수 증가의 부담만 커지게 된다. HBML 인버터는 기존의 PWM인버터에 비하여 많은 스위칭 소자수가 필요하다는 최대단점이 있다. 따라서 공통암을 이용함으로써 HBML 인버터의 스위칭 소자 수를 줄일 수 있는 전력회로는 그림 2에 나타나있다.

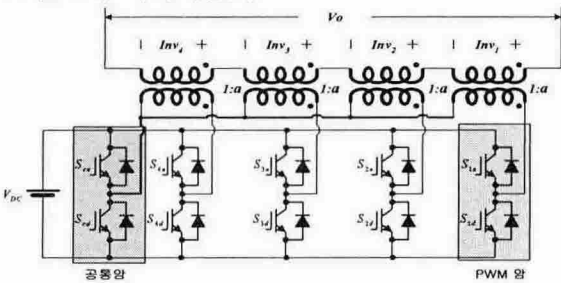


그림 2. 공통암을 이용한 PWM 혼용 HBML 인버터의 구성
Fig. 2 The configuration of the hybrid type HBML inverter with PWM using common arm.

그림 1의 변압기를 이용한 절연형 HBML 인버터는 각 H-bridge 인버터의 출력이 지령전압 극성에 따라 결정되며, 동일한 지령전압 극성영역에서 H-bridge 인버터 극성이 반대극성이 나타나지 않는다. 이러한 조건을 갖는 인버터에서는 극성을 결정하는 암의 신호는 동일한 형태가 된다. 극성 결정 신호가 동일하고, 동일한 DC-Link전원을 사용한다며, 각 H-bridge 인버터의 극성결정 암은 서로 공유할 조건이 된다. 따라서 그림 2는 그림 1에서 각 H-bridge 인버터의 극성을 결정하는 암을 공유하는 형태가 된다. 본 논문에서는 그림 2와 같이 공통

암을 사용하는 9레벨 인버터에서 출력전압의 THD를 저감하기 위해 PWM 혼용 HDML 인버터를 구성하였다. 이를 위해 4개의 H-bridge 인버터 중 3개는 레벨 발생용 인버터를 사용하고, 나머지 1개는 PWM인버터를 사용한다. PWM 혼용 9레벨 HDML 인버터를 사용할 경우 할 경우 각 H-bridge 인버터의 출력전압발생 패턴은 그림 3에 나타나 있다. 그림 3에서 레벨발생용 변압기의 용량을 동일하게 사용하기 위해서는 각 레벨 발생영역을 3개의 세부영역으로 나누어 각 레벨을 분담하게 한다. 이때 분담은 스위칭이 최소가 되도록 하였다.

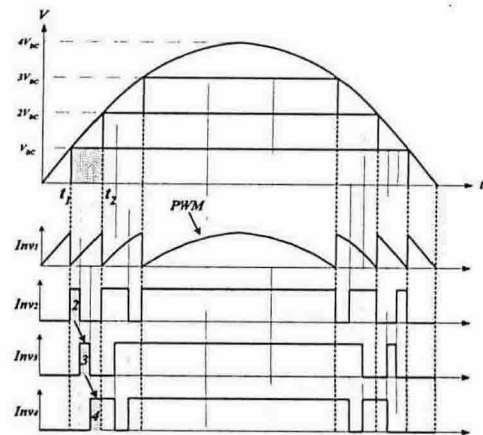


그림 3. 동일한 변압기 정격을 사용한 HBML PWM 인버터의 스위칭 함수
Fig. 3 The switching function of HBML PWM inverter using the same rating of transformers

3. 시뮬레이션 및 실험 결과

제안된 다중레벨 인버터의 다당성을 검증하기 위해 시뮬레이션 및 실험을 행하였다.

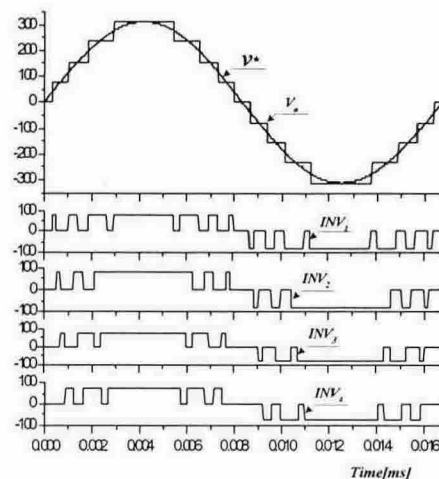


그림 4. 9레벨 인버터의 시뮬레이션 출력전압 및 각 변압기 단의 출력파형
Fig. 4. Output voltage & terminal output waveforms of each transformer in 9-level inverter

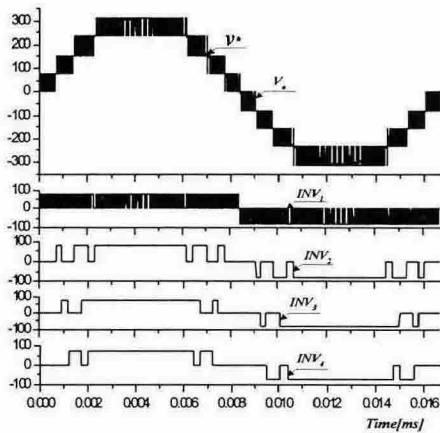


그림 5. 9레벨 PWM 인버터의 시뮬레이션 출력전압 및 각 변압기 단의 출력파형
 Fig. 5. Output voltage & terminal output waveforms of each transformer in 9-level PWM inverter

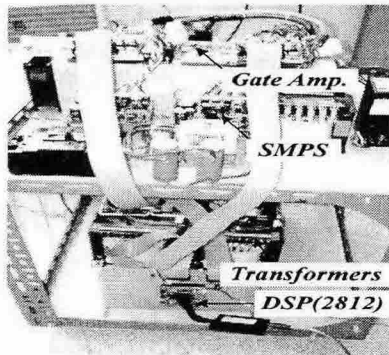


그림 6. 제작된 시제품 인버터의 사진
 Fig. 6 The photograph of prototype inverter

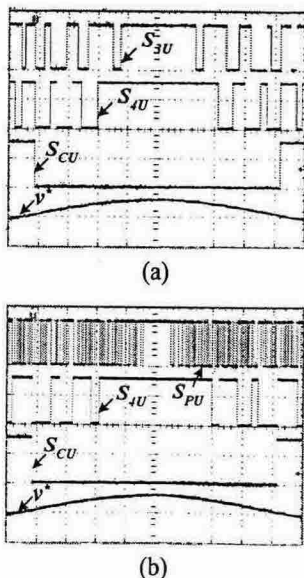


그림 7. 지령전압 및 각 스위칭 신호
 (a) 9레벨 인버터 (b) PWM혼용 9레벨 인버터
 Fig. 7 Reference voltage & each switching signal
 (a) 9-level inverter
 (b) 9-level hybrid type inverter with PWM

그림 6은 제작된 시제품 인버터의 사진으로 그 구성은 4개의 H-Bridge 인버터 부, 4개의 직·병렬 변압기 부, 게이트 앰프 부 및 프로세서로 구성된 제어 부로 나눌 수 있다. 제어를 위해 사용된 프로세서는 *DSP* (TMS320F2812)를 사용하였으며, 타이머 1 오우버플로우 방식의 A/D 인터럽터를 사용하여 샘플링 주파수를 15[kHz]로 동작하였다. 또한 각 그림 3에서 알 수 있듯이 제안된 인버터의 스위칭 소자수는 총 10개로 이 스위칭 소자의 온 오프 신호는 *DSP*의 12개 PWM단자중 10개를 사용하였으며, 이때 데드타임 설정은 5[uS]로 하였다.

그림 7은 4개의 변압기를 사용한 9레벨인버터 및 PWM 혼용 9레벨 인버터에서 지령전압 및 각 암의 상 스위치 신호를 나타내고 있다. 그림 8(a)는 지령전압, 공통 암의 상신호, INV_4 및 INV_3 용 상신호를 나타내고 있으며, 그림 8(b)는 지령전압, 공통 암의 상신호, INV_4 및 INV_3 용 상신호를 나타내고 있다. 공통암 스위칭 신호는 지령전압의 극성에 따라 상 스위칭 신호를 발생시키고 있으며, INV_4 INV_3 용 암은 각 레벨을 형성함과 동시에 변압기의 정격을 동일하게 하기 위한 스위칭 신호를 발생하며, PWM 혼용 인버터에서 INV_1 은 PWM신호를 발생하고 있다.

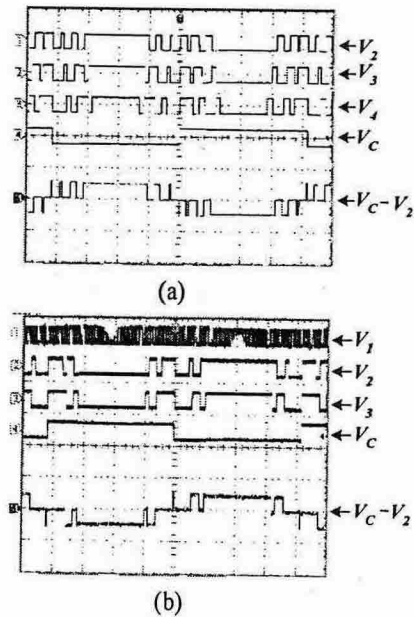
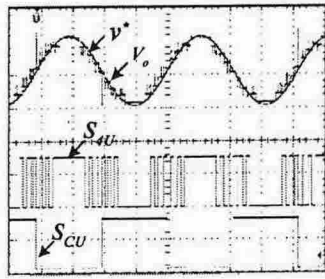
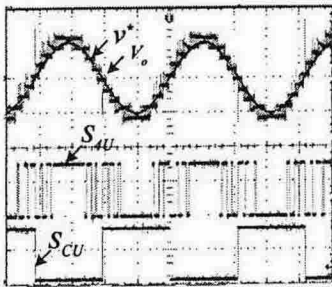


그림 8 각 암의 출력파형 및 인버터 출력파형
 (a) 9레벨 인버터 (b) PWM혼용 9레벨 인버터
 Fig. 8 Output voltages of Each Arm & Output of inverter
 (a) 9-level inverter
 (b) 9-level hybrid type inverter with PWM

그림 8은 공통암의 특성을 분석하기 위하여 9레벨인버터 및 PWM 혼용 9레벨 인버터에서 DC-Link 전압의 절반을 기준으로 한 각 암의 출력파형 및 공통암 출력파형과 다른 한 암의 출력파형의 차를 나타내고 있다.



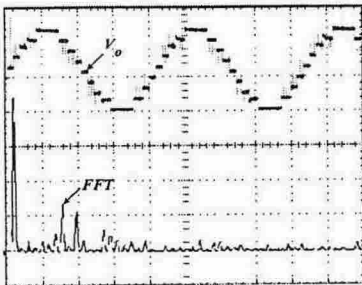
(a)



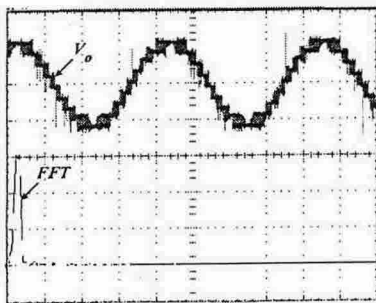
(b)

그림 9 지령전압, 출력전압, 암 스위칭 신호
(a) 9레벨 인버터 (b) PWM혼용 9레벨 인버터

Fig. 9 Waveforms of the reference voltage, multi output voltage & switching signal of each arm
(a) 9-level inverter
(b) 9-level hybrid type inverter with PWM



(a)



(b)

그림 10 출력전압 및 고조파 분석 파형
(a) 9레벨 인버터 (b) PWM혼용 9레벨 인버터

Fig. 10 Output voltage & FFT analysis
(a) 9-level inverter
(b) 9-level hybrid type inverter with PWM

그림 9는 9레벨인버터 및 PWM 혼용 9레벨 인버터에서 출력전압 지령치에 대한 HBML 인버터의 최종 출력파형과 그때의 공통암과 다른 암의 상신호 파형을 나타내고 있다. 파형에서 알 수 있듯이 출력전압레벨은 9레벨로 양호하게 나타남을 알 수 있었다.

그림 10은 9레벨인버터 및 PWM 혼용 9레벨 인버터에서 출력전압과 출력전압 고조파분석을 나타낸 파형이다.

4. 결 론

본 연구는 H-Bridge 인버터와 변압기 조합에 의한 다중레벨 인버터로 구성함에 있어 스위칭 소자 수 저감을 위해 각 인버터의 한 암을 공통으로 사용할 수 있는 새로운 다중 레벨인버터를 제안하였으며, THD(total harmonic distortion)을 저감하기 위해 PWM레벨을 이용하는 새로운 다중레벨 PWM인버터를 제안한다. THD(total harmonic distortion)을 저감하기 위해 PWM레벨을 이용하는 새로운 다중레벨 PWM인버터를 제안한다. 또한 각 인버터에 연결된 변압기의 이용률을 동일하게 할 수 있는 스위칭 방식으로 레벨 발생용 변압기의 용량을 동일하게 하였다. 제안된 다중레벨 PWM 인버터의 전력회로 및 제어신호의 타당성을 입증하기 위해 프로토타입 9레벨 인버터에 대하여 실험을 행하였다.

이 논문은 산업자원부에서 시행하는 대학전력연구센터 육성·지원 사업에 의해 작성되었습니다.

참 고 문 헌

- [1] Abraham I. Pressman, Switching Power Supply Design, McGraw-Hill, Inc., 1991.
- [2] N. Mohan, T. M. Undeland, and W. P. Robbins, Power Electronics: converters, applications, and design, John Wiley & Sons, Inc., 1995.
- [3] B. K. Bose, Power Electronics and Variable Frequency Drives: Technology and Applications, IEEE Press, 1997.
- [4] 박성준, 강필순, 박노식, 김철우, "변압기 직렬 결합을 이용한 새로운 멀티 레벨 인버터", 전력전자학회 논문지, 제 8 권, 제 1호, PP. 9-16, 2003년 2월.
- [5] Fu-San Shyu, Yen-Shin Lai, Virtual Stage Pulse-Width Modulation Technique for Multilevel Inverter/Converter, IEEE Trans. Vol17, No3 May 2002
- [6] 김운호, 문현욱, 김수홍, 광영찬, 원충연, "멀티레벨 컨버터를 기반으로하는 고출력 연료 전지 시스템의 전압강하 대책", 전력전자학회 학술대회 논문집, pp. 696-700, 2003년 7월.